

N° d'ordre

72 - 149

T H E S E

PRESENTEE

A L'UNIVERSITE SCIENTIFIQUE ET MEDICALE DE GRENOBLE

POUR OBTENIR

LE GRADE DE DOCTEUR-INGENIEUR

par

Pierre GENTIL

Ingénieur ENSERG

APPLICATION DES COUCHES DE NITRURE DE SILICIUM
SUR OXYDE DE SILICIUM A LA REALISATION
DE MEMOIRES NON VOLATILES

Soutenue le 17 juillet 1972, devant la Commission d'Examen

MM. M. BUYLE - BODIN

Président

J.C. PFISTER

J. BOREL

Examineurs

G. GRUNBERG

N° d'ordre

72 - 149

T H E S E

PRESENTEE

A L'UNIVERSITE SCIENTIFIQUE ET MEDICALE DE GRENOBLE

POUR OBTENIR

LE GRADE DE DOCTEUR-INGENIEUR

par

Pierre GENTIL

Ingénieur ENSERG

**APPLICATION DES COUCHES DE NITRURE DE SILICIUM
SUR OXYDE DE SILICIUM A LA REALISATION
DE MEMOIRES NON VOLATILES**

Soutenue le 17 juillet 1972, devant la Commission d'Examen

MM. M. BUYLE - BODIN

Président

J.C. PFISTER

J. BOREL

G. GRUNBERG

Examineurs



Digitized by the Internet Archive
in 2026



https://archive.org/details/IA41533909_0033

UNIVERSITE SCIENTIFIQUE
ET MEDICALE DE GRENOBLE

LISTE DES PROFESSEURS

Président : Monsieur Michel SOUTIF
Vice-Président : Monsieur Gabriel CAU

PROFESSEURS TITULAIRES

MM. ANGLES D'AURIAC Paul	Mécanique des fluides
ARNAUD Georges	Clinique des maladies infectieuses
ARNAUD Paul	Chimie
AUBERT Guy	Physique
AYANT Yves	Physique approfondie
Mme BARBIER Marie-Jeanne	Electrochimie
MM. BARBIER Jean-Claude	Physique expérimentale
BARBIER Reynold	Géologie appliquée
BARJON Robert	Physique nucléaire
BARNOUD Fernand	Biosynthèse de la cellulose
BARRA Jean-René	Statistiques
BARRIE Joseph	Clinique chirurgicale
BENOIT Jean	Radioélectricité
BERNARD Alain	Mathématiques Pures
BESSON Jean	Electrochimie
BEZES Henri	Chirurgie générale
BLAMBERT Maurice	Mathématiques Pures
BOLLIET Louis	Informatique (IUT B)
BONNET Georges	Electrotechnique
BONNET Jean-Louis	Clinique ophtalmologique
BONNET-EYMARD Joseph	Pathologie médicale
BONNIER Etienne	Electrochimie Electrometallurgie
BOUCHERLE André	Chimie et Toxicologie
BOUCHEZ Robert	Physique nucléaire
BOUSSARD Jean-Claude	Mathématiques Appliquées
BRAVARD Yves	Géographie
BRISSENEAU Pierre	Physique du Solide
BUYLE-BODIN Maurice	Electronique
CABANAC Jean	Pathologie chirurgicale
CABANEL Guy	Clinique rhumatologique et hydrologie
CALAS François	Anatomie
CARRAZ Gilbert	Biologie animale et pharmacodynamie
CAU Gabriel	Médecine légale et Toxicologie
CAUQUIS Georges	Chimie organique
CHABAUTY Claude	Mathématiques Pures
CHARACHON Robert	Oto-Rhino-Laryngologie
CHATEAU Robert	Thérapeutique

PROFESSEURS TITULAIRES (suite)

MM. CHENE Marcel	Chimie papetière
COEUR André	Pharmacie chimique
CONTAMIN Robert	Clinique gynécologique
COUDERC Pierre	Anatomie pathologique
CRAYA Antoine	Mécanique
Mme DEBELMAS Anne-Marie	Matière médicale
MM. DEBELMAS Jacques	Géologie générale
DEGRANGE Charles	Zoologie
DESRE Pierre	Métallurgie
DESSAUX Georges	Physiologie animale
DODU Jacques	Mécanique appliquée
DOLIQUE Jean-Michel	Physique des plasmas
DREYFUS Bernard	Thermodynamique
DUCROS Pierre	Cristallographie
DUGOIS Pierre	Clinique de Dermatologie et Syphiligraphie
FAU René	Clinique neuro-psychiatrique
FELICI Noël	Electrostatique
GAGNAIRE Didier	Chimie physique
GALISSOT François	Mathématiques Pures
GALVANI Octave	Mathématiques Pures
GASTINEL Noël	Analyse numérique
GEINDRE Michel	Electroradiologie
GERBER Robert	Mathématiques Pures
GIRAUD Pierre	Géologie
KLEIN Joseph	Mathématiques Pures
Mme KOFLER Lucie	Botanique et Physiologie végétale
MM. KOSZUL Jean-Louis	Mathématiques Pures
KRAVTCHENKO Julien	Mécanique
KUNTZMANN Jean	Mathématiques Appliquées
LACAZE Albert	Thermodynamique
LACHARME Jean	Biologie végétale
LAJZEROWICZ Joseph	Physique
LATREILLE René	Chirurgie générale
LATURAZE Jean	Biochimie pharmaceutique
LAURENT Pierre	Mathématiques Appliquées
LEDRU Jean	Clinique médicale B
LLIBOUTRY Louis	Géophysique
LOUP Jean	Géographie
Mle LUTZ Elisabeth	Mathématiques Pures
MM. MALGRANGE Bernard	Mathématiques Pures
MALINAS Yves	Clinique obstétricale
MARTIN-NOEL Pierre	Séméiologie médicale
MASSEPORT Jean	Géographie
MAZARE Yves	Clinique médicale A
MICHEL Robert	Minéralogie et Pétrographie
MOURIQUAND Claude	Histologie

PROFESSEURS TITULAIRES (suite)

MM. MOUSSA André	Chimie nucléaire
NEEL Louis	Physique du Solide
OZENDA Paul	Botanique
PAUTHENET René	Electrotechnique
PAYAN Jean-Jacques	Mathématiques Pures
PEBAY-PEYROULA Jean-Claude	Physique
PERRET René	Servomécanismes
PILLET Emile	Physique industrielle
RASSAT André	Chimie systématique
RENARD Michel	Thermodynamique
REULOS René	Physique industrielle
RINALDI Renaud	Physique
ROGET Jean	Clinique de pédiatrie et de puériculture
SANTON Lucien	Mécanique
SEIGNEURIN Raymond	Microbiologie et Hygiène
SENGEL Philippe	Zoologie
SILBERT Robert	Mécanique des fluides
SOUTIF Michel	Physique générale
TANCHE Maurice	Physiologie
TRAYNARD Philippe	Chimie générale
VAILLAND François	Zoologie
VALENTIN Jacques	Physique nucléaire
VAUQUOIS Bernard	Calcul électronique
Mme VERAINE Alice	Pharmacie galénique
MM. VERAINE André	Physique
Mme VEYRET Germaine	Géographie
MM. VEYRET Paul	Géographie
VIGNAIS Pierre	Biochimie médicale
YOCCOZ Jean	Physique nucléaire théorique

PROFESSEURS ASSOCIES

MM. BULLEMER Bernhard	Physique
HANO JUN-ICHI	Mathématiques Pures
STEPHENS Michaël	Mathématiques Appliquées

PROFESSEURS SANS CHAIRE

MM. BEAUDOING André	Pédiatrie
Mme BERTRANDIAS Françoise	Mathématiques Pures
MM. BERTRANDIAS Jean-Paul	Mathématiques appliquées
BIAREZ Jean-Pierre	Mécanique
BONNETAIN Lucien	Chimie minérale
Mme BONNIER Jane	Chimie générale
MM. CARLIER Georges	Biologie végétale
COHEN Joseph	Electrotechnique

PROFESSEURS SANS CHAIRE

MM. COUMES André	Radioélectricité
DEPASSEL Roger	Mécanique des Fluides
DEPORTES Charles	Chimie minérale
GAUTHIER Yves	Sciences biologiques
GAVEND Michel	Pharmacologie
GERMAIN Jean-Pierre	Mécanique
GIDON Paul	Géologie et Minéralogie
GLENAT René	Chimie organique
HACQUES Gérard	Calcul numérique
JANIN Bernard	Géographie
Mme KAHANE Josette	Physique
MM. MULLER Jean-Michel	Thérapeutique
PERRIAUX Jean-Jacques	Géologie et minéralogie
POULOUJADOFF Michel	Electrotechnique
REBECQ Jacques	Biologie (CUS)
REVOL Michel	Urologie
REYMOND Jean-Charles	Chirurgie générale
ROBERT André	Chimie papetière
DE ROUGEMONT Jacques	Neurochirurgie
SARRAZIN Roger	Anatomie et chirurgie
SARROT-REYNAULD Jean	Géologie
SIBILLE Robert	Construction Mécanique
SIROT Louis	Chirurgie générale
Mme SOUTIF Jeanne	Physique générale

MAITRES DE CONFERENCES ET MAITRES DE CONFERENCES AGREGES

Mle AGNIUS-DELORD Claudine	Physique pharmaceutique
ALARY Josette	Chimie analytique
MM. AMBLARD Pierre	Dermatologie
AMBROISE-THOMAS Pierre	Parasitologie
ARMAND Yves	Chimie
BEGUIN Claude	Chimie organique
BELORIZKY Elie	Physique
BENZAKEN Claude	Mathématiques Appliquées
BILLET Jean	Géographie
BLIMAN Samuel	Electronique (EIE)
BLOCH Daniel	Electrotechnique
Mme BOUCHE Liane	Mathématiques (CUS)
MM. BOUCHET Yves	Anatomie
BOUVARD Maurice	Mécanique des Fluides
BRODEAU François	Mathématiques (IUT B)
BRUGEL Lucien	Energétique
BUISSON Roger	Physique
BUTEL Jean	Orthopédie

MAITRES DE CONFERENCES ET MAITRES DE CONFERENCES AGREGES (suite)

MM. CHAMBAZ Edmond	Biochimie médicale
CHAMPETIEZ Jean	Anatomie et organogénèse
CHIAVERINA Jean	Biologie appliquée (EFP)
CHIBON Pierre	Biologie animale
COHEN-ADDAD J. Pierre	Spectrométrie physique
COLOMB Maurice	Biochimie médicale
CONTE René	Physique
COULOMD Max	Radiologie
CROUZET Guy	Radiologie
DURAND Francis	Métallurgie
DUSSAUD René	Mathématiques (CUS)
Mme ETERRADOSSI Jacqueline	Physiologie
MM. FAURE Jacques	Médecine légale
GENSAC Pierre	Botanique
GIDON Maurice	Géologie
GRIFFITHS Michäel	Mathématiques Appliquées
GROULADE Joseph	Biochimie médicale
HOLLARD Daniel	Hématologie
HUGONOT Robert	Hygiène et Médecine préventive
IDELMAN Simon	Physiologie animale
IVANES Marcel	Electricité
JALBERT Pierre	Histologie
JOLY Jean-René	Mathématiques Pures
JOUBERT Jean-Claude	Physique du Solide
JULLIEN Pierre	Mathématiques Pures
KAHANE André	Physique générale
KUHN Gérard	Physique
LACOUME Jean-Louis	Physique
Mme LAJZEROWICZ Jeannine	Physique
MM. LANCIA Roland	Physique atomique
LE JUNTER Noël	Electronique
LEROY Philippe	Mathématiques
LOISEAUX Jean-Marie	Physique Nucléaire
LONGEQUEUE Jean-Pierre	Physique Nucléaire
LUU DUC Cuong	Chimie Organique
MACHE Régis	Physiologie végétale
MAGNIN Robert	Hygiène et Médecine préventive
MARECHAL Jean	Mécanique
MARTIN-BOUYER Michel	Chimie (CUS)
MAYNARD Roger	Physique du Solide
MICHOULIER Jean	Physique (I.U.T. "A")
MICOUD Max	Maladies infectieuses
MOREAU René	Hydraulique (INP)
NEGRE Robert	Mécanique
PARAMELLE Bernard	Pneumologie

MAITRES DE CONFERENCES ET MAITRES DE CONFERENCES AGREGES (suite)

MM. PECCOUD François	Analyse (IUT B)
PEFFEN René	Métallurgie
PELMONT Jean	Physiologie animale
PERRET Jean	Neurologie
PERRIN Louis	Pathologie expérimentale
PFISTER Jean-Claude	Physique du Solide
PHELIP Xavier	Rhumatologie
Mle PIERY Yvette	Biologie animale
MM. RACHAIL Michel	Médecine interne
RACINET Claude	Gynécologie et obstétrique
RENAUD Maurice	Chimie
RICHARD Lucien	Botanique
Mme RINAUDO Marguerite	Chimie macromoléculaire
MM. ROMIER Guy	Mathématiques (IUT B)
SHOM Jean-Claude	Chimie Générale
STIEGLITZ Paul	Anesthésiologie
STOEBNER Pierre	Anatomie pathologique
VAN CUTSEM Bernard	Mathématiques Appliquées
VEILLON Gérard	Mathématiques Appliquées (INP)
VIALON Pierre	Géologie
VOOG Robert	Médecine interne
VROUSSOS Constantin	Radiologie
ZADWORNY François	Electronique

MAITRES DE CONFERENCES ASSOCIES

MM. BOUDOURIS Georges	Radioélectricité
CHEEKE John	Thermodynamique
GOLDSCHMIDT Hubert	Mathématiques
SIDNEY STUARD	Mathématiques Pures
YACOUD Mahmoud	Médecine légale

CHARGES DE FONCTIONS DE MAITRES DE CONFERENCES

Mme BERIEL Hélène	Physiologie
Mme RENAUDET Jacqueline	Microbiologie.

Le travail présenté dans ce mémoire a été effectué au Centre d'Etudes Nucléaires de Grenoble dans le Laboratoire d'Electronique et de Technologie de l'Informatique, dirigé par Monsieur CORDELLE, grâce à une bourse du Commissariat à l'Energie Atomique. Je remercie Monsieur LACOUR de m'avoir accueilli dans la division de Microélectronique.

Je tiens à exprimer toute ma reconnaissance à Monsieur le Professeur BUYLE-BODIN qui m'a fait l'honneur de présider le jury de cette thèse.

Je sais gré à Monsieur GRUNBERG d'avoir accepté de faire parti de mon jury.

Toute ma gratitude s'adresse à Monsieur PFISTER, Maître de Conférences, pour l'intérêt qu'il a porté à mes travaux et pour les discussions que nous avons eues.

Je remercie vivement Monsieur BOREL qui a suivi quotidiennement l'avancement de mes travaux. Il a été pour moi un guide efficace et je lui dois beaucoup pour les conseils et les encouragements qu'il a su me prodiguer.

Je remercie également tous les collègues de travail qui m'ont apporté une aide précieuse. En particulier, je remercie vivement Messieurs LE GOASCOZ et MACKOWIAK pour leur collaboration active.

TABLE DES MATIERES

	Pages
INTRODUCTION	9
PREMIERE PARTIE : L'ELEMENT MEMOIRE M.I ₁ .I ₂ .S.	
<u>Chapitre I</u> : GENERALITES SUR L'ELEMENT MEMOIRE	13
I.1 - Description et principe de fonctionnement	13
I.2 - Les courants dans les isolants	17
I.2.1 - Conduction dans les couches de SiO ₂ thermique	17
I.2.1.1 - Emission du type Fowler Nord'heim	
I.2.1.2 - Conduction par courant tunnel direct	
I.2.2 - Conduction dans le nitrure de silicium.	23
<u>Chapitre II</u> : ANALYSE DU FONCTIONNEMENT	27
II.1 - Généralités	27
II.2 - Analyse du fonctionnement en régime transitoire	30
II.2.1 - Ecriture du point mémoire	30
II.2.1.1 - Courant Fowler Nord'heim dominant	
II.2.1.2 - Courant tunnel direct	
II.2.2 - Rétention de l'information	41
II.2.2.1 - Mécanisme Fowler Nord'heim dominant	
II.2.2.2 - Mécanisme tunnel dominant.	
<u>Chapitre III</u> : EXPERIMENTATION	43
III.1 - Conditions expérimentales	43
III.1.1 - Fabrication de l'oxyde de silicium	43
III.1.2 - Fabrication du nitrure de silicium	45
III.1.3 - Autres étapes de fabrication	
III.2 - Caractéristiques de conduction dans les isolants	45
III.2.1 - Caractéristiques de conduction du SiO ₂	46
III.2.2 - Conduction dans le Si ₃ N ₄	46
III.3 - Commutation	50
III.4 - Rétention	57
III.5 - Discussion - Conclusion	60

DEUXIEME PARTIE : APPLICATION DES T.M.I₁.I₂.S. AUX MEMOIRES A ACCES ALEATOIRE

<u>Chapitre I</u> : LES GENERALITES SUR L'UTILISATION DES T.M.I ₁ .I ₂ .S. DANS LES MEMOIRES	69
I.1 - Différentes étapes de fonctionnement du point mémoire	69
I.1.1 - Ecriture de l'information	69
I.1.1.1 - Ecriture de l'état "1"	
I.1.1.2 - Ecriture de l'état "0"	
I.1.2 - Lecture de l'information	72
I.2 - Généralités sur les organisations mémoires	72
I.2.1 - Organisation par mot	
I.2.2 - Organisation XY	
I.2.3 - Mémoires vives et mémoires à contenu modifiable.	
 <u>Chapitre II</u> : ETUDES DES ORGANISATIONS MEMOIRE A T.M.I ₁ .I ₂ .S.	81
II.1 - Mémoires à T.M.I ₁ .I ₂ .S. sans caisson d'isolement	81
II.1.1 - Organisation par mot	81
II.1.1.1 - Mémoire vive	
II.1.1.2 - Mémoire à contenu modifiable	
II.1.2 - Organisation XY	82
II.2 - Mémoires à T.M.I ₁ .I ₂ .S. avec caisson d'isolement	84
II.2.1 - Organisation par mot	84
II.2.1.1 - Mémoire vive	
II.2.1.2 - Mémoire à contenu modifiable	
II.2.2 - Organisation XY	88
II.2.2.1 - Mémoire vive	
II.2.2.2 - Mémoire à contenu modifiable	
II.3 - Conclusions sur les organisations mémoires	91
II.3.1 - Mémoires vives	91
II.3.2 - Mémoires à contenu modifiable	92
II.4 - Particularités des circuits périphériques	94
 <u>Chapitre III</u> : EXPERIMENTATION	99
III.1 - Conditions expérimentales	99
III.1.1 - Module mémoire 64 bits	99
III.1.1.1 - Les masques	
III.1.1.2 - Choix de la géométrie des éléments	
III.1.2 - Montages d'études	103
III.2 - Résultats expérimentaux	109
III.2.1 - Ecriture	109
III.2.2 - Rétention	114
III.2.3 - Lecture	114
III.2.4 - Dispersion	118
III.2.5 - Rendement	119
 CONCLUSION	121

NOTATIONS UTILISEES

V_S	tension de seuil de conduction du transistor à effet de champ
V_{FB}	tension de bande plate du transistor à effet de champ
V_F	potentiel du niveau de Fermi du volume du semi-conducteur
Q_B	charge de volume par unité de surface du silicium à la condition de seuil du transistor à effet de champ
C_{ox}	capacité d'oxyde de grille par unité de surface
C_N	capacité du nitrure de grille par unité de surface
ϵ_o	permittivité du vide
ϵ_{ox}	permittivité relative du dioxyde de silicium (SiO_2)
ϵ_N	permittivité relative du nitrure de silicium (Si_3N_4)
l_{ox}	épaisseur du SiO_2
l_N	épaisseur du Si_3N_4
ρ_{ox}	densité de charge de volume du SiO_2
ρ_N	densité de charge de volume du Si_3N_4
σ_S	densité de charge superficielle à l'interface Si- SiO_2
σ_I	densité de charge superficielle à l'interface SiO_2 - Si_3N_4
V_{MS}	différence de potentiel d'extraction entre le métal et le semi-conducteur
V_g	tension appliquée entre grille et substrat
V_{ox}	tension aux bornes de l'oxyde
V_N	tension aux bornes du nitrure
V_{Si}	différence de potentiel entre la surface et le volume du semi-conducteur
E_{ox}	champ électrique dans l'oxyde
E_N	champ électrique dans le nitrure
E_S	champ de surface dans le silicium
E_g	énergie de la bande interdite du silicium
q	charge de l'électron
h	constante de Plank
$\hbar$	$= h/2\pi$
m	masse de l'électron libre
k	constante de Boltzman
m^*	masse effective de l'électron
T	température absolue.

TERMINOLOGIE

- Le terme "mémoire" est souvent utilisé dans le texte comme qualificatif. Nous appelons "point mémoire" ou "élément mémoire" la structure de base qui permet de mémoriser une information logique. Nous appelons "matrice mémoire", "plan mémoire", "organisation mémoire" des ensembles formés avec les éléments mémoires de base.

- Le "bit" qui est une unité de quantité d'information est utilisé également pour désigner l'élément qui contient cette information.

- Le "Mot" désigne ici un ensemble de bits auquel on a accès en parallèle.

- Une "Mémoire à accès aléatoire" désigne une mémoire dont on peut atteindre n'importe quelle information à tout instant. Elle s'oppose à la catégorie des "Registres à décalage".

- Une "Mémoire à accès aléatoire" peut être :

- . vive. On peut alors à chaque instant écrire ou lire les informations du mot sélectionné. Le terme anglosaxon : "Random Acces Memory" ne s'applique généralement qu'à cette catégorie.

- . morte. Son contenu est figé. On ne peut que lire les informations qui y sont enregistrées. Le terme anglosaxon : "Read Only Memory" désigne cette catégorie de mémoire.

APPLICATION DES COUCHES DE NITRURE DE SILICIUM SUR OXYDE DE SILICIUM A LA REALISATION DE MEMOIRES NON VOLATILES

INTRODUCTION

L'automatisation des tâches intervient dans un nombre de secteurs sans cesse croissant de la vie économique. Les machines qui calculent, commandent, contrôlent, voient leur complexité augmenter en même temps que se compliquent les tâches qu'on leur confie. Le calculateur électronique, utilisé principalement en informatique, est la forme la plus élaborée de ces machines. Dans d'autres branches, des automates commandent des machines outils, contrôlent des processus, guident des engins.

Afin qu'elle ait la possibilité de prendre des ordres et de conserver des résultats, il est nécessaire que la machine possède un système de stockage de l'information : elle est dotée d'une mémoire. La mémoire peut être utile au fonctionnement propre de la machine et, comme dans les calculateurs, certaines mémoires internes peuvent être complètement ignorées de l'utilisateur.

De nombreuses technologies, basées sur des principes différents, sont utilisées pour stocker l'information ; nous ne citerons que les principales : les mémoires optiques, les mémoires à tores ou à fils magnétiques, les mémoires à semi-conducteurs. Chacun de ces types de mémoires présente des spécifications particulières et répond en général à un besoin défini. Dans le cas où deux produits présenteraient des caractéristiques techniques semblables, leur coût serait le facteur déterminant de leur réussite.

Les semi-conducteurs présentent un grand intérêt pour la réalisation de mémoires rapides et compatibles avec les circuits électroniques de l'unité centrale. Ils permettent en outre la fabrication de mémoires de très faible encombrement grâce à la technique des circuits intégrés.

Dans le domaine des mémoires vives à accès aléatoire, de nombreuses solutions reprennent en intégration monolithique les solutions des montages bistables, réalisés depuis longtemps en éléments discrets. Le nombre d'éléments par point mémoire est important ; il limite la complexité des mémoires monolithiques pour un rendement de fabrication donné. En outre, ces mémoires demandent une consommation statique pour retenir l'information. Un échantillonnage des tensions d'alimentation réduit la consommation mais également l'immunité au bruit du point mémoire.

Une nouvelle génération de mémoires vives est basée sur un fonctionnement entièrement dynamique. L'information est stockée dans une capacité sous la forme

de charges électriques. Ces structures présentent des courants de fuite ; l'information doit être "rafraîchie" périodiquement. Trois ou quatre transistors par point mémoire sont nécessaires pour assurer les fonctions écriture, lecture, rafraîchissement. Ce type de mémoire permet l'intégration d'un nombre important de points mémoires et demande une faible consommation. En revanche, il exige plusieurs horloges pour fonctionner. Les mémoires dynamiques présentent un intérêt pour la réalisation de mémoires rapides et de moyenne importance.

Nous avons vu, dans les dernières années, la surface des points mémoires diminuer ; on peut encore espérer une amélioration dans ce sens. Il semble cependant qu'il faudra mettre en application des principes nouveaux pour obtenir une réduction considérable de cette surface.

De nombreux efforts ont été fournis pour réaliser un élément mémoire ferro-électrique. L'utilisation d'isolant ferro-électrique dans la structure de grille des transistors à effet de champ à grille isolée fut l'un de ces essais. Cependant, les matériaux ferro-électriques ne présentent pas de seuils nets sur leur caractéristique d'hystérésis. L'application de toute tension sur la grille de ces éléments mémoires modifie l'information enregistrée.

Actuellement, les mémoires mortes sont inscrites en cours de fabrication à l'aide d'un microphotomasque spécifique au contenu de la mémoire. Un débouché important est offert aux mémoires mortes inscriptibles électriquement et aux mémoires mortes à contenu modifiable. Certaines mémoires mortes à transistors bipolaires sont inscriptibles électriquement par fusion de fusible ou par destruction de jonction par avalanche. Dans le domaine des transistors à effet de champ à grille isolée, l'écriture électrique est possible sur un élément possédant une grille "flottante" noyée dans l'oxyde. L'avalanche d'une jonction située en-dessous de la grille permet l'injection de porteurs "chauds" qui créent une inversion en surface du silicium. L'effacement est difficile, il demande une exposition à des rayonnements X ou U.V. Les cellules utilisant la commutation dans les verres amorphes permettent la réalisation de mémoires à contenu modifiable. Pour ces éléments ; la commutation exige des courants importants et le nombre de cycles d'écriture est limité (quelques centaines dans les meilleurs cas).

Un nouvel élément, le T.M.I₁.I₂.S. (Transistor - Métal - Isolant 1 - Isolant 2 - Semi-conducteur) présente des propriétés intéressantes. Il présente, en lui-même, une caractéristique d'hystérésis propre à la réalisation d'éléments mémoires. L'écriture de l'information est électrique. Le changement d'état se fait à partir d'un seuil. L'information ne nécessite aucun rafraîchissement et est conservée en l'absence de toute tension appliquée. Cet élément doit permettre la réalisation de mémoires inscriptibles et de mémoires mortes à contenu modifiable.

Nous allons étudier cette structure des points de vue physique et électrique.

PREMIERE PARTIE

L'ELEMENT MEMOIRE $M.I_1.I_2.S.$

Chapitre I

GENERALITES SUR L'ELEMENT MEMOIRE

Dans ce chapitre, nous rappelons brièvement les différents essais qui montrèrent les possibilités de réaliser des mémoires à l'aide de structures à deux couches isolantes. Nous décrivons ensuite le principe de fonctionnement des éléments mémoires et nous examinons enfin les caractéristiques électriques des isolants utilisés.

I.1 - DESCRIPTION ET PRINCIPE DE FONCTIONNEMENT DE L'ELEMENT

Le développement des transistors à effet de champ à grille isolée (T.M.O.S.) montra que les caractéristiques électriques de cet élément présentaient une instabilité dans le temps provoquée par un décalage progressif de la tension de seuil. Cette dérive était particulièrement prononcée sous polarisation positive de la grille de commande et à haute température. On découvrit que la cause principale de ce phénomène était la migration d'ions et particulièrement d'ions sodium dans l'oxyde. L'échange de charges entre les états pièges de l'oxyde et le silicium pouvait également être une cause d'instabilité dont l'effet serait une modification électrochimique de l'interface silicium - oxyde de silicium ($\text{Si} - \text{SiO}_2$).

La caractérisation du nitrure de silicium montra qu'il possédait une structure plus dense que l'oxyde de silicium ; par conséquent, il devait retarder la migration des ions ; on pensa alors qu'il permettait de réaliser un meilleur isolant de grille pour les transistors à effet de champ à grille isolée. Les premières tentatives pour réaliser des transistors avec du nitrure de silicium comme isolant de grille, échouèrent car la tension de seuil montra une grande instabilité, sous forme d'hystérésis.

On réussit par la suite à résoudre le problème posé par ces instabilités d'une part en fabricant des oxydes de silicium plus propres et en les passivant, par exemple, avec des verres au phosphore (référence 1) d'autre part, en associant l'oxyde de silicium avec le nitrure de silicium (M.N.O.S.) pour former un ensemble de deux isolants présentant des caractéristiques stables sur une période d'utilisation normale des dispositifs à semiconducteurs.

Les premières mesures sur des dispositifs actifs à grille au nitrure de silicium, qui montrèrent une hystérésis très prononcée de la tension de seuil, suggèrent de tirer parti de ce phénomène pour réaliser un élément mémoire. Cette hystérésis de la tension de seuil en fonction de la tension grille appliquée est provoquée en majeure partie par le stockage de charges dans des pièges localisés dans le

nitruire près de la surface du silicium. Il existe une fine couche ($\sim 10 \text{ \AA}$) de SiO_2 à la surface du silicium après son nettoyage. Celle-ci ne limite pas l'échange de charges entre le silicium et le nitruire. La croissance d'une fine couche de SiO_2 supplémentaire permet de modifier cet échange de charges.

L'analyse détaillée du fonctionnement du dispositif montrera qu'en maîtrisant les caractéristiques des couches isolantes, on contrôle les courants à travers les isolants qui permettent de charger et décharger les pièges et qu'il existe un seuil, essentiel pour réaliser une mémoire.

Le SiO_2 thermique est pratiquement indispensable à la surface du silicium pour conserver la propriété de passivation des jonctions qui a fait la réussite de la technique planar.

En ce qui concerne le deuxième isolant, d'autres matériaux (Al_2O_3 ; Ta_2O_5) ont montré des phénomènes d'hystérésis semblables à ceux signalés pour le nitruire de silicium. Certains possèdent même des caractéristiques très intéressantes telles que permittivité relative importante. Néanmoins, soit parce que nous ne possédions pas les installations nécessaires à leur fabrication, soit parce que nous contrôlions mal leurs caractéristiques, nous nous sommes limités à l'étude et aux applications des structures à double couche isolante : $\text{SiO}_2 - \text{Si}_3\text{N}_4$.

Nous appellerons indifféremment M.I₁.I₂.S. (Métal - Isolant 1 - Isolant 2 - semiconducteur) ou M.N.O.S. (Métal - Nitruire - Oxyde - Semiconducteur) la structure que nous avons étudiée. L'appellation M.N.O.S. est affectée aussi bien à l'élément "stable" (épaisseur de SiO_2 supérieure à $100 \text{ \AA}$, utilisée sous faible champ) qu'à l'élément "commutant", il va de soi que nous ne parlerons ici que du deuxième élément.

D'après ce que nous venons de voir, l'élément qui enregistre l'information se compose d'une capacité M.N.O.S.. Comme élément mémoire, la capacité présente un certain nombre d'inconvénients. La réalisation d'une matrice à l'aide de capacités est difficile. Il se pose comme pour les mémoires à résistances (en éléments discrets), un problème dû aux courants de fuite à travers le réseau qui se traduisent par un couplage entre bits et donc par une difficulté de la sélection d'un point mémoire parmi les autres. Pour résoudre ce problème, une solution consiste à associer à chaque capacité un élément fortement non linéaire tel que diode ou transistor. La détection de la variation de la valeur de la capacité décodée parmi toutes les autres capacités, parasites dans cette phase de fonctionnement, impose la réalisation de capacités de stockage de grande surface et limite donc le nombre d'éléments que peut comporter ce type de mémoire.

En réalisant un transistor à effet de champ à grille isolée ayant une capacité de stockage comme structure de grille (figure 1), nous obtenons un élément dont la tension de seuil est ajustable à l'aide du contrôle des charges de l'interface des deux isolants. Il est très aisé de distinguer deux éléments qui ont des tensions de seuil différant de quelques volts.

D'une manière générale, la tension de seuil d'un élément M.I₁.I₂.S. s'exprimera comme celle des structures M.N.O.S. Elle peut se mettre sous la forme (référence 2) :

$$V_S = V_{FB} + 2 V_F - \frac{Q_B}{C_e} \quad (1)$$

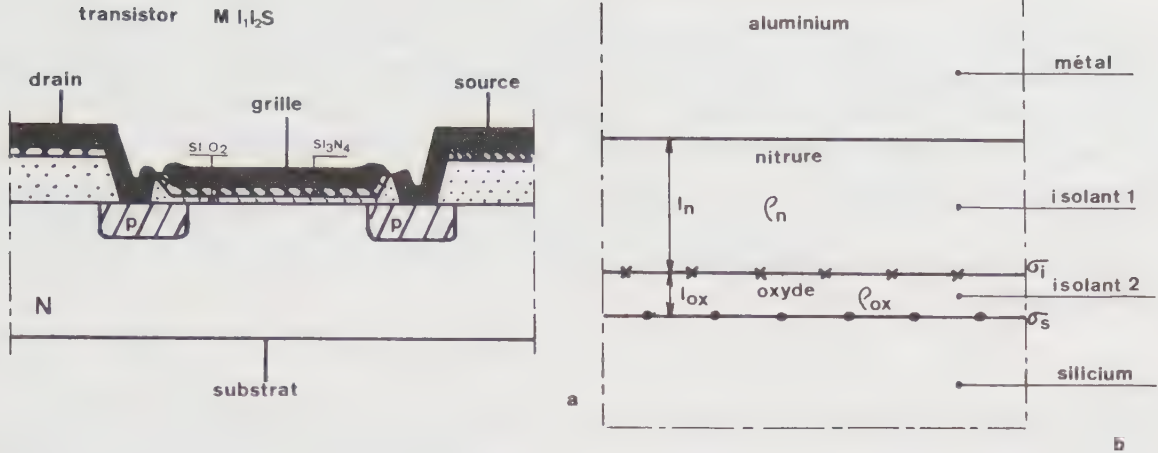


Figure 1

Le seuil est ici défini par la tension à appliquer sur la grille pour que l'inversion en surface d'un silicium de type N, dopé d'une concentration N_D d'impuretés donatrices, soit telle que la concentration des porteurs minoritaires P en surface égale N_D .

Nous appelons C_e la capacité équivalente de grille :

$$C_e = \frac{C_{ox} \cdot C_N}{C_{ox} + C_N} \quad \text{avec} \quad C_{ox} = \frac{\epsilon_o \epsilon_{ox}}{l_{ox}} \quad \text{et} \quad C_N = \frac{\epsilon_o \epsilon_N}{l_N}$$

La résolution de l'équation de Poisson :

$$\nabla^2 V + \frac{\rho}{\epsilon} = 0$$

appliquée à la structure M.N.O.S., avec la condition de champ nul à la surface du silicium, permet d'exprimer la tension de bande plate :

$$V_{FB} = V_{MS} - \frac{\sigma_I}{C_N} - \frac{\sigma_S}{C_e} - \frac{\rho_N l_N^2}{2 \epsilon_o \epsilon_N} - \rho_{ox} \left(\frac{l_{ox}^2}{2 \epsilon_o \epsilon_{ox}} + \frac{l_{ox} l_N}{\epsilon_o \epsilon_N} \right) \quad (2)$$

Les densités volumiques de charges (ρ_N et ρ_{ox}) sont ici supposées constantes dans tout le volume des isolants.

La formule (2) nous enseigne qu'à une variation $\Delta \sigma_I$ de densité de charges à l'interface des deux isolants correspond une variation de V_{FB} :

$$\Delta V_{FB} = - \frac{\Delta \sigma_I}{C_N} = - \frac{\Delta \sigma_I}{\epsilon_o \epsilon_N} l_N \quad (3)$$

Pour une variation de charges donnée, la variation de tension de seuil

correspondante ne dépend que du deuxième isolant. Cette variation est proportionnelle à l'épaisseur du nitrure.

L'équation de Poisson montre que toute modification des charges dans la structure modifie le potentiel. L'expression (2) est à modifier si la répartition des charges de volume évolue. De même, des termes complémentaires sont à introduire dans l'expression (3) de la variation de tension de seuil si des modifications de charges, autres que celles de l'interface des deux isolants, apparaissent pendant l'utilisation de l'élément.

Une tension appliquée sur la structure entre métal et silicium se répartit en fonction des propriétés physiques et géométriques des matériaux ainsi que des charges présentes.

$$V_g = V_N + V_{ox} + V_{MS} + V_{Si} \quad (4)$$

Les courants dans chaque isolant qui correspondent aux tensions V_N et V_{ox} sont en général différents : il y a accumulation de charges à l'interface des deux isolants. Ces charges modifient les valeurs des champs électriques. A chaque instant nous avons :

$$\epsilon_o \epsilon_{ox} E_{ox} - \epsilon_o \epsilon_N E_N = \sigma_I \quad (5)$$

Le processus d'accumulation se poursuit jusqu'à ce que la condition aux limites $J_{ox} = J_N$ soit satisfaite ou jusqu'à ce que la tension appliquée soit modifiée. Pour que l'effet mémoire existe, il faut que les charges accumulées soient piégées sur des états capables de les conserver après suppression de la tension d'écriture. Si cette condition n'est pas remplie, le processus inverse au précédent évacue très rapidement les charges accumulées.

Pour une polarité donnée de tension appliquée, le signe de la variation de charges dépend de la valeur initiale des densités de courant J_N et J_{ox} . Examinons les cas particuliers suivants qui mettent en évidence cette propriété :
hypothèses :

- V_{MS} , V_{Si} , sont négligeables devant V_N ($l_N \gg l_{ox}$)
- Les charges autres que σ_I ont un effet négligeable
- On applique une tension positive sur la grille.

a - Si $J_N = 0$ une charge négative s'accumule à l'interface jusqu'à ce que $E_{ox} = 0$.
On a alors :

$$V_g = V_N = E_N l_N$$

$$\sigma_I = - \epsilon_o \epsilon_N E_N = - \frac{\epsilon_o \epsilon_N}{l_N} V_g$$

$$\Delta V_S = \frac{\sigma_I}{C_N} = V_g$$

La variation de la tension de seuil est égale à la tension appliquée. Dans le cas où J_N est différent de zéro, la variation de la tension de seuil obtenue est plus faible.

b - Si $J_{ox} = 0$ il y a accumulation d'une charge positive à l'interface :

$$V_S = - \frac{C_{ox}}{C_N} V_g$$

Les solutions limites de ces deux cas extrêmes montrent l'influence des caractéristiques des isolants sur l'amplitude et le signe des variations de la tension de seuil.

Afin de pouvoir étudier plus en détail les établissements et les états d'équilibre de la charge à l'interface des deux isolants, nous devons prendre en compte les caractéristiques courant-tension réelles des isolants.

I.2 - LES COURANTS DANS LES ISOLANTS

Nous examinerons dans ce paragraphe les lois de courant qui sont généralement proposées pour le SiO_2 et le Si_3N_4 .

Les résultats pratiques justifieront les types de courant choisis, qui sont vérifiés pour des valeurs particulières de certains paramètres tels que hauteur de barrière aux électrodes, densité et position en énergie des pièges, épaisseur des isolants. Nous serons amenés à considérer pour le SiO_2 thermique des épaisseurs très fines permettant le passage tunnel direct des porteurs à travers la barrière d'énergie. Par contre, les épaisseurs utilisées pour le nitrure sont telles que tout courant tunnel direct est négligeable.

I.2.1 - Conduction dans les couches fines de SiO_2 thermique

I.2.1.1 - Emission du type Fowler Nord'heim

Le SiO_2 thermique possède des hauteurs de barrière élevées à ses électrodes. La densité de pièges dans la bande interdite est faible (référence 3) et la mobilité électronique est élevée dans la bande de conduction (référence 4). Le SiO_2 thermique présente en général un type de conduction limité par ses électrodes plutôt que par le volume.

Considérons le diagramme des bandes d'énergie d'une structure Métal- SiO_2 -Silicium (type N) représenté sur la figure 2.a. La barrière d'énergie entre le bas de la bande de conduction du SiO_2 et le bas de la bande de conduction du silicium est de 3,2 eV, la barrière d'énergie entre le haut de la bande de valence du silicium et le haut de la bande de valence du SiO_2 est de 3,8 eV. La différence d'énergie entre le niveau de Fermi du métal et le bas de la bande de conduction de l'oxyde peut varier de 2,3 eV pour le magnésium à 4,2 eV pour l'or avec la valeur de 3,2 eV pour l'aluminium. Ces hauteurs de barrière sont déterminées par photoémission (références 3 et 6) et par mesure capacité-tension (référence 5).

Dans le cas où une des électrodes n'est pas métallique (un autre isolant par exemple), nous serons amenés à considérer la valeur de l'énergie des porteurs capables de transiter à travers le SiO_2 ou la valeur de l'énergie des états susceptibles d'accepter un porteur en provenance du silicium.

La figure 2.b montre le diagramme d'énergie d'une structure M.O.S. sous forte polarisation négative de l'électrode métallique. A la température ambiante, le courant est dû principalement au passage tunnel des électrons à travers la barrière

triangulaire de l'oxyde. Le passage tunnel de trous depuis la bande de valence du silicium est également possible, toutefois, à cause de la hauteur de barrière et de la faible mobilité des trous, cette composante de courant sera négligeable devant le courant d'électrons sauf si l'on utilise une électrode métallique ayant une hauteur de barrière importante telle qu'une électrode en or. La figure 2.c donne le diagramme d'énergie du dispositif sous forte polarisation positive du métal.

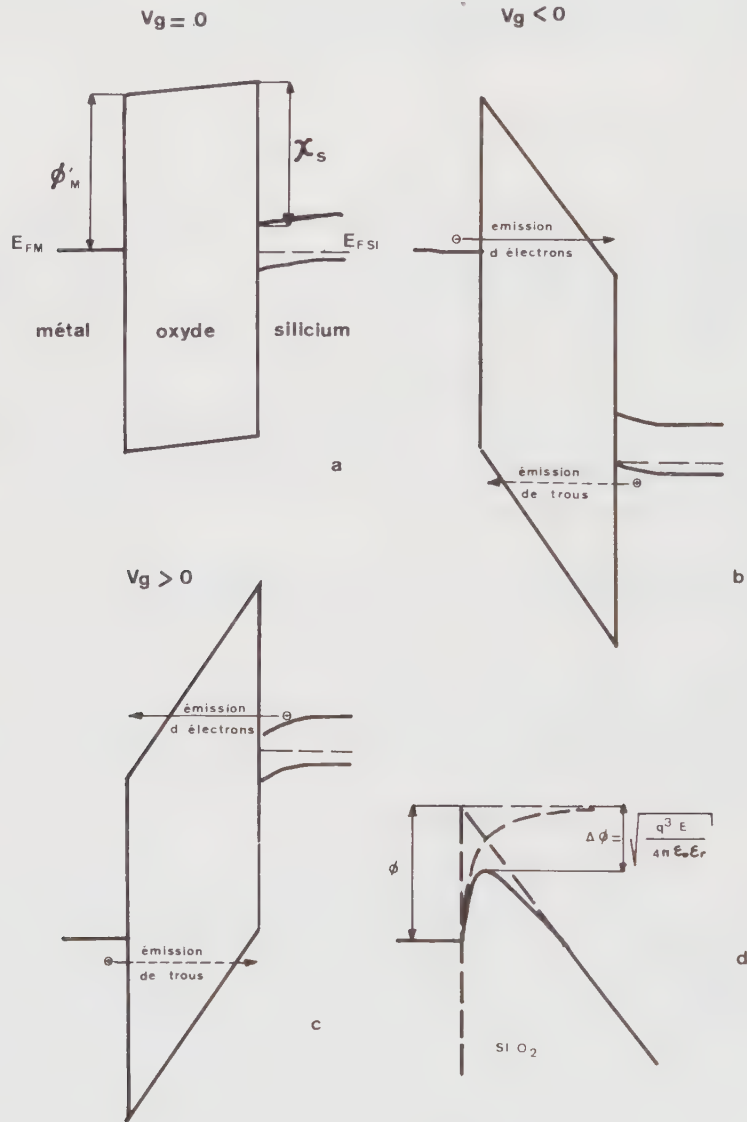


Figure 2

La théorie de Fowler Nordheim peut être développée à différents niveaux selon les phénomènes secondaires que l'on prend en compte (référence 7). Dans l'hypothèse d'une émission dans le vide, d'une barrière triangulaire, d'une température de $0^\circ K$ et d'un modèle de gaz d'électrons libres pour le métal, la densité de courant s'exprime par :

$$J = \frac{q^3 E^2}{8 \pi \hbar \Phi} \exp \left(\frac{-4 (2m)^{1/2} \Phi^{3/2}}{3 \hbar q E} \right)$$

quand on utilise l'approximation W.K.B. pour le calcul de la probabilité de passage. Dans cette expression, Φ désigne l'énergie de la barrière à l'électrode injectante. Deux facteurs correctifs $t_{(y)}$ et $v_{(y)}$ doivent être introduits dans l'équation pour prendre en compte l'abaissement de barrière (figure 2.d)

$t_{(y)}$ et $v_{(y)}$ sont des intégrales elliptiques tabulées qui varient lentement avec y . Nous pourrions considérer ces facteurs indépendants du champ électrique appliqué. y désigne l'abaissement normalisé de la barrière dû à la force image des porteurs en transit.

$$y = \frac{1}{\Phi} \left(\frac{q^3 E}{4 \pi \epsilon_0} \right)^{1/2}$$

L'effet tunnel lui-même est indépendant de la température mais le nombre d'électrons à un niveau d'énergie donné subit une légère influence de la température. Un facteur multiplicatif est à introduire dans l'expression du courant.:

$$\frac{\pi c k T}{\sin(\pi c k T)} \quad \text{avec} \quad c = \frac{2 (2m \Phi)^{1/2} t(y)}{\hbar q E}$$

Enfin, lorsque l'émission a lieu dans un isolant, la constante diélectrique relative ϵ_{ox} doit être introduite dans l'expression de l'abaissement de barrière et une valeur moyenne convenable (référence 7) de la masse effective de l'électron pendant la transition doit être utilisée.

En tenant compte de ces modifications, l'expression du courant devient :

$$J_{ox} = \frac{q^3 E_{ox}^2 m}{8 \pi \hbar \Phi m^*} \left(1/t^2(y') \right) \left(\frac{\pi c' k T}{\sin \pi c' k T} \right) \exp \left(- \frac{4 (2m^*)^{1/2} \Phi^{3/2}}{3 \hbar q E_{ox}} v(y') \right)$$

En considérant $t(y')$ et $v(y')$ indépendants du champ électrique et en regroupant les termes indépendants de T et de E_{ox} , nous pourrions écrire :

$$J_{ox} = C_0 E_{ox}^2 \frac{\pi c' k T}{\sin \pi c' k T} \exp \left(- \frac{E_0}{E_{ox}} \right) \quad (6)$$

où c' s'obtient en remplaçant m par m^* dans l'expression de c .

La valeur de la masse effective peut être calculée à partir des courbes expérimentales. On peut déduire deux valeurs différentes de m^* des résultats expérimentaux $I_{ox}(T)$ à V_{ox} donnée et $I_{ox}(V_{ox})$ à T donnée (référence 7). Malgré cette restriction, l'équation (6) peut être utilisée en définissant les paramètres C_0 et E_0 à la température d'utilisation.

La densité de courant Fowler Nordheim dépend de la hauteur de barrière aux électrodes. Sur une structure dissymétrique, les lois sont différentes pour les deux polarités de tension appliquée.

Nous pouvons définir :

- pour les tensions de grille positives :

$$J_{ox}^+ = C_o^+ E_{ox}^2 \frac{\pi c' kT}{\sin(\pi c' kT)} \exp \left(- \frac{E_o^+}{E_{ox}} \right)$$

- pour les tensions de grille négatives :

$$j_{ox}^- = C_o^- E_{ox}^2 \frac{\pi c' kT}{\sin(\pi c' kT)} \exp \left(- \frac{E_o^-}{E_{ox}} \right)$$

1.2.1.2 - Conduction par courant tunnel direct à travers le SiO₂

Dès que l'épaisseur d'une barrière d'énergie devient inférieure à 50 Å, le transport de charges par passage tunnel direct à travers la barrière doit être pris en compte ; il peut devenir prépondérant pour des épaisseurs d'oxyde plus faibles. Alors, le modèle de conduction de Fowler Nordheim exposé ci-dessus, ne peut plus être utilisé.

L'effet tunnel à travers les fines couches isolantes a fait l'objet de nombreuses publications, aussi nous n'en rappelons que quelques-unes appliquées à des structures Métal-Isolant-Métal ou Métal-Isolant-Semiconducteur : références 8, 9, 10. Nous ne reprenons pas ici les détails de calcul qui font appel à la mécanique quantique. Nous nous limitons à exposer les résultats et à les appliquer aux cas qui nous intéressent.

Considérons la barrière d'énergie définie sur la figure 3. La probabilité de passage par unité de temps pour un électron situé sur un état d'énergie a d'un côté de la barrière à un état b inoccupé de l'autre côté de la barrière est donnée par :

$$P_{ab} = \frac{2\pi}{\hbar} |M_{ab}|^2 f_a(1-f_b)$$

expression dans laquelle f_a et f_b désignent respectivement les probabilités d'occupation des états a et b, et M_{ab} l'élément de matrice qui caractérise la transition entre les deux états a et b. Nous supposons ici que la barrière est rectangulaire pendant la transition, ce qui signifie que nous négligeons les effets des forces images et de la déformation de la barrière due au champ électrique appliqué (les variations de barrière sont de l'ordre de quelques dixièmes d'électron-volt pour une hauteur moyenne de quelques électron-volts).

Nous négligeons également les interactions possibles entre les électrons en transit.

Si l'on suppose une relation parabolique entre les états d'énergie et le vecteur d'onde dans la bande interdite de l'oxyde, la probabilité de transition P_{ab} s'écrit :

$$P_{ab} = k_1 \cdot f_a(1-f_b) \exp \left(- \frac{2(2m^*)^{1/2}}{\hbar} x \phi^{1/2} \right)$$

expression dans laquelle x et ϕ désignent respectivement l'épaisseur et la hauteur de la barrière et où k_1 est une constante indépendante de la hauteur de barrière et qui varie peu avec son épaisseur en comparaison des variations du terme exponentiel. Nous pourrions considérer k_1 comme constant pour un type de transition donné.

Afin de pouvoir expliciter plus en détail le courant tunnel ainsi que la

charge transportée pendant la transition, il nous faut considérer les structures qui seront utilisées dans les éléments $M.I_1.I_2.S$. Sur les figures 3b et 3c, nous avons tracé les transitions possibles à travers la fine couche d'oxyde pour des tensions respectivement négative et positive. Notons que les probabilités de transition au niveau de la bande de valence du nitrure sont faibles à cause de la hauteur de barrière et de la très faible densité de trous dans la bande de valence du silicium, excepté pour des champs élevés (par exemple, pour du silicium dopé N, sous tension négative) quand la surface du silicium est en inversion.

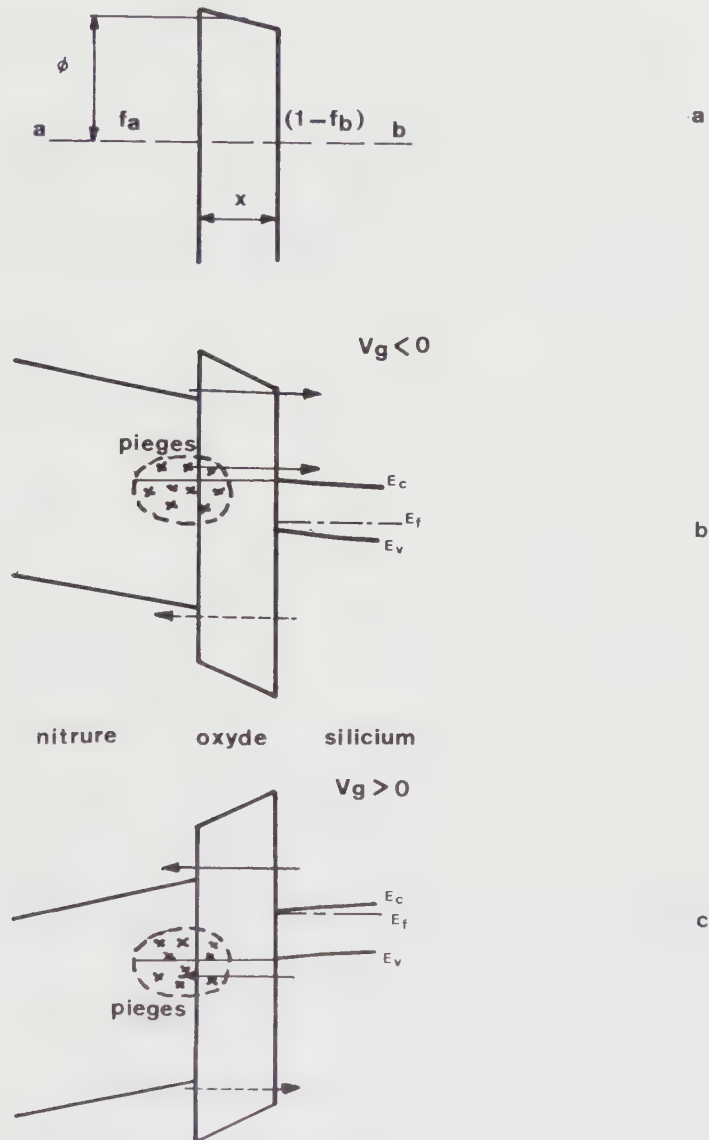


Figure 3

Un effet tunnel direct est possible entre la bande de valence du silicium et les pièges de l'interface $Si_3N_4-SiO_2$ pour les tensions positives de l'électrode de grille et entre ces pièges d'interface et la bande de conduction du silicium

pour les tensions négatives. Après suppression de la tension d'écriture, seuls les pièges situés à un niveau d'énergie en face de la bande interdite du silicium pourront conserver leurs charges.

D'une manière générale, ces pièges ont une distribution spatiale et énergétique.

Dans le cas de la figure 3.b, sous polarisation négative, des électrons quittent les pièges. Le nombre d'électrons capables de transiter diminue avec le temps. Si $N^-(x, \phi, t)$ est la densité de pièges remplis par unité de volume et par unité d'énergie à l'instant t , nous avons :

$$N^-(x, \phi, t) = N^-(x, \phi, 0) - \int_0^t P_{ab}(x, \phi) N^-(x, \phi, t) dt$$

Nous supposons ici que la probabilité de passage est indépendante du temps. En fait, elle varie légèrement avec le temps à cause de l'évolution du champ électrique provoquée par la modification des charges d'interface au cours du transit ; mais nous avons déjà supposé que les variations de hauteur de barrière à cause de la tension appliquée étaient négligeables.

On peut écrire :

$$N^-(x, \phi, t) = N^-(x, \phi, 0) \exp \{- P_{ab}(x, \phi) t\}.$$

La densité de courant à travers la barrière est :

$$J^- = q \int_x \int_{\phi} N^-(x, \phi, t) \cdot P_{ab}(x, \phi) d\phi dx$$

Puisque $N^-(x, \phi, t)$ définit le nombre de pièges remplis, nous avons $f_a = 1$ dans l'expression de P_{ab} et nous pouvons considérer $f_b = 0$, ce qui signifie que les états d'énergie sont inoccupés dans la bande de conduction et que les électrons venant de transiter sont entraînés très rapidement dans le volume du semi-conducteur. Nous obtenons ainsi une expression de courant indépendante de la température.

Nous considérons également que la probabilité de passage est valable pour tous les pièges, même s'ils sont légèrement distribués à l'intérieur du nitrure de silicium. Nous ne faisons intervenir pour distinguer les différents pièges que l'épaisseur de la barrière que devront franchir les porteurs. Nous pouvons alors écrire P_{ab} sous la forme :

$$P^+ = P_0^+ \exp(-x/\lambda^+) \quad \text{pour des tensions positives de grille}$$

et
$$P^- = P_0^- \exp(-x/\lambda^-) \quad \text{pour des tensions négatives de grille.}$$

La densité de courant tunnel s'exprime pour les tensions de grille négatives :

$$|J^-| = q \int_x \int_{\phi} N^-(x, \phi, 0) \cdot P_0^- \cdot \exp(-x/\lambda^- - P_0^- \cdot t \cdot \exp(-x/\lambda^-)) dx d\phi \quad (9)$$

Pour des tensions positives (figure 3.c) appliquées sur l'électrode de grille et en appelant $N^+(x, \phi, 0)$ les pièges vides d'électrons nous avons :

$$|J^+| = q \int \int_{x\phi} N^+(x, \phi, 0) \cdot P_0^+ \cdot \exp(-x/\lambda^+ - P_0^+ \cdot t \cdot \exp(-x/\lambda^+)) dx d\phi \quad (10)$$

Nous développerons ces expressions dans l'analyse du fonctionnement M.I₁.I₂. S. pour des cas particuliers de répartition de densité de pièges.

I.2.2 - Conduction dans les couches de nitrure de silicium

Les couches de nitrure de silicium préparées avec les méthodes usuelles de laboratoire sont essentiellement amorphes. Une analyse de ces couches (rayons X, microscope électronique) révèle des zones cristallines dans lesquelles les deux phases principales du nitrure peuvent cohabiter. Ces défauts créent des pièges qui échangent des charges avec les bandes de conduction ou de valence du nitrure de silicium. Une des phases du Si₃N₄ n'est pas stable à toute température ; aussi est-il probable que la densité de pièges elle-même varie avec la température.

Bien que la structure des pièges ait une distribution spatiale et énergétique très complexe, il est probable que le mécanisme de conduction soit essentiellement dû à un échange d'électrons entre des pièges situés en-dessous de la bande de conduction et la bande de conduction elle-même (figure 4). Le même processus peut exister pour des trous avec la bande de valence. Les deux mécanismes sont indissociables expérimentalement. Nous raisonnerons dans ce qui suit sur un mécanisme de transport d'électrons.

Pour de forts champs appliqués et à haute température (supérieure à 200°K), le transport de charges est dû principalement à l'excitation thermique des électrons piégés renforcée par le champ appliqué sur la structure (effet Poole-Frenkel). Nous voyons sur la figure 4.b la distribution de potentiel agissant sur un électron s'échappant d'un piège. L'émission est semblable à l'effet Schottky ; toutefois, la force attractive agissant sur l'électron est deux fois plus élevée puisque la charge positive du piège est fixe. L'énergie s'écrit :

$$\Phi(x) = \Phi_1 - \frac{q^2}{4\pi\epsilon_0\epsilon_N x} - q E_N x$$

Dans cette expression, Φ_1 désigne la différence d'énergie entre le piège considéré et la bande de conduction du Si₃N₄. L'abaissement de la hauteur de la barrière à franchir par un électron est donnée pour $\frac{d\Phi(x)}{dx} = 0$, soit :

$$\Delta\Phi = q \left(\frac{q E_N}{\pi \epsilon_0 \epsilon_N} \right)^{1/2}$$

La barrière à franchir par l'électron est $\Phi_B = \Phi_1 - \Delta\Phi$. Le nombre d'électrons n excités depuis les pièges dans la bande de conduction est donné par :

$$n = N_0 \exp(-\Phi_B/kT)$$

où N_0 est une constante dépendant de la densité de pièges et de la densité d'états dans la bande de conduction du Si₃N₄. Sachant que la conductivité σ est égale à $n \bar{\mu} q$ (en appelant $\bar{\mu}$ la mobilité moyenne des électrons dans la bande de conduction), la densité de courant due à l'effet Poole Frenkel s'écrit :

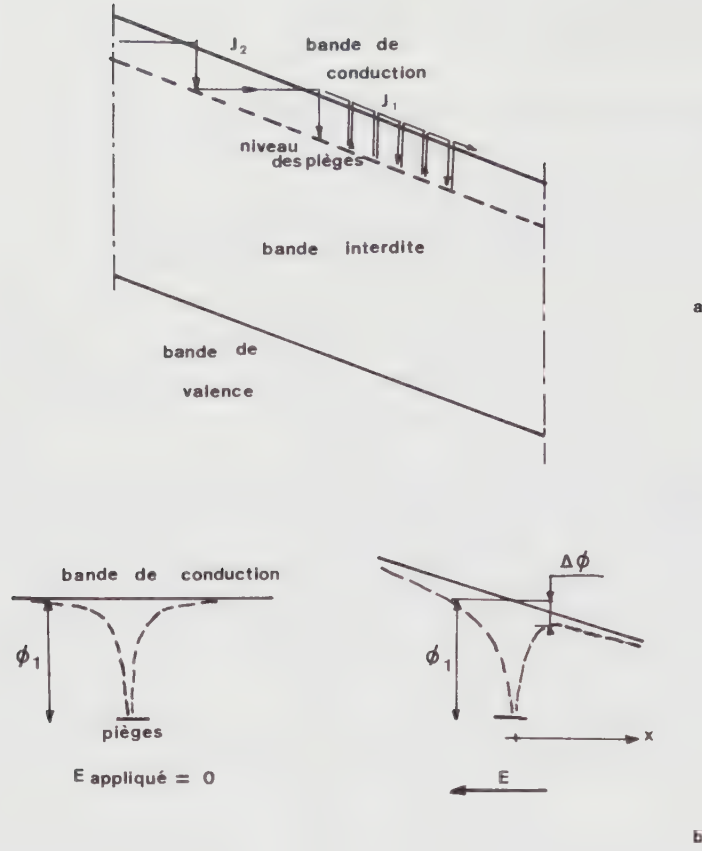


Figure 4

$$J_1 = \sigma E_N = C_1 E_N \exp \left\{ \frac{1}{kT} \left(q \left(\frac{q E_N}{\pi \epsilon_0 \epsilon_N} \right)^{1/2} - \phi_1 \right) \right\} \quad (11)$$

Pour des champs élevés et des faibles températures, le courant mesuré dans le nitrure est dominé par un procédé d'émission tunnel entre les pièges et la bande de conduction. La barrière de potentiel sous l'effet du champ appliqué est de forme triangulaire et nous retrouvons une relation densité de courant-champ de même forme que celle de l'émission Fowler-Nordheim avec les grandeurs correspondant à la transition étudiée ici.

$$J_2 = C_2 E_N^2 \exp \left(- \frac{4 (2m^*)^{1/2} \phi_2^{3/2}}{3 \hbar q} \cdot \frac{1}{E_N} \right) \quad (12)$$

Cette composante comme toute expression de courant tunnel, est indépendante de la température en première approximation.

Pour de faibles champs une composante de courant supplémentaire vient renforcer les deux précédentes. Elle correspond aux sauts des électrons, dûs à l'excitation thermique, entre les pièges isolés. Elle donne une caractéristique I(V) résistive avec une dépendance exponentielle de la température.

$$J_3 = C_3 E_N \exp (- \phi_3/kT) \quad (13)$$

expression dans laquelle ϕ_3 est l'énergie d'activation thermique du processus.

Pour rendre compte du phénomène global de conduction dans le nitrure de silicium, nous écrirons :

$$J_N = J_1 + J_2 + J_3 \quad (14)$$

A température ambiante et dans les conditions de champ généralement usuelles pour les phases d'écriture du M.I₁.I₂.S., nous pourrions négliger la composante J_3 . Selon la structure des pièges dans le nitrure, le courant pourra être dominé par l'émission thermique, renforcée par le champ, depuis les pièges :

$$J_N \neq J_1 \quad (15.a)$$

ou par l'émission de champ

$$J_N \neq J_2 \quad (15.b)$$

Chapitre II

ANALYSE DU FONCTIONNEMENT

L'élaboration d'un modèle qui décrirait parfaitement le fonctionnement de notre dispositif demanderait une bonne connaissance des niveaux pièges qui servent à stocker les charges, aussi bien en ce qui concerne leur position en énergie dans le diagramme des bandes de l'élément, qu'en ce qui concerne leur position dans l'espace. Il faudrait connaître en chaque point la densité de pièges $N(\phi, x)$. Il serait également utile de connaître leur nombre total afin de définir un état de saturation quand l'amplitude et la durée de l'impulsion d'écriture appliquée tendent vers l'infini.

Ces pièges d'une manière générale peuvent être du type donneur ou accepteur comme une impureté dans un semi-conducteur peut être donatrice ou acceptrice. Ces pièges, initialement, peuvent contenir une charge. Les relevés expérimentaux ne permettent pas de définir si la structure contient des pièges du type donneur ou accepteur.

Nous sommes incapables dans l'état actuel des connaissances sur le nitrure de silicium et l'interface $\text{SiO}_2\text{-SiN}_4$ de donner une expression exacte de la distribution de pièges $N(x, \phi)$. Nous envisageons donc dans ce chapitre les solutions basées sur les hypothèses les plus probables et en les comparant ultérieurement avec les résultats pratiques, nous pourrions donner un modèle de notre structure ainsi que ses limites.

II.1 - GENERALITES

Nous supposons dans l'analyse suivante que les isolants ne contiennent aucune charge de volume :

$$\begin{aligned}\rho_{\text{ox}} &= 0 & \text{partout et quel que soit } t. \\ \rho_{\text{N}} &= 0 & \text{partout et quel que soit } t.\end{aligned}$$

Le diagramme des bandes d'énergie est représenté dans ces conditions sur la figure 5.b pour les tensions de grille positives et sur la figure 5.c pour les tensions négatives.

Le système général d'équations régissant le système s'écrit :

$$V_g = V_N + V_{\text{ox}} + V_{\text{MS}} + V_{\text{Si}} \quad (16)$$

$$\epsilon_{\text{ox}} E_{\text{ox}} - \epsilon_S E_S = \frac{\sigma_S}{\epsilon_0} \quad (17)$$

$$\epsilon_N E_N - \epsilon_{OX} E_{OX} = \frac{\sigma_I}{\epsilon_0} \quad (18)$$

$$V_{OX} = - l_{OX} E_{OX} \quad (19)$$

$$V_N = - l_N E_N \quad (20)$$

$$V_{Si} = f(E_S) \quad (21)$$

$$J_{OX} = g(E_{OX}) \quad (22)$$

$$J_N = k(E_N) \quad (23)$$

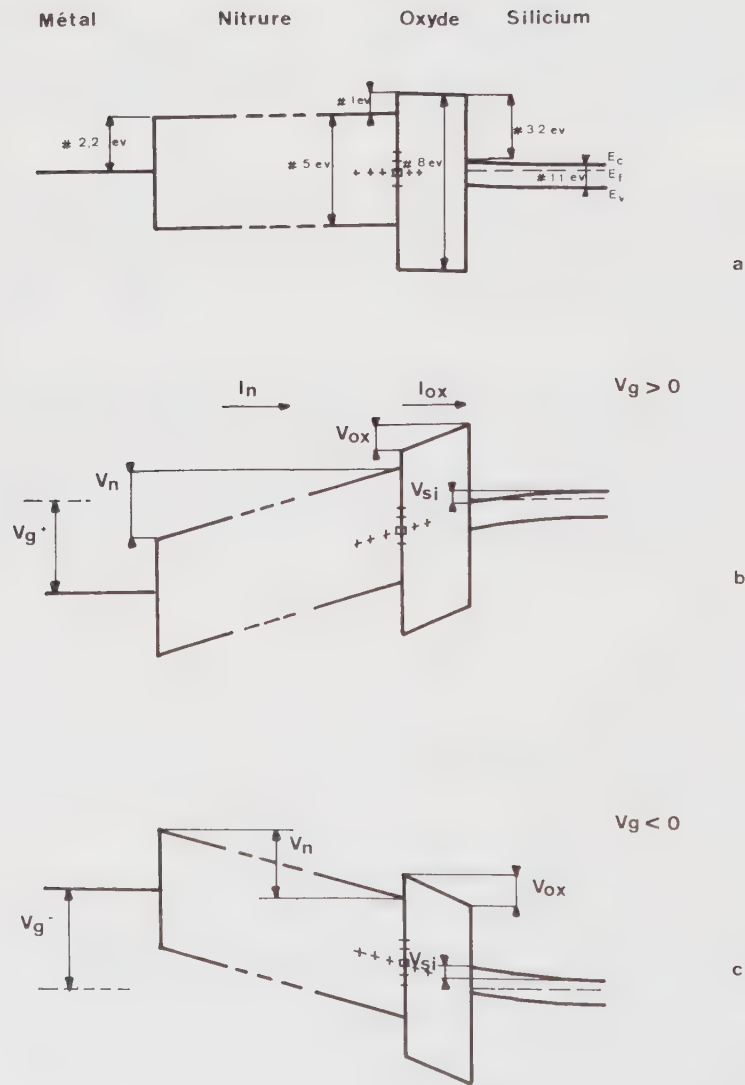


Figure 5

L'équation complémentaire :

$$J_{ox}(Vg) = J_N(Vg) \quad (24)$$

défini le régime d'équilibre quand t tend vers l'infini. Le régime transitoire pendant la modification des charges d'interface est tel que :

$$\frac{d\sigma_I}{dt} = J_{ox}(t, Vg) - J_N(t, Vg) \quad (25)$$

Les valeurs de E_N et E_{ox} , pour Vg et σ_I fixés, sont facilement calculées à partir des équations (16), (17), (18), (19) et (20) :

$$E_N = \left(-Vg + V_{MS} + V_{Si} + \frac{\sigma_I}{C_{ox}} \right) \frac{C_e}{C_N I_N} \quad (26)$$

$$E_{ox} = \left(-Vg + V_{MS} + V_{Si} - \frac{\sigma_I}{C_N} \right) \frac{C_e}{C_{ox} I_{ox}} \quad (27)$$

La résolution du système d'équations ainsi que les applications numériques des équations (24) et (25) exigent l'introduction de la relation entre le potentiel et le champ à la surface du silicium.

D'une manière générale (référence 11) :

$$E_S = \left(\frac{2 q n_i L_D}{\epsilon_o \epsilon_S} \right) F(u_S, u_B)$$

avec

$$L_D = \left(\frac{\epsilon_o \epsilon_S kT}{2 q^2 n_i} \right)^{1/2}$$

Dans ces expressions, n_i désigne la densité de porteurs intrinsèques du silicium. $F(u_S, u_B)$ est une fonction dont les valeurs dépendent du potentiel de Fermi dans le volume et à la surface du silicium. Les tensions d'écriture appliquées à la structure $M.I_1.I_2.S.$ sont très supérieures à V_{MS} et V_{Si} . Nous pourrions négliger V_{Si} devant Vg . Cette approximation ne s'applique plus au cas d'une capacité dans le mode de fonctionnement en déplétion profonde. Le potentiel de surface peut alors être très important.

Cette approximation sur le potentiel de surface est insuffisante pour donner une solution analytique générale de la charge stockée, $Q_I(V_G)$ en régime continu et $Q_I(V_G, t)$ en régime transitoire. Cependant, la reproductibilité des phénomènes observés sur une grande partie des caractéristiques indique que l'on ne peut se trouver dans un mode de fonctionnement tel que les conditions initiales sur les courants soient :

$$J_{ox}(t=0) \neq J_N(t=0)$$

Le comportement des dispositifs serait très différent d'un échantillon à l'autre en fonction des variations des paramètres de fabrication. Ceci nous permet de considérer autour des conditions initiales que le courant dans l'un des isolants est négligeable devant le courant de l'autre isolant.

Nous espérons bien entendre obtenir un élément dont le rapport entre le temps de commutation d'un état à l'autre et le temps de perte de l'information soit le

plus faible possible. Nous essaierons donc de rendre un des deux isolants très conducteur par rapport à l'autre à la commutation, compte tenu de la largeur d'impulsion d'écriture choisie. Les isolants devront posséder des courants de fuite aussi faibles que possible dans les conditions de rétention ($V_g = 0$).

Les premiers essais, réalisés avec un nitrure de silicium très conducteur, ne nous ont pas permis de réaliser des éléments répondant à ces conditions. Pour des vitesses de commutation convenables, l'élément perdait très rapidement l'information. L'expression du courant dans le nitrure dépend étroitement des conditions de fabrication, par l'intermédiaire de la densité et de la position des pièges. Il est donc plus difficile d'obtenir une commutation reproductible si celle-ci est commandée par le courant du nitrure.

Il paraît donc intéressant d'obtenir un nitrure de silicium de très faible conductivité et d'avoir un courant à travers l'oxyde de silicium qui vérifie à la commutation l'inégalité :

$$J_{ox}(t=0) \gg J_N(t=0).$$

Selon que nous voudrions réaliser des mémoires vives ou des mémoires mortes, nous essaierons de donner à l'élément un temps de commutation très court ou un temps de rétention très long.

Nous allons examiner dans le paragraphe suivant le fonctionnement dynamique de la variation des charges d'interface.

II.2 - ANALYSE DES PROPRIETES MEMOIRE EN REGIME TRANSITOIRE

II.2.1 - Ecriture du Point mémoire

II.2.1.1 - Courant Fowler Nord'heim dominant dans le SiO_2

La vitesse de variation de charge, pour une tension et un instant fixés, est proportionnelle à la différence de courant dans les deux isolants. Même dans les conditions énumérées au début de ce chapitre, supposant $J_{ox} \gg J_N$, l'équation (25) :

$$\frac{d\sigma_I(V_g, t)}{dt} = J_{ox}(V_g, t)$$

ne peut être résolue analytiquement. Les valeurs qui vérifient le système d'équations peuvent être calculées sur ordinateur. Il faut pour cela introduire les valeurs pratiques des constantes du courant Fowler Nord'heim que l'on détermine sur les caractéristiques $I_{ox}(V_{ox})$ expérimentales. Frohman-Bentchkowsky (référence 12) a approfondi ce mode de fonctionnement.

Nous verrons que les isolants étudiés présentent tous une caractéristique linéaire dans le plan ($\log I$; V) dans la gamme de courant mesuré. Dans ces conditions, autour d'un point de fonctionnement à la commutation, nous pouvons écrire :

$$J_{ox} \neq i_o \exp \left(\frac{E_{ox}}{E_1} \right)$$

$$J_N \neq i_N \exp \left(\frac{E_N}{E_2} \right)$$

Pour des variations de tension de seuil de quelques volts et pour une structure telle que $C_{ox} \gg C_N$, le champ dans le nitrure est faiblement affecté par les modifications de charge de l'interface. Nous avons alors :

$$E_N \neq V'g \frac{C_e}{C_N l_N} \quad \text{avec} \quad V'g = V_g - V_{MS} - V_{Si}$$

$$E_{ox} = \left(V''g - \frac{\Delta\sigma_I}{C_N} \right) \frac{C_e}{C_{ox} l_{ox}} \quad \text{avec} \quad V''g = V'g - \frac{\sigma_{Io}}{C_N}$$

L'équation différentielle de l'évolution des charges d'interface s'écrit, pour V_g fixée :

$$\frac{d\Delta\sigma_I}{dt} = J_{oo} \exp(-k_1 \Delta\sigma_I) - J_N$$

$$\text{où } J_{oo} = J_{ox}(t=0) = i_o \exp\left(\frac{V''g C_e}{C_{ox} l_{ox}} \cdot \frac{1}{E_1}\right) \quad \text{et} \quad k_1 = \frac{1}{E_1} \frac{C_e}{C_N C_{ox} l_{ox}}$$

L'intégration de l'équation conduit à :

$$\Delta\sigma_I = \frac{1}{k_1} \ln \left\{ \frac{J_{oo}}{J_N} \left(1 - \frac{J_{oo} - J_N}{J_{oo}} \exp(-k_1 J_N t) \right) \right\} \quad (28)$$

La solution particulière pour $J_N \ll J_{ox}$ s'écrit :

$$\Delta\sigma_I = \frac{1}{k_1} \ln (k_1 J_{oo} t + 1)$$

et

$$\Delta V_S = \frac{C_{ox} l_{ox} E_1}{C_e} \ln \left(\frac{i_o C_e \exp\left(\frac{V''g C_e}{C_{ox} l_{ox}} \cdot \frac{1}{E_1}\right)}{E_1 C_N C_{ox} l_{ox}} t + 1 \right) \quad (29)$$

Pour des impulsions d'écriture telles que le terme dans le logarithme soit grand devant 1 nous avons :

$$\frac{d\Delta V_S}{dV_g} = 1$$

L'allure d'un réseau de caractéristiques décrivant la variation de la tension de seuil en fonction de la tension grille appliquée, avec la durée d'impulsion en paramètre, est représentée sur la figure 6.

II.2.1.2 - Courant tunnel direct dominant dans le SiO_2

Pour que le fonctionnement tunnel soit possible, il est nécessaire d'amener des pièges en face d'une part de la bande valence du silicium pour le transit des

électrons depuis le silicium vers les pièges et d'autre part en face de la bande de conduction pour le transit inverse depuis les pièges vers le silicium. Ceci montre qualitativement l'existence de tensions de seuil si nous supposons que les pièges sont localisés en énergie au voisinage du milieu de la bande interdite du silicium. Ce seuil, rappelons-le, est essentiel pour réaliser un élément mémoire. Notons que dans le cas où l'effet tunnel est prépondérant, seuls les pièges situés aux niveaux d'énergie de la bande interdite de surface du silicium interviennent dans l'effet mémoire.

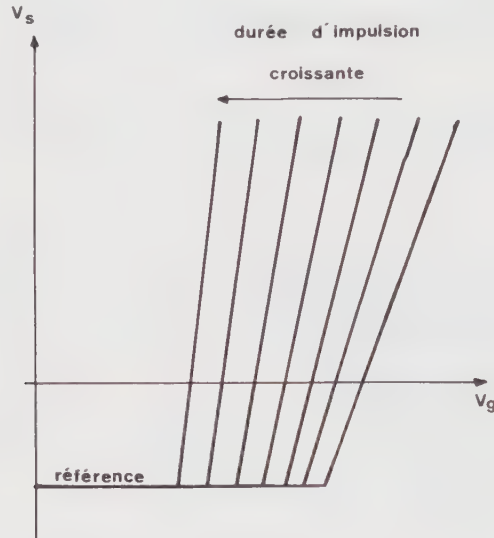


Figure 6

Nous allons maintenant étudier le comportement du dispositif tunnel direct, en négligeant le courant dans le nitrure, pour différentes distributions de pièges.

a - Pièges monoénergétiques localisés à l'interface (figure 7.a)

Cette répartition de pièges a été proposée par Pulver et Dorda [référence 13]. Soient des pièges localisés à l'interface SiO_2 $\text{Si}_3\text{-N}_4$ de densité N_t par unité de surface et de niveau d'énergie $q V_p$. Quand la tension sur le SiO_2 est nulle, nous avons une différence d'énergie $q V^+$ entre le niveau piège et la bande de valence du silicium et une différence d'énergie $q V^-$ entre le niveau piège et la bande de conduction du silicium. L'échange tunnel sera possible à partir des seuils :

- pour $V_g > 0$: $|V_{ox}^+| = |V^+|$ c'est-à-dire en reportant dans (27)

$$\text{pour } V_{g_i}^+ = V_{MS} + V_{Si}^+ - \frac{\sigma_{Io}^+}{C_N} + V^+ \frac{C_{ox}}{C_e}$$

- pour $V_g < 0$: $|V_{ox}^-| = |V^-|$

$$V_{g_i}^- = V_{MS} + V_{Si}^- - \frac{\sigma_{Io}^-}{C_N} - |V^-| \frac{C_{ox}}{C_e}$$

Pour des tensions appliquées $|V_g| > |V_{g_i}|$ le processus d'échange de charges prend

place jusqu'à ce qu'une des conditions suivantes soit réalisée :

- V_g est annulée
- l'accumulation de charge à l'interface est telle que $|V_{ox}| = |V^+|$ ou $|V^-|$.
- tous les pièges sont remplis pour $V_g > 0$ ou tous les pièges sont vides pour $V_g < 0$.

Les variations de charges maximales que l'on peut obtenir jusqu'à ce que la condition $|V_{ox}| = |V|$ arrête le processus, s'écrivent :

$$\text{pour } V_g > 0 \quad \Delta\sigma_I^+ M = - (V_g^+ - V_{g_i}^+) C_N$$

$$\text{et pour } V_g < 0 \quad \Delta\sigma_I^- M = - (V_g^- - V_{g_i}^-) C_N$$

Les variations de tension de seuil correspondantes sont :

$$\left. \begin{array}{l} \text{. pour } V_g > 0 \quad \Delta V_{S_M}^+ = V_g^+ - V_{g_i}^+ \\ \text{. pour } V_g < 0 \quad \Delta V_{S_M}^- = V_g^- - V_{g_i}^- \end{array} \right\} \text{ soit une pente maximale } \frac{dV_S}{dV_g} = + 1$$

pour $|V_g| > |V_{g_i}|$ et $|\Delta\sigma_I| < |\Delta\sigma_{IM}|$ le courant tunnel assure le transport des charges les expressions (9) et (10) deviennent pour notre distribution de pièges :

$$|J^+| = q N_I^+ P_o^+ \exp \left(- \frac{1_{ox}}{\lambda^+} - P_o^+ t \exp \left(- \frac{1_{ox}}{\lambda^+} \right) \right)$$

$$|J^-| = q N_I^- P_o^- \exp \left(- \frac{1_{ox}}{\lambda^-} - P_o^- t \exp \left(- \frac{1_{ox}}{\lambda^-} \right) \right)$$

en appelant N_I^+ et N_I^- respectivement le nombre de pièges vides initialement pour $V_g > 0$ et le nombre de pièges remplis initialement pour $V_g < 0$.

$$\text{Nous avons : } \Delta\sigma_I^+ = - \int_0^t |J^+| dt \quad \text{et} \quad \Delta\sigma_I^- = \int_0^t |J^-| dt$$

et les variations de la tension de seuil correspondantes :

$$\Delta V_S^+ = - \frac{\Delta\sigma_I^+}{C_N} \quad \Delta V_S^- = - \frac{\Delta\sigma_I^-}{C_N}$$

$$\Delta V_S^+ = \frac{q N_I^+}{C_N} \left\{ 1 - \exp \left(- P_o^+ t \exp \left(- \frac{1_{ox}}{\lambda^+} \right) \right) \right\} \quad (30)$$

$$\Delta V_S^- = - \frac{q N_I^-}{C_N} \left\{ 1 - \exp \left(- P_o^- t \exp \left(- \frac{1_{ox}}{\lambda^-} \right) \right) \right\} \quad (31)$$

Les allures des réseaux de caractéristiques décrivant ces équations sont données sur la figure 7.b. Les constantes P_o^+ , P_o^- , λ^+ , λ^- dépendent des détails de la barrière. Les déformations de la barrière avec la tension appliquée ajoutent

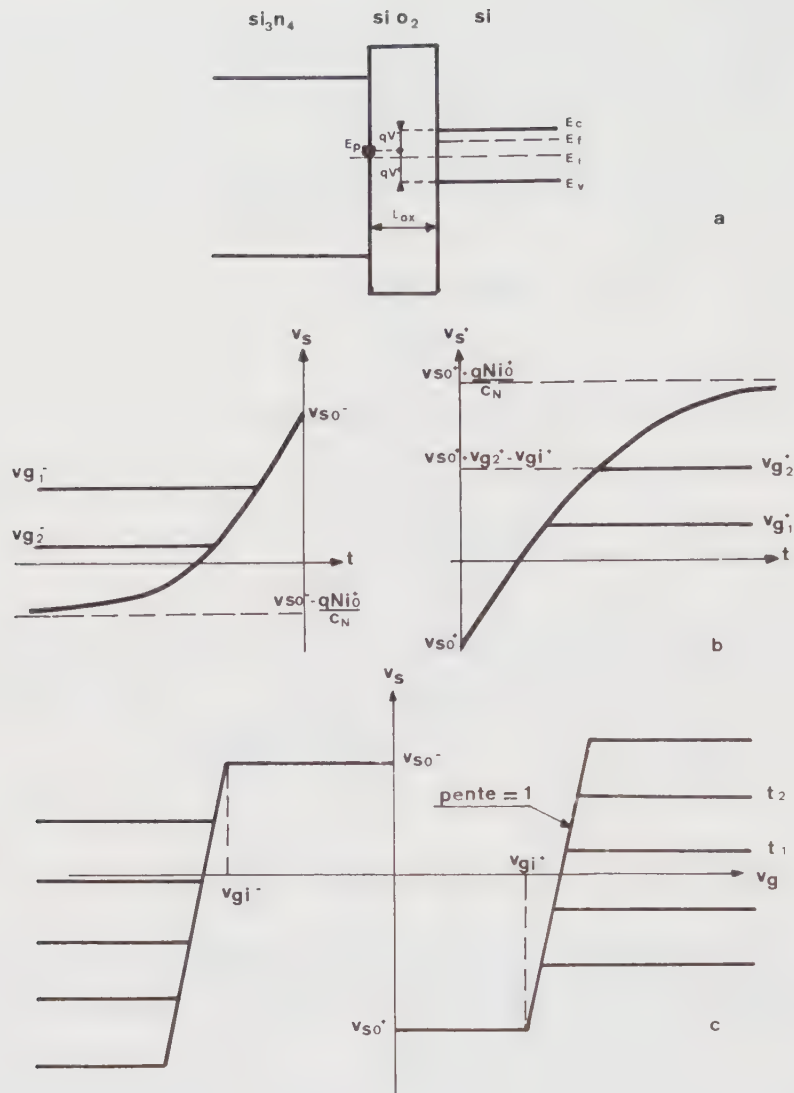


Figure 7

une variation supplémentaire de la tension de seuil en fonction de la tension appliquée. Nous avons négligé cet effet dans la probabilité de passage tunnel ; comme d'autre part les variations de la barrière entre la charge et la décharge sont faibles, nous pouvons considérer : $P_O^+ = P_O^-$;

$$\text{et } \lambda^+ = \lambda^-$$

Les différences entre vitesses de charge et de décharge du dispositif ne peuvent alors provenir que des quantités N_I^+ et N_I^- .

Supposons qu'une structure ne contienne que des pièges d'interface vides initialement ; soit N_p leur densité. Pour le premier processus de charge nous avons $N_I^+ = N_p$.

Si maintenant nous appliquons cycliquement un train d'impulsions composé

d'une impulsion positive suivie d'une impulsion négative de même durée τ , le système se stabilise de telle sorte que nous ayons en fin de charge :

$$N_i^+(\tau) = N_p \frac{\exp(-\tau/t_o) - \exp(-2\tau/t_o)}{1 - \exp(-2\tau/t_o)}$$

et en fin de décharge :

$$N_i^-(\tau) = N_p \frac{1 - \exp(-\tau/t_o)}{1 - \exp(-2\tau/t_o)}$$

avec

$$t_o = \left(P_o \exp \left(- \frac{1_{ox}}{\lambda} \right) \right)^{-1}$$

Le calcul des deux états ci-dessus n'est valable que pour $qN_i^+(\tau) < \sigma_{IM}^+$. D'une manière générale, les valeurs d'équilibre V_S^+ et V_S^- sont fonction de la durée τ des impulsions d'écriture.

Le décalage de la tension de seuil, en fonction du nombre de commutations dépendra de la nature et de la position des pièges ainsi que des caractéristiques de l'impulsion d'écriture utilisée.

b - Pièges distribués en énergie et localisés à l'interface (figure 8.a)

Soit une distribution de pièges localisés à l'interface $SiO_2 - Si_3N_4$ de densité N'_p par unité de surface et par unité d'énergie, telle que :

$$\begin{aligned} N'_p(\phi) &= N_o & \text{pour } q V^+ < \phi < q V^- \\ N'_p(\phi) &= 0 & \text{ailleurs} \end{aligned}$$

où $q V^+$ et $q V^-$ désignent les différences d'énergie entre les extrémités de la distribution de pièges et de la bande de valence pour $V_g > 0$, et de la bande de conduction pour $V_g < 0$, quantités définies pour $V_{ox} = 0$.

En toute rigueur, il faudrait faire intervenir à chaque instant la répartition de la charge entre les différents pièges. Nous supposons que le processus de redistribution est lent par rapport à la charge et à la décharge des pièges.

Nous appellerons N_o^+ la densité de pièges vides uniformément répartis en énergie pour le processus de charge et N_o^- le nombre de pièges remplis d'électrons pour le processus de décharge.

$$\text{Pour : } |V_{ox}^+| > |E_g| - |V^-| \quad \text{et} \quad |V_{ox}^-| > |E_g| - |V^+|$$

le comportement est identique à celui de pièges monoénergétiques tant que la charge ou la décharge est telle que les inégalités ci-dessus sont vérifiées. Le comportement dans le temps dépend de la tension appliquée pour :

$$V^+ < V_{ox}^+ < |E_g| - |V^-| \quad (\text{pour } V_g > 0).$$

L'expression (9) s'écrit pour notre distribution de pièges :

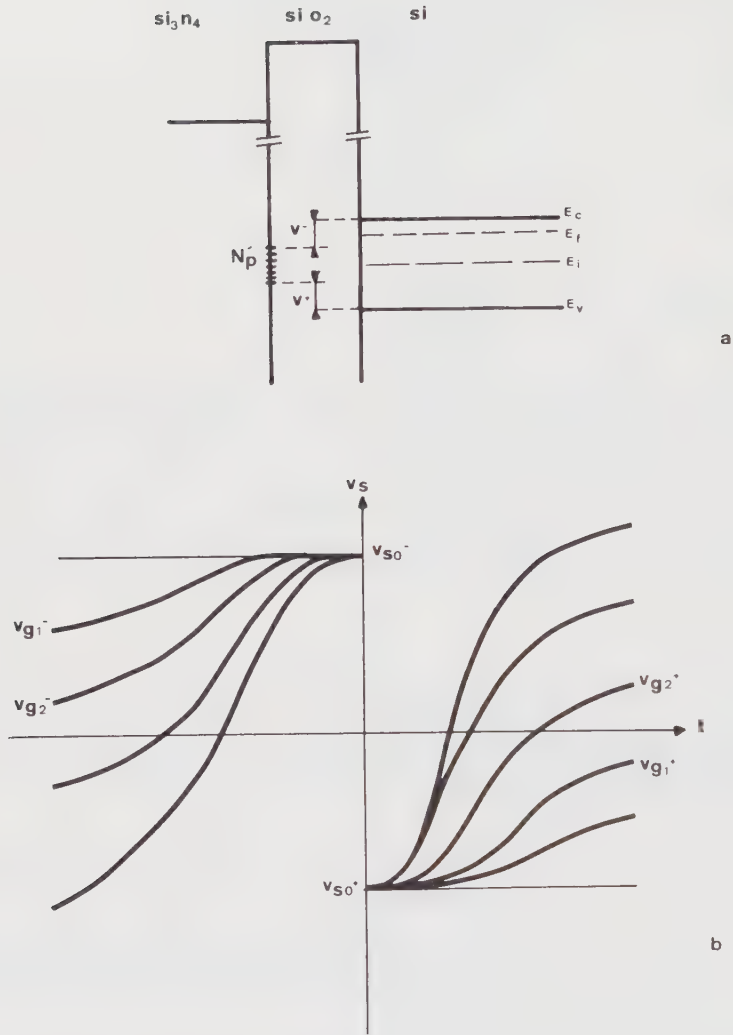


Figure 8

$$|J^+(t)| = q^2 P_o^+ N_o^+ (V_{ox}^+(t) - V^+) \exp \left(-\frac{1_{ox}}{\lambda} - P_o t \exp \left(-\frac{1_{ox}}{\lambda} \right) \right)$$

D'après l'équation (27) nous pouvons écrire :

$$V_{ox}^+(t) = V_{ox}^+(t=0) - \int_0^t \frac{J^+(t)}{C_N + C_{ox}} dt$$

d'où

$$|J^+(t)| = q^2 P_o N_o^+ \left[\exp \left(-\frac{1_{ox}}{\lambda} - P_o t \exp \left(-\frac{1_{ox}}{\lambda} \right) \right) \right] \left[V_{ox}^+(t=0) - V^+ - \int_0^t \frac{J^+(t)}{C_N + C_{ox}} dt \right]$$

En posant $\Delta\sigma_I^+(t) = \int_0^t J^+(t)$ la résolution de l'équation différentielle ci-dessus nous donne la variation de charge stockée :

$$\Delta\sigma_I^+ = - (C_N + C_{ox}) (V_{ox}^+(t=0) - V^+) \left\{ 1 - \exp \left[-\frac{q^2 N_O^+}{C_N + C_{ox}} \left(1 - \exp \left(-P_O t \exp \left\{ -\frac{1}{\lambda} \right\} \right) \right) \right] \right\} \quad (32)$$

Nous avons de même pour les tensions négatives appliquées :

$$\Delta\sigma_I^- = (C_N + C_{ox}) (V_{ox}^-(t=0) - V^-) \left\{ 1 - \exp \left[-\frac{q^2 N_O^-}{C_N + C_{ox}} \left(1 - \exp \left(-P_O t \exp \left\{ -\frac{1}{\lambda} \right\} \right) \right) \right] \right\} \quad (33)$$

Comme précédemment, les vitesses de charge et décharge dépendent des conditions initiales de l'état des pièges vides ou remplis.

L'allure des réseaux des caractéristiques est représentée sur la figure 8.b.

c - Pièges monoénergétiques distribués dans l'espace (figure 9)

Ross et Wallmark ont proposé cette distribution de pièges (référence 14). Soit une distribution de pièges à un niveau d'énergie E_p situé à $q V^+$ au-dessus du niveau supérieur de la bande de valence du silicium en surface et à $q V^-$ au-dessous du niveau d'énergie inférieur de la bande de conduction en surface du silicium pour $V_{ox} = 0$. Nous supposons ici que cette distribution s'étend de part et d'autre de l'interface $SiO_2-Si_3N_4$. Nous admettons que l'étendue de la répartition des pièges est faible devant l'épaisseur des isolants, ce qui permet de conserver l'hypothèse d'une densité de charges superficielles à l'interface. Les expressions du champ et de la tension sur l'oxyde en fonction de la tension appliquée et de la charge d'interface sont toujours valables.

$$\begin{aligned} \text{Nous avons : } N(x, \phi) &= N_p \quad \text{pour } l_1 < x < l_2 \\ N(x, \phi) &= 0 \quad \text{ailleurs.} \end{aligned}$$

où N_p désigne une densité de pièges par unité de volume.

Nous supposons que les pièges capables de capter un électron à la charge (densité initiale N_O^+) et ceux pouvant donner un électron à la décharge (densité initiale N_O^-) sont uniformément répartis entre l_1 et l_2 .

Si nous supposons toujours que la probabilité de passage tunnel est indépendante de la tension appliquée sur la structure (au-delà du seuil d'injection), l'échange de charges est indépendant de la tension appliquée lorsque tous les pièges sont en dehors des niveaux d'énergie situés en face de la bande interdite du silicium. Pour des tensions appliquées plus faibles, les pièges localisés entre x_0 et l_2 (x_0 étant l'abscisse des pièges dont l'énergie correspond à l'extrémité de la bande interdite du silicium) peuvent échanger des charges avec le silicium.

Reprenons l'expression (9) du courant tunnel ; nous avons pour les tensions positives appliquées :

$$|J^+(t)| = q N_0^+ P_0 \int_{x_0}^{1/2} \exp \left(-\frac{x}{\lambda} - P_0 t \exp \left(-\frac{x}{\lambda} \right) \right) dx$$

$$|J^+(t)| = q N_0^+ \lambda \left\{ \frac{\exp \left(-P_0 t \exp \left(-\frac{1/2}{\lambda} \right) \right) - \exp \left(-P_0 t \exp \left(-\frac{x_0^+}{\lambda} \right) \right)}{t} \right\}$$

et :

$$\Delta \sigma_I^+(t) = \int_0^t J^+(t) dt$$

x_0 est une fonction de la charge accumulée à chaque instant :

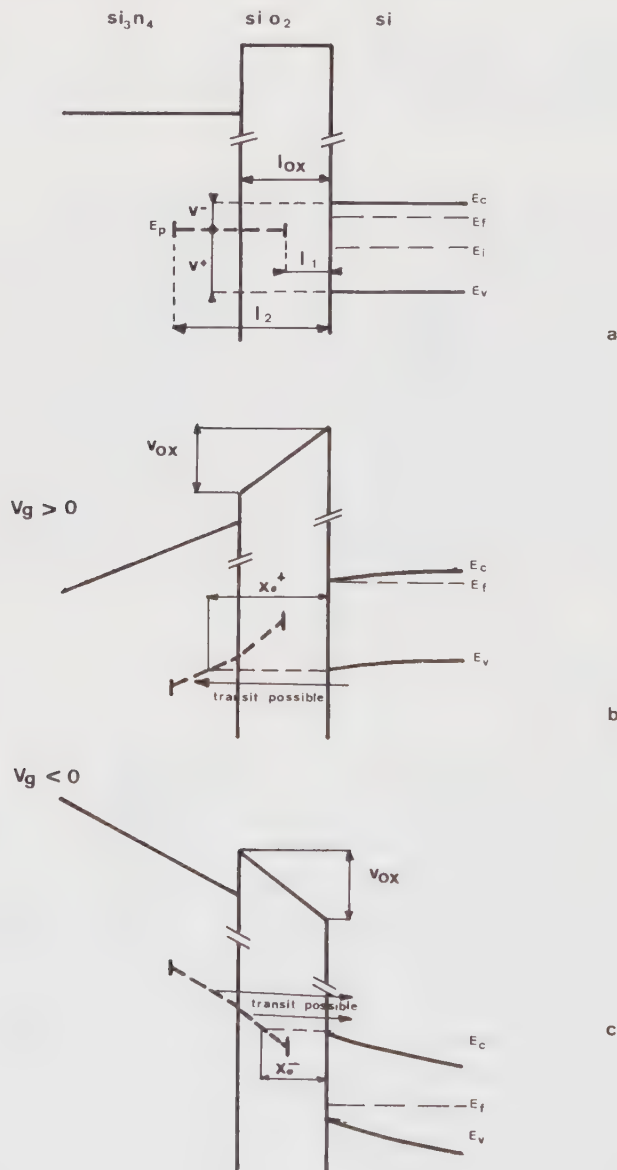


Figure 9

- pour $x_0 > l_{ox}$ nous avons :

$$x_0^+ = \frac{V^+}{E_N} - \frac{V_{ox}}{E_N} + l_{ox}$$

ce qui conduit à l'expression suivante, en supposant

$$\frac{\sigma_I^+}{C_N} \ll V'g^+, \text{ avec } V'g^+ = Vg^+ - V_{MS} - V_{Si}^+ :$$

$$x_0^+ = l_N \frac{V^+ \frac{C_N}{C_e} - \frac{\sigma_I^+}{C_{ox}}}{V'g^+} - l_{ox} \left(\frac{\epsilon_N}{\epsilon_{ox}} - 1 \right) \quad (34)$$

$$\text{où : } \sigma_I^+ = \sigma_{I_0}^+ + \Delta\sigma_I^+(t)$$

- pour $x_0 < l_{ox}$:

$$x_0^+ = l_{ox} \frac{V^+}{V_{ox}} = \frac{V^+ \frac{C_{ox}}{C_e}}{V'g^+ \frac{\sigma_I^+}{C_N}} l_{ox} \quad (35)$$

Si nous faisons rentrer les expressions

$$x_0^+ = f \left(\int_0^t J^+(t) dt \right)$$

dans l'expression du courant, nous ne pourrions donner de solution analytique. Pour de faibles variations de charge d'interface nous pouvons considérer :

$$x_0^+ \neq x_0^+ (\Delta\sigma_I = 0).$$

L'expression de la charge peut alors se mettre sous la forme :

$$\Delta\sigma_I^+(t) = qN_0^+ \lambda \left| (0,577 + \ln(t/t_0^+) + E_1(t/t_0^+)) - (0,577 + \ln(t/t_2) - E_1(t/t_2)) \right|$$

expression dans laquelle :

$$t_0^+ = \frac{\exp(x_0^+/\lambda)}{P_0} \quad \text{et} \quad t_2 = \frac{\exp(l_2/\lambda)}{P_0}$$

$$E_1(u_1) = \int_{u_1}^{\infty} \frac{e^{-u}}{u} du \quad \text{est une fonction dont on trouve les valeurs dans des tables}$$

(référence 15).

- Pour $u_1 < 1$, E_1 admet le développement :

$$E_1(u_1) = \ln u_1 - 0,577 + u_1 - 0,25 u_1^2 + \dots$$

L'expression de la charge transportée s'écrit donc pour $t < t_0$:

$$\Delta\sigma_I^+(t) = q N_o^+ \lambda t \left(\frac{1}{t_o^+} - \frac{1}{t_2} \right)$$

La fonction $E_1(u_1)$ tend rapidement vers 0 pour $u_1 > 1$. La charge transportée pour $t_o < t < t_2$ s'écrit :

$$\Delta\sigma_I^+(t) = q N_o^+ \lambda (0,577 + \ln(t/t_o^+) - t/t_2)$$

Pour $t_o^+ < t \ll t_2$ nous aurons :

$$\Delta V_S^+(t) = + \frac{q N_o^+ \lambda}{C_N} (0,577 + \ln(t/t_o^+)) \quad (36)$$

$$\frac{d(\Delta V_S^+)}{d(\ln t)} = \frac{q N_o^+ \lambda}{C_N} \quad (37)$$

et pour des tensions négatives appliquées :

$$\Delta V_S^-(t) = \frac{q N_o^- \lambda}{C_N} (0,577 + \ln(t/t_o^-)) \quad (38)$$

$$\frac{d(\Delta V_S^-)}{d(\ln t)} = \frac{q N_o^- \lambda}{C_N} \quad (39)$$

Les pentes de la variation de la tension de seuil en fonction du logarithme du temps sont constantes et proportionnelles à N_o^+ et N_o^- .

Si nous extrapolons les caractéristiques de telle sorte que $\Delta V_S(t_i) = 0$, nous aurons :

$$\ln t_i = \frac{x_o}{\lambda} - \ln P_o - 0,577 \quad (40)$$

c'est-à-dire pour des tensions positives :

- pour $x_o^+ > l_{ox}$:

$$\ln t_i^+ = l_N \frac{V^+ \frac{C_N}{C_e} - \frac{\sigma_I^+}{C_{ox}}}{\lambda V' g} + C^+ \quad (41)$$

- pour $x_o^+ < l_{ox}$:

$$\ln t_i^+ = \frac{l_{ox}}{\lambda} \frac{V^+}{V' g + \frac{\sigma_I^+}{C_N}} + C'^+ \quad (42)$$

et pour des tensions négatives :

- pour $x_o^- > l_{ox}$:

$$\ln t_i^- = l_N \frac{-|V^-| \frac{C_N}{C_e} - \frac{\sigma_I^-}{C_{ox}}}{\lambda V'g} + C^- \quad (43)$$

- pour $x_o^- < l_{ox}$:

$$\ln t_i^- = \frac{l_{ox}}{\lambda} \frac{-|V^-|}{V'g + \frac{\sigma_I}{C_N}} + C'^- \quad (44)$$

Les constantes C^+ , C'^+ , C^- , C'^- sont des termes indépendants de la tension appliquée ; on peut les calculer à partir des équations 41 et 34 ou 35.

II.2.2 - Rétention de l'information

Le dispositif qui a été modifié lors de l'écriture aura tendance à reprendre son état initial à l'aide de mécanismes de décharge semblables à ceux de l'écriture.

II.2.2.1 - Rétention avec mécanisme de décharge Fowler Nord'heim dominant dans le SiO_2

Ce mécanisme intervient dans des structures ayant des épaisseurs de SiO_2 : $l_{ox} > 100 \text{ \AA}$.

Sous polarisation nulle ($V_g = 0$), les champs dans les isolants sont donnés par :

$$E_{ox} = (V_{MS} + V_{Si} - \frac{\sigma_I}{C_N}) \frac{C_e}{C_{ox} l_{ox}}$$

$$E_N = (V_{MS} + V_{Si} - \frac{\sigma_I}{C_{ox}}) \frac{C_e}{C_N l_N}$$

Nous ne donnerons pas les expressions des courants dans ces conditions, car les valeurs des courants sont trop faibles pour être vérifiées expérimentalement. Plusieurs remarques sont à faire :

- Pour $C_{ox} \gg C_N$ (donc $l_{ox} \ll l_N$, cas usuel), on peut écrire :

$$E_{ox} \neq \left(V_{MS} + V_{Si} - \frac{\sigma_I}{C_N} \right) \frac{C_N}{\epsilon_o \epsilon_{ox}}$$

$$E_N \neq \left(V_{MS} + V_{Si} - \frac{\sigma_I}{C_{ox}} \right) \frac{1}{l_N}$$

Le champ électrique dans l'oxyde est alors indépendant de l'épaisseur de l'oxyde et pour

$$\frac{|\sigma_I|}{C_N} = |\Delta V_S| \gg |V_{MS} + V_{Si}|$$

le champ dans le nitrure est proportionnel à $\frac{I_{ox}}{I_N}$

- Pour des charges d'interface telles que

$$\frac{|\sigma_I|}{C_N} = |\Delta V_S| \gg |V_{MS} + V_{Si}|$$

les champs dans les isolants sont proportionnels à la charge injectée.

- L'influence d'une tension de polarisation en stockage est évidente. Pour une charge injectée négative, une tension grille positive diminue le champ dans le SiO_2 et renforce celui du Si_3N_4 ; inversement, pour une tension négative, le champ dans le SiO_2 est renforcé.

Grâce à la dépendance exponentielle des courants en fonction des champs, les fuites provoquées par ce mécanisme peuvent être très faibles sous polarisation nulle. Dans les dispositifs pratiques, la perte de l'information sera certainement assistée par d'autres phénomènes.

II.2.2.2 - Rétention avec mécanisme de décharge tunnel

Pour des dispositifs ayant de très faibles épaisseurs de SiO_2 , un courant de décharge tunnel par l'intermédiaire des états pièges de l'interface Si- SiO_2 situés aux niveaux énergétiques de la bande interdite du silicium peut s'ajouter aux autres courants de fuite. Cette composante dépend de l'état de l'interface Si- SiO_2 . La probabilité de passage par effet tunnel augmente quand l'épaisseur de l'oxyde diminue. La dépendance de cette composante en fonction de la tension appliquée n'est pas évidente ; elle fait intervenir la répartition des charges stockées et des pièges d'interface Si- SiO_2 ainsi que les caractéristiques de ceux-ci (section de capture ...).

Les mécanismes prépondérants, pour un même dispositif, à l'écriture et en rétention peuvent être différents. Notamment pour des dispositifs ayant des épaisseurs d'oxyde de 30 à 50 Å, le mécanisme à l'écriture peut être dominé par le courant des porteurs dans la bande de conduction, alors qu'en rétention le mécanisme de transport de charges par passage tunnel direct entre les pièges peut être prépondérant.

Les isolants présentent, en général, des caractéristiques courant-tension de forme exponentielle. L'équation (29) appliquée à la phase de rétention ($V_g = 0$) montre une variation de la tension de seuil proportionnelle au logarithme du temps après une phase transitoire.

Chapitre III

EXPERIMENTATION

Après avoir exposé les conditions expérimentales, nous donnerons les résultats obtenus sur les éléments fabriqués. Nous essaierons ensuite de donner une explication physique des phénomènes observés.

III.1 - CONDITIONS EXPERIMENTALES

La fabrication des éléments $M.I_1.I_2.S.$ est identique à la fabrication des éléments Métal-Oxyde-Semiconducteur, sauf en ce qui concerne les isolants de grille.

Les substrats utilisés sont dopés avec des impuretés donatrices, leur résistivité est de 3 à 6 $\Omega.cm$ et leur orientation $\langle 111 \rangle$.

III.1.1 - Fabrication de l'oxyde de silicium

a - Nettoyage

Le nettoyage de la surface du silicium est une étape très importante, aussi bien en ce qui concerne l'état de l'interface $Si-SiO_2$, qu'en ce qui concerne la précision de l'épaisseur d'oxyde pour les très faibles épaisseurs. Plusieurs procédés sont couramment utilisés :

- décapage à l'acide chlorhydrique (HCl)

Cette opération se fait à haute température ($1250^\circ C$). Elle peut permettre d'attaquer le silicium sur plusieurs microns. A la fin de la manipulation il reste une épaisseur de quelques angstroms de SiO_2 . Si cette opération ne pose pas trop de problèmes sur une plaque de silicium nue, elle peut occasionner des dégradations de l'oxyde épais pour le décapage d'une ouverture pratiquée dans l'oxyde.

- nettoyage au mélange acide nitrique et acide fluorhydrique

Ce nettoyage peut être terminé par :

. un rinçage à l'eau bouillante qui permet d'enlever les ions fluor ; il existe alors une épaisseur d'oxyde de l'ordre de 15 Å à la surface du silicium.

. un bain à l'acide fluorhydrique et un rinçage à l'eau froide. La couche de SiO_2 est alors d'environ 9 Å, mais il peut rester des ions fluor, sources de défauts à l'interface.

b - Oxydation

L'oxyde de silicium que nous utilisons sur nos dispositifs est obtenu par oxydation sous oxygène sec à diverses températures. Plus la température de formation du SiO_2 est basse, plus la durée nécessaire à la formation de la couche est grande et plus celle-ci est reproductible. La figure 10 montre l'étalonnage des fours d'oxydation. Ces courbes indiquent qu'il est indispensable de fabriquer l'oxyde à des températures aussi basses que 700°C ou 750°C pour obtenir des épaisseurs de 20 Å à 30 Å. Les propriétés de l'interface Si-SiO_2 dépendent également de la température de formation.

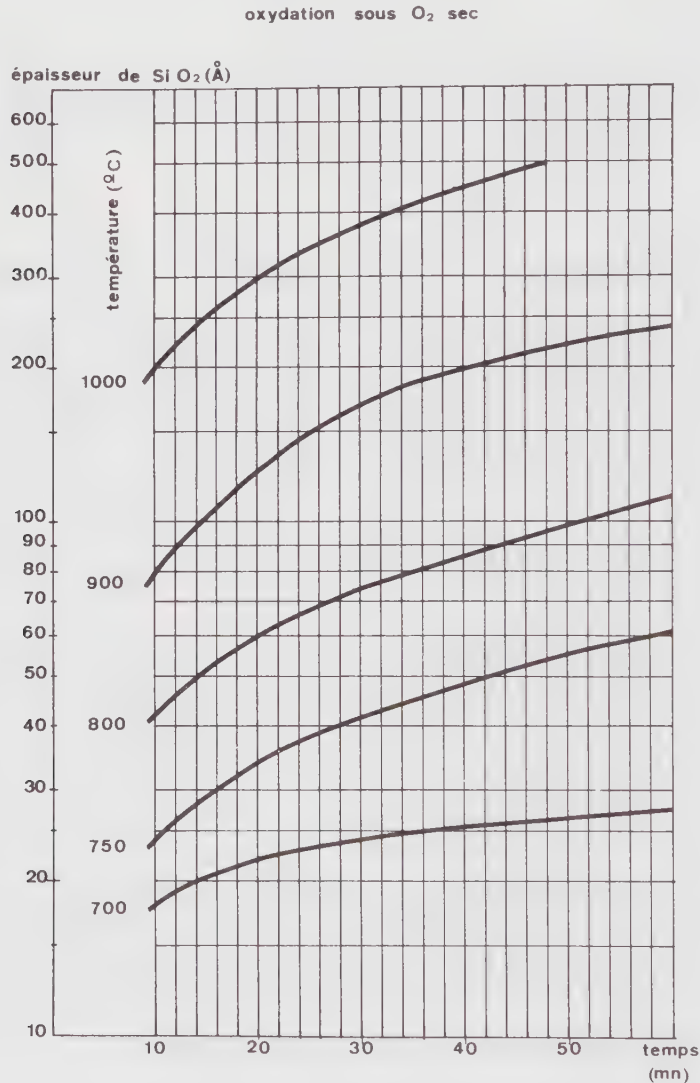


Figure 10

c - Mesure de l'épaisseur

La mesure de l'épaisseur d'oxyde est faite par ellipsométrie (référence 16). Cette mesure est très précise, elle est effectuée sur des témoins qui ont suivi les

mêmes opérations que le dispositif M.I₁.I₂.S. Cependant, après l'oxydation, le dispositif et son témoin sont séparés. Le dispositif est placé dans le four de croissance du nitrure. Quand l'élément M.I₁.I₂.S. est terminé, il est difficile d'affirmer que son épaisseur d'oxyde est égale à celle mesurée sur le témoin.

III.1.2 - Fabrication du nitrure de silicium

Les couches de nitrure de silicium sont déposées à partir de la réaction de SiH₄ et de NH₃ en phase gazeuse, le gaz porteur est l'azote. Une étude a été menée au laboratoire pour déterminer l'importance des paramètres rapport SiH₄/NH₃ et température de formation (référence 16). Une procédure figée est maintenant utilisée : température T = 850°C ; proportion des volumes de SiH₄ et NH₃ = 1/60. Une durée de dépôt de trois minutes donne une épaisseur de nitrure d'environ 800 Å.

La mesure de l'épaisseur du nitrure (500 Å à 800 Å) ne pose pas de problème particulier. On peut également utiliser l'ellipsométrie : cependant, la mesure mécanique, la mesure de la capacité et même la couleur de la couche donnent une précision suffisante.

Afin de réaliser des capacités, une couche d'aluminium d'épaisseur environ 1 micron est déposée par évaporation sous vide. Cet aluminium est gravé pour former des capacités de 400 × 400 μ².

Afin de réaliser des transistors, une opération de diffusion est nécessaire. Elle est normalement effectuée avant la formation des isolants de grille dans les conditions suivantes :

- prédépôt de bore : 20 minutes à T = 1100°C,
- réoxydation et redistribution à T = 1000°C, pendant 10 minutes sous oxygène sec, 90 minutes sous oxygène humide et enfin 20 minutes sous oxygène sec.

Les caractéristiques obtenues sont les suivantes :

- R₀ ≠ 15 Ω
- profondeur de jonction ≠ 2 microns
- épaisseur d'oxyde sur diffusion ≠ 6000 Å.

Afin de pouvoir ouvrir des fenêtres pour prendre le contact sur les diffusions après le dépôt de nitrure, il est nécessaire de déposer une couche de SiO₂.

Afin d'obtenir un bon contact entre les connexions d'aluminium sur les diffusions, il est nécessaire d'effectuer un recuit du dispositif après le dépôt d'aluminium. Ce recuit a également une influence sur les états d'interface ainsi que sur les qualités des isolants.

III.2 - CARACTERISTIQUES DE CONDUCTION DES ISOLANTS

Les caractéristiques de conduction des isolants sont déterminées sous champ électrique continu. Les valeurs des courants sont mesurées par un électromètre. Nous sommes limités dans les valeurs basses par la précision de l'appareil, de l'ordre de 10⁻¹⁴ A. Les courants maximaux mesurables sont limités par la destruction du dispositif. Les champs d'avalanche pour le SiO₂ et le Si₃N₄ sont proches de 10⁹ V/m.

III.2.1 - Caractéristiques de conduction du SiO_2

Nous avons représenté sur la figure 11 la caractéristique $I(V)$ pour une structure M.O.S. d'épaisseur 580 Å. Cette caractéristique est représentée en échelle semi-logarithmique par une droite dans la gamme des valeurs mesurables. Ceci justifie le calcul approché de commutation du paragraphe II.2.1.1. Bien que la conduction soit du type Fowler-Nordheim, les caractéristiques pour les tensions positives et négatives sont pratiquement confondues. En effet, pour des tensions positives le silicium est en forte accumulation, la hauteur de barrière à l'électrode injectante est la différence d'énergie entre le bas de la bande de conduction du silicium et celle de l'oxyde, soit 3,2 eV. Pour les tensions négatives la barrière d'énergie entre le métal et la bande de conduction de l'oxyde est de 3,2 eV, l'émission d'électrons dans les deux cas se fait donc dans des conditions semblables.

Si nous identifions les caractéristiques $I(V)$ à l'équation (6) de Fowler Nordheim, nous obtenons les valeurs suivantes des paramètres :

$$C_0 = 5.10^{-8} \text{ A V}^{-2}$$

$$E_0 = 2,36.10^{10} \text{ V m}^{-1}.$$

Avec ce type de conduction, un champ d'environ 8.10^8 V/m donne une densité de courant d'environ 6.10^{-3} A/m^2 ; en admettant que ce courant reste constant pendant la commutation d'un élément M.I₁.I₂.S. et que le courant dans le nitrure soit négligeable, il faudrait une durée d'impulsion supérieure à 10^{-2} seconde pour obtenir une variation de tension de seuil détectable.

Nous chercherons donc à utiliser un autre mécanisme de conduction tel que l'effet tunnel.

Pour des épaisseurs d'oxyde beaucoup plus faibles le courant tunnel peut devenir important. Nous avons représenté sur la figure 12 la caractéristique $I(V)$ d'une structure ayant environ 50 Å de SiO_2 . Il faudrait faire intervenir le potentiel de surface du silicium et la différence de potentiel d'extraction entre métal et semi-conducteur pour passer à la relation I (champ électrique).

Il est visible cependant que les densités de courant, à champ électrique égal, sont nettement supérieures à celles obtenues pour des couches de SiO_2 plus épaisses.

III.2.2 - Caractéristiques de conduction du Si_3N_4

La figure 13 représente les caractéristiques $I(V)$ d'une structure MNS de 800 Å d'épaisseur pour des tensions positives et négatives. Les deux caractéristiques sont pratiquement confondues ; ce fait peut être attribué à une conduction limitée par le volume de l'isolant (effet Poole-Frenkel ou émission de champ) mais il faut ici également être prudent dans les conclusions car la différence de hauteur de barrière est faible entre les émissions sous tension positive et négative.

La caractéristique tracée sur la même figure pour $T = 73^\circ\text{C}$, montre que le phénomène de conduction est faiblement influencé par la température dans la gamme de mesure. Les variations observées ne peuvent pas être justifiées par un mécanisme de conduction du type Poole-Frenkel. La conduction du nitrure peut être limitée au voisinage de la température ambiante par une émission de champ entre les pièges et la bande de conduction.

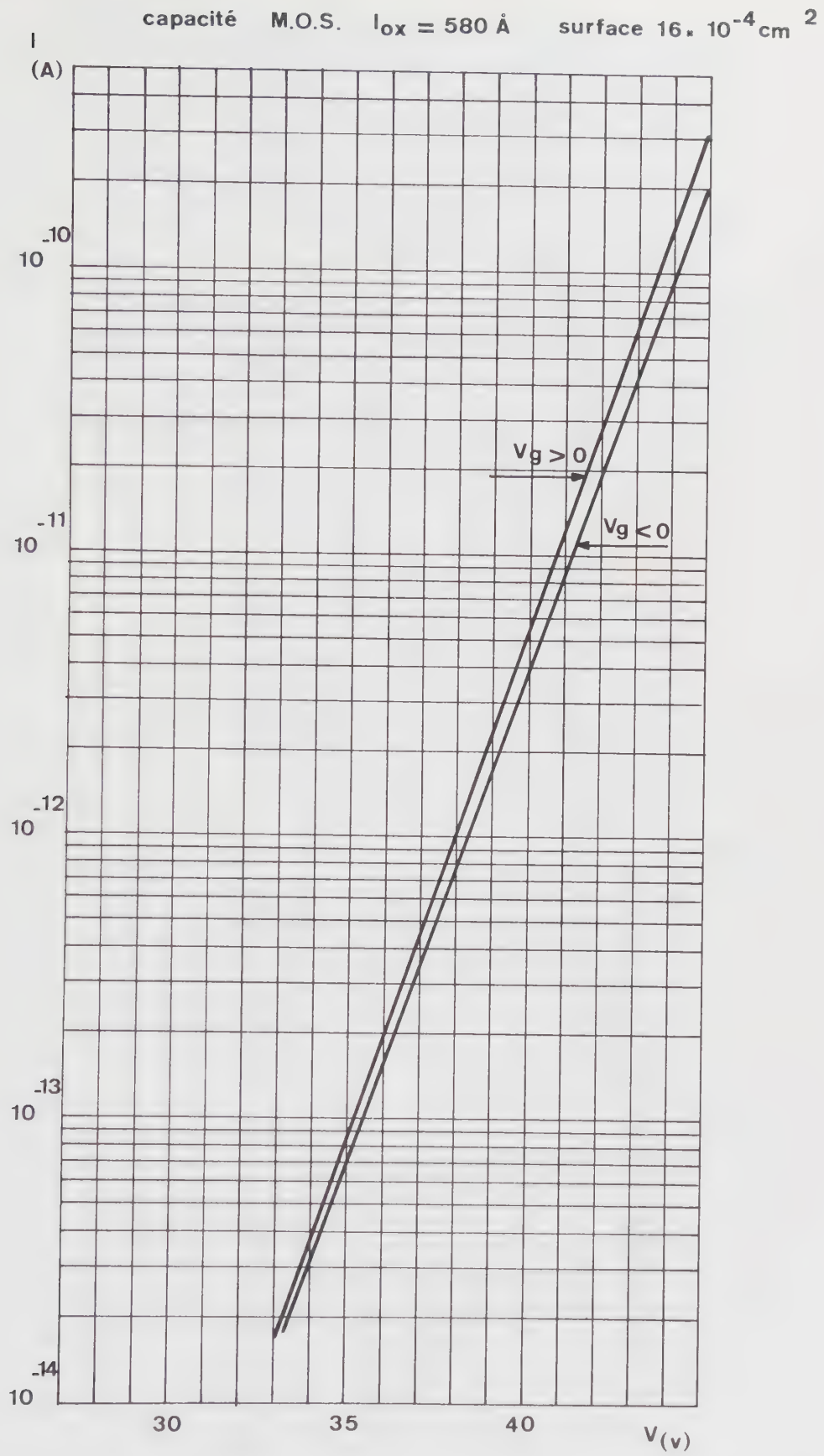


Figure 11

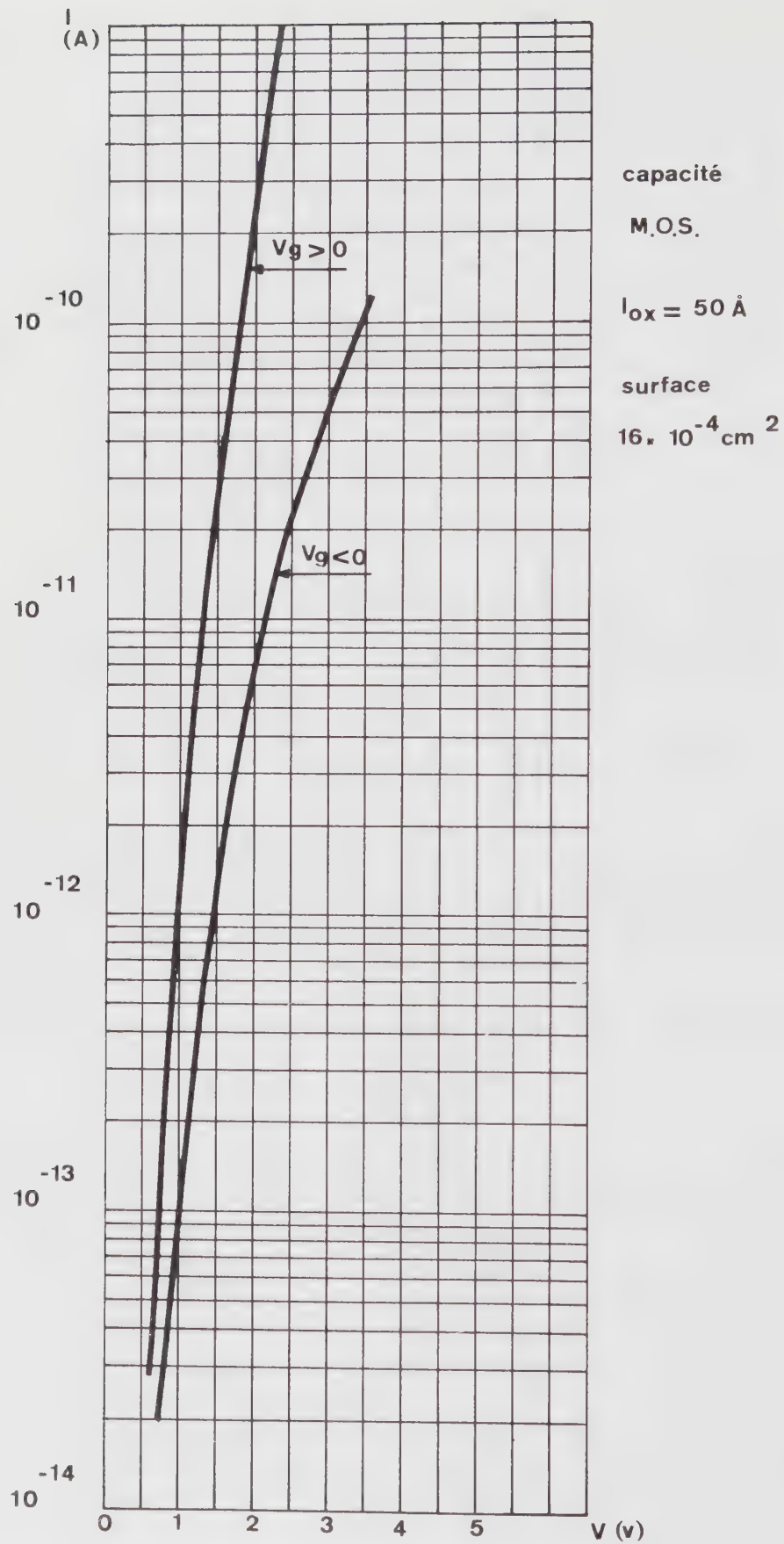


Figure 12

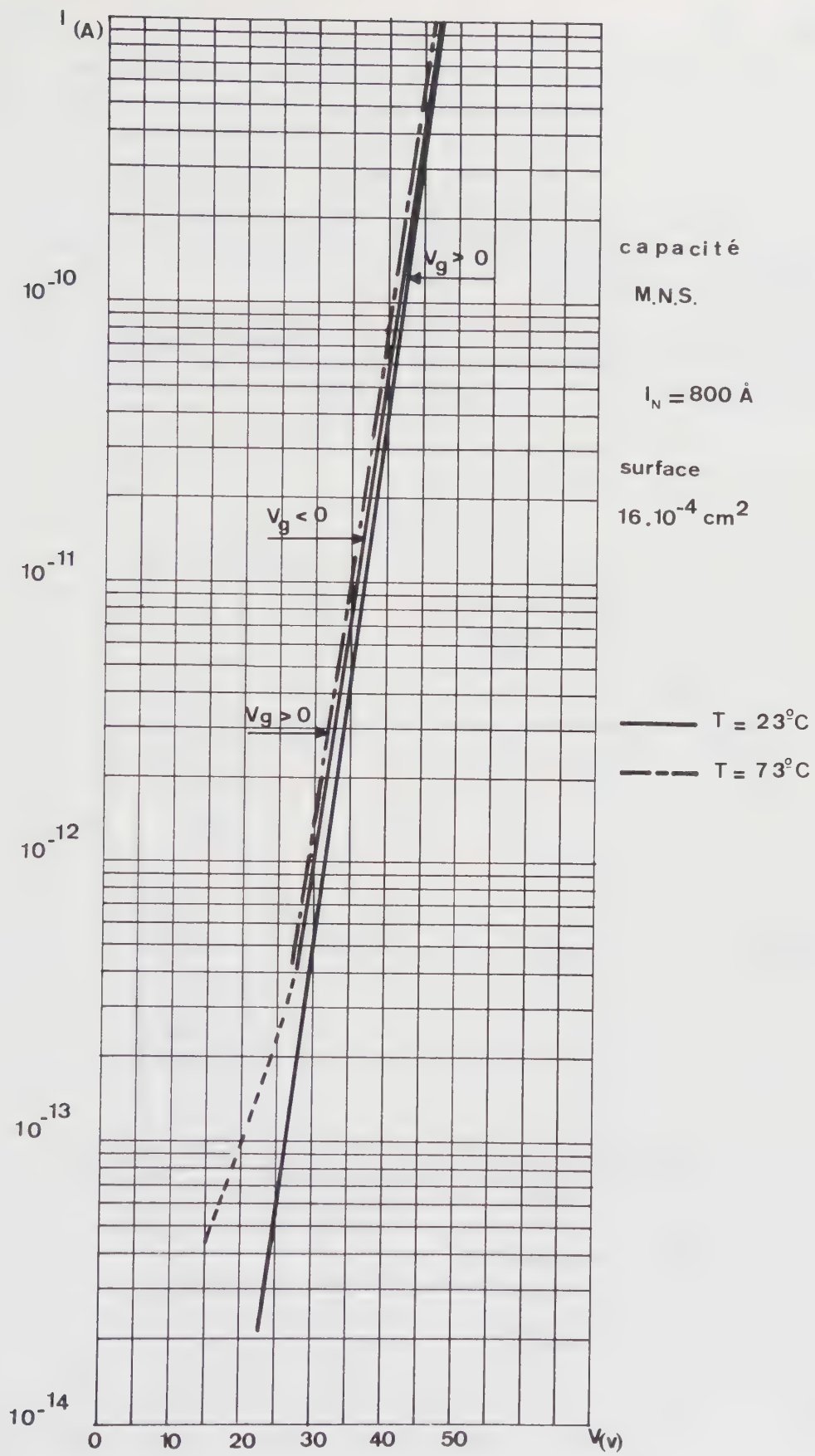


Figure 13

III.3 - COMMUTATION

Une première exploration des caractéristiques de commutation des éléments M.I.₁.I.₂.S. a montré que la commutation était insuffisante avec des épaisseurs d'oxyde supérieures à 100 Å. et des durées τ d'impulsion d'écriture admissibles en mémoires à contenu modifiable ($\tau < 1$ s) comme en mémoires vives ($\tau < 1$ μ s). Pour de telles épaisseurs d'oxyde, le courant tunnel à travers la barrière de potentiel du SiO₂ est négligeable. La commutation était possible dans un sens pour des tensions positives appliquées et des impulsions d'écriture longues ; elle était impossible dans l'autre sens.

Nous présentons sur la figure 14 les cycles d'hystérésis de la tension de seuil en fonction de la tension grille pour différentes épaisseurs d'oxyde permettant une commutation avec les tensions grille négatives. Ces cycles sont tracés

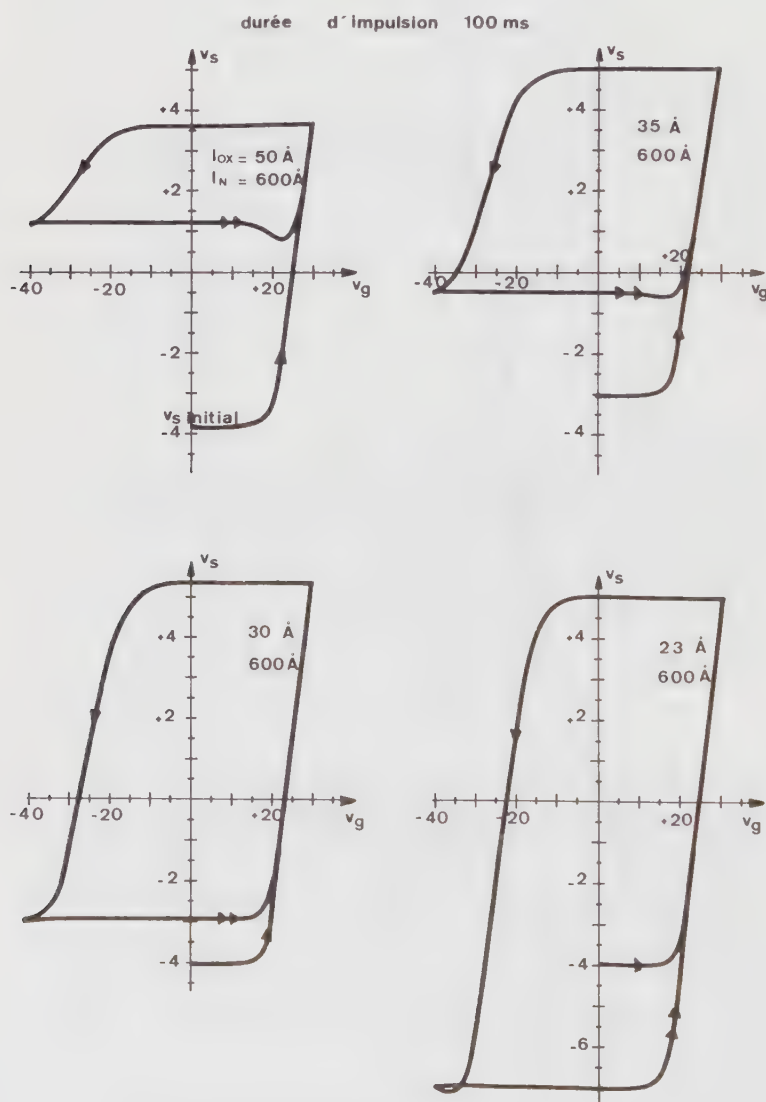


Figure 14

pour des durées d'impulsion égales à 100 ms. L'épaisseur de nitrure est la même sur tous les dispositifs (environ 600 Å). Les mesures sont effectuées sur des motifs transistors ; la tension de seuil est arbitrairement mesurée pour une valeur du courant drain de 10 µA.

Plusieurs remarques sont à faire sur ces cycles :

a - La tension de seuil initiale est pratiquement indépendante de l'épaisseur d'oxyde indiquant que la valeur initiale de la charge induite à l'interface du silicium ne varie pas avec l'épaisseur d'oxyde. La valeur absolue de la tension de seuil initiale est voisine de celle que l'on peut calculer sur une structure M.O.S. équivalente (ayant une épaisseur d'oxyde $l_e = l_{ox} + l_N \frac{\epsilon_{ox}}{\epsilon_N}$). On peut interpréter ce résultat en concluant que la charge d'interface Si-SiO₂ de notre structure est de même grandeur (quelques 10¹¹ charges par cm²) que celle des structures M.O.S. classiques. Ceci n'était pas évident a priori car la croissance de l'oxyde se fait à basse température et son épaisseur, dans les T.M.I₁.I₂.S est de l'ordre de grandeur de l'étalement donné pour la charge de surface des structures M.O.S. épaisses (~ 1000 Å). Poursuivant notre raisonnement, nous pouvons en conclure que les charges d'interface SiO₂-Si₃N₄ donnent un bilan nul et qu'il n'existe pas de charges d'espace dans le Si₃N₄. Ces conclusions n'excluent pas la présence de charges de signe opposé (dipôle) autour de l'interface SiO₂-Si₃N₄ qui seraient elles-mêmes compensées par des charges volumiques du nitrure. Ces résultats sont confirmés par les premières manipulations (caractéristique de la tension de bande plate en fonction de l'épaisseur de nitrure) effectuées sur les mêmes structures au Laboratoire de Physique du Solide. La présence d'un dipôle a déjà été reportée pour d'autres interfaces (SiO₂ - Al₂O₃ : référence 16).

b - La tension de grille pour laquelle la commutation commence varie peu avec l'épaisseur de l'oxyde.

c - La pente dV_s/dV_g, à la commutation, varie légèrement avec l'épaisseur pour les tensions grilles positives. Pour les tensions négatives elle diminue rapidement quand l'épaisseur d'oxyde augmente.

d - Selon la pente au dépiégeage pour des valeurs de tension grille élevées, la tension de seuil revient à une valeur qui peut être inférieure ou supérieure à la tension de seuil initiale.

Compte tenu des caractéristiques des isolants utilisés et afin de réaliser des éléments qui permettent une commutation répétée d'un état à l'autre, nous n'étudierons que les dispositifs ayant des épaisseurs d'oxyde inférieures ou égales à 35 Å.

Les réseaux de commutation pour deux dispositifs ayant respectivement 35 Å et 23 Å de SiO₂ sont donnés sur les figures 15 et 16. Ils sont représentés dans le plan (tension de seuil - amplitude d'impulsion d'écriture) avec la durée d'impulsion en paramètre. Pour les impulsions positives de grille les réseaux des deux dispositifs sont très semblables comme sur les simples cycles de la figure 14. On remarque cependant une pente $\frac{dV_s}{dV_g}$ légèrement plus élevée pour le dispositif le plus fin. Le manque de dépendance des tensions de début de commutation vis-à-vis de l'épaisseur de l'oxyde élimine les modèles de fonctionnement tunnel direct avec des pièges loca-

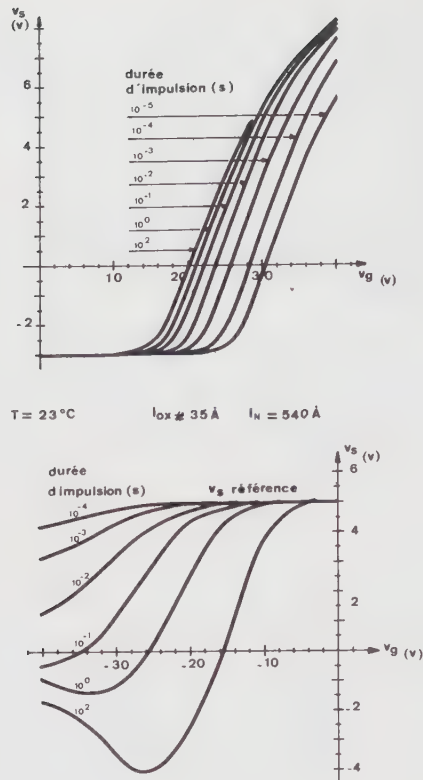


Figure 15

lisés à l'interface des deux isolants et situés en regard de la bande interdite.

Ces réseaux peuvent, par contre être justifiés par un modèle d'échange de charges par courant tunnel direct à partir de pièges distribués dans l'espace. Les équations qui expriment les variations de tension de seuil sont représentatives de l'allure des relevés expérimentaux. Cette comparaison est plus aisée dans le plan ($V_s - \ln t$) avec V_g en paramètre (figures 17 et 18). Dans ce plan les caractéristiques sont pratiquement linéaires dans la zone utile. Nous pourrions calculer à l'aide des équations 37, 39, 41 à 44, les valeurs des paramètres du modèle (N_o , V , λ) en supposant que λ^+ et λ^- sont égaux et indépendants de la tension sur l'oxyde. Cependant, pour que seule la variation de x_o avec la tension appliquée justifie la variation de la tension de seuil, il faut admettre que des pièges situés à une distance de moins de 10 Å de la surface du silicium participent à l'effet mémoire. Pour des durées d'impulsions faibles ($\sim 1 \mu s$) la tension de début de commutation est d'environ 28 V. Dans ces conditions, la tension sur l'oxyde d'une structure 23 Å - 600 Å est de 1,5 V. Si nous admettons que tous les pièges ne sont pas en dehors des niveaux d'énergie de la bande interdite du silicium, il faut avoir :

$$X_o^+ < \frac{V^+}{V_{ox}} \cdot l_{ox}$$

c'est-à-dire avec $qV^+ \neq E_g/2$:

$$X_o^+ < 9 \text{ Å}$$

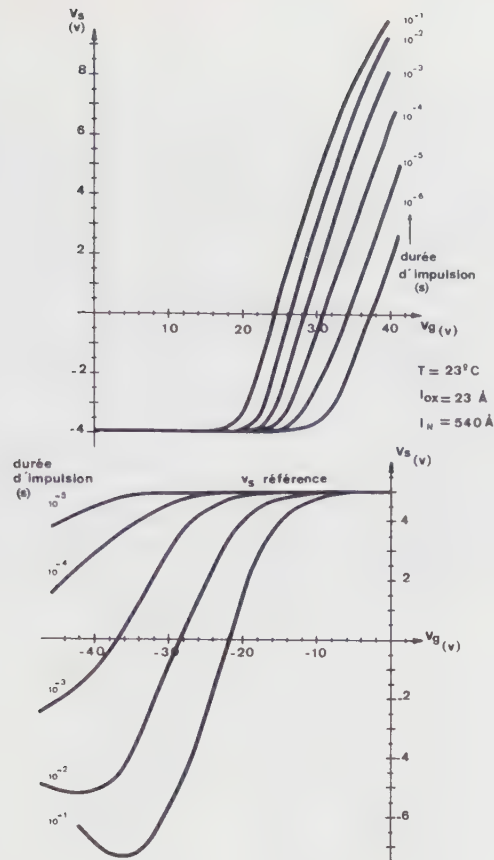


Figure 16

Il paraît impensable que les pièges situés à cette distance puissent conserver leur charge. Nous considérerons donc que le modèle qui utilise une probabilité de passage indépendante de la tension n'est pas applicable à la structure étudiée.

Pour les valeurs élevées de tension sur l'oxyde, d'autres phénomènes de conduction peuvent dominer le courant. Nous reprendrons, dans une discussion, les essais d'explication du phénomène de commutation après avoir décrit les autres propriétés de la structure.

La dissymétrie observée sur les caractéristiques de commutation entre les phases de piégeage et de dépiégeage des électrons peut provenir d'une différence de conduction des couches selon la polarité de la tension.

Pour les tensions de grille élevées, les variations de tension de seuil changent de sens ($\frac{dV_s}{dV_g}$ change de signe à τ fixé). Le phénomène est apparent sur les figures pour les tensions négatives d'amplitude de 35 à 40 V ; il apparaît pour les tensions négatives d'amplitude légèrement supérieure. Pour les valeurs de champ électrique correspondant à ces tensions, le courant nitrure est important (voir figure 13). Il ne peut plus être négligé devant le courant de l'oxyde.

Sur la figure 19, nous avons tracé les caractéristiques d'un autre dispositif ayant une épaisseur d'oxyde d'environ 35 Å. Nous y voyons l'influence sur le dépiégeage de la charge initiale stockée à l'interface. Pour une même impulsion de dépiégeage, la variation de tension de seuil obtenue est plus importante quand la tension de seuil initiale est plus élevée. Nous verrons en contre-partie que la rétention du dispositif est plus faible.

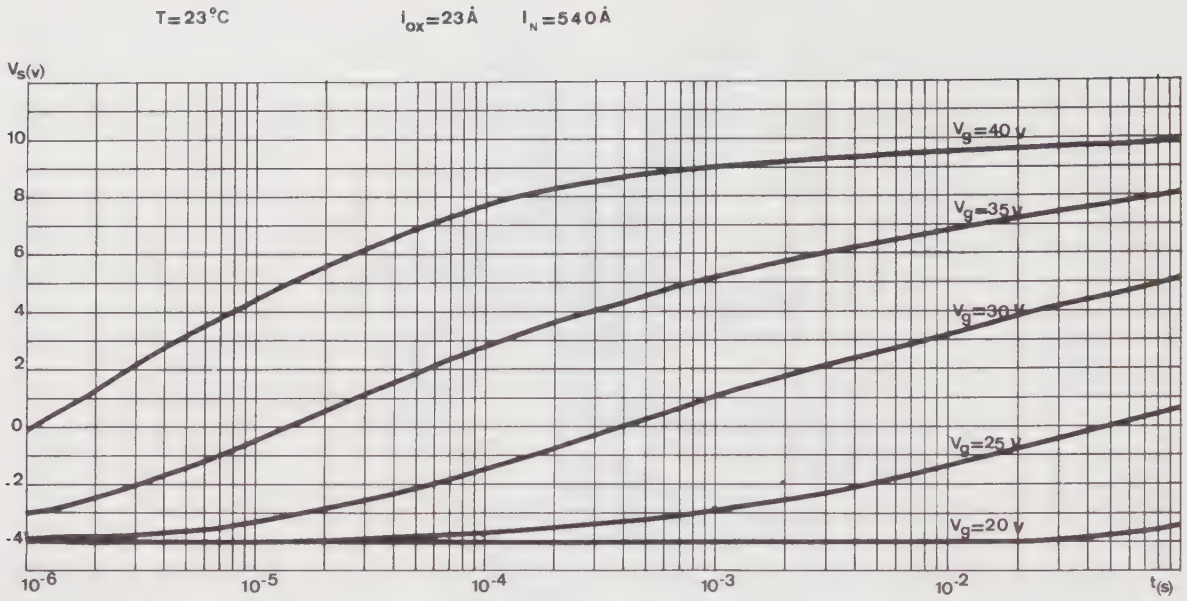


Figure 17

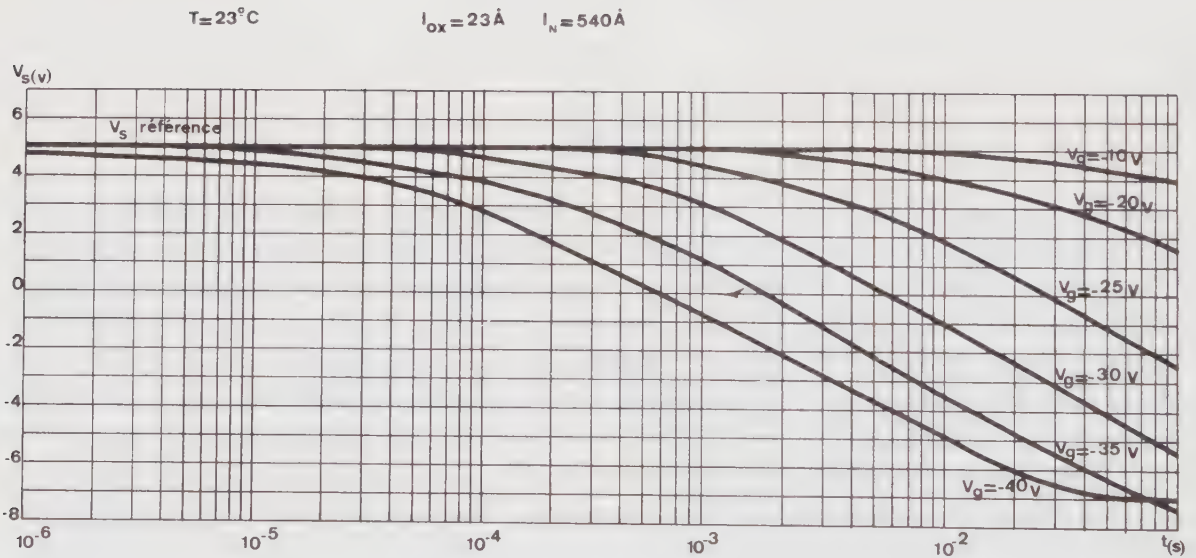


Figure 18

Sur les figures 20 et 21, nous avons reporté les caractéristiques du dispositif précédent dans le plan (V_s, t) avec V_g en paramètre pour deux valeurs de la température ; nous pouvons en conclure que les principaux mécanismes de conduction dans les couches sont du type tunnel.

La "remontée" des courbes, pour V_g négative (figure 22), dépend également, faiblement, de la température. Les caractéristiques sont pratiquement indépendantes de la température. Nous attribuons cette partie de caractéristique à la conduction du nitrure, ce qui est cohérent avec la faible variation du courant du nitrure en température (figure 13).

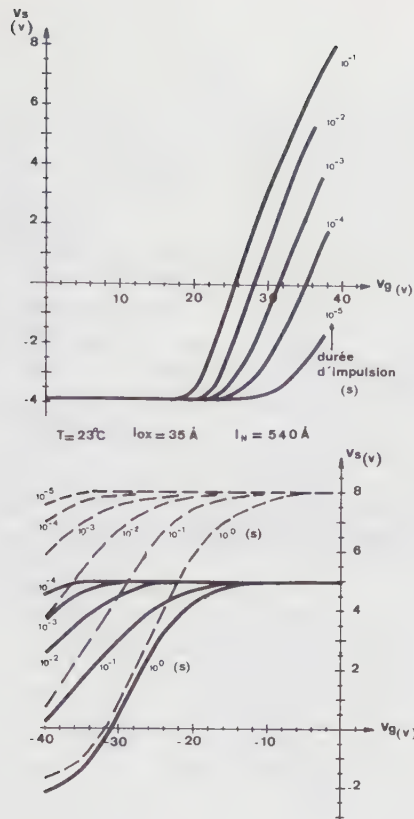


Figure 19

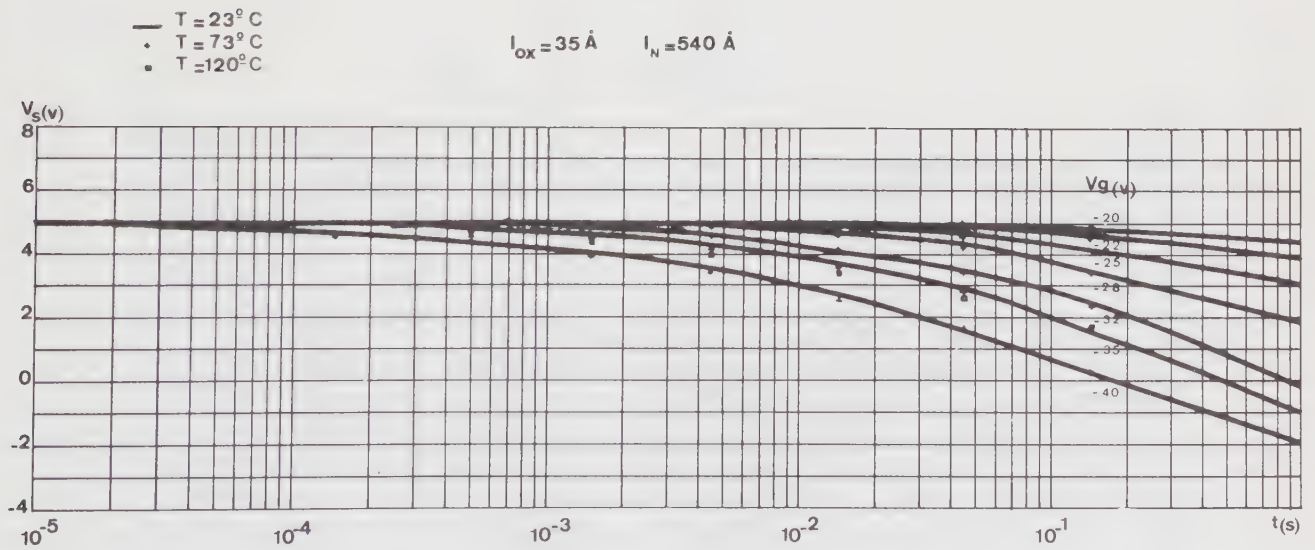


Figure 20

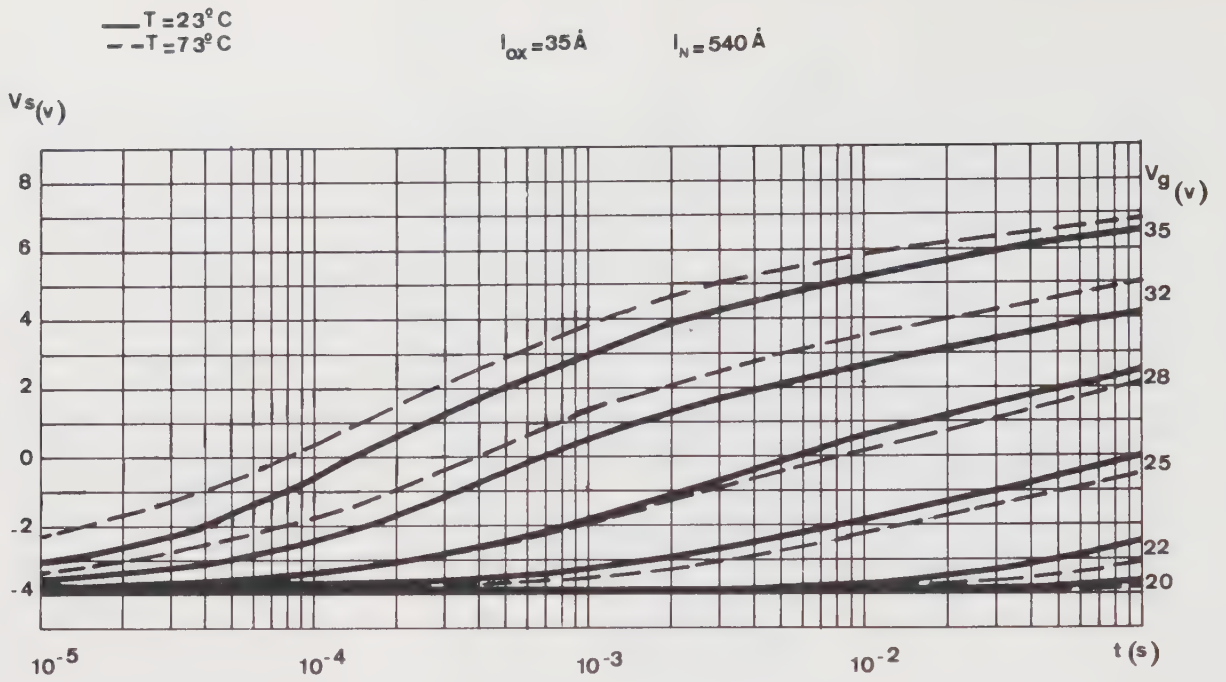


Figure 21

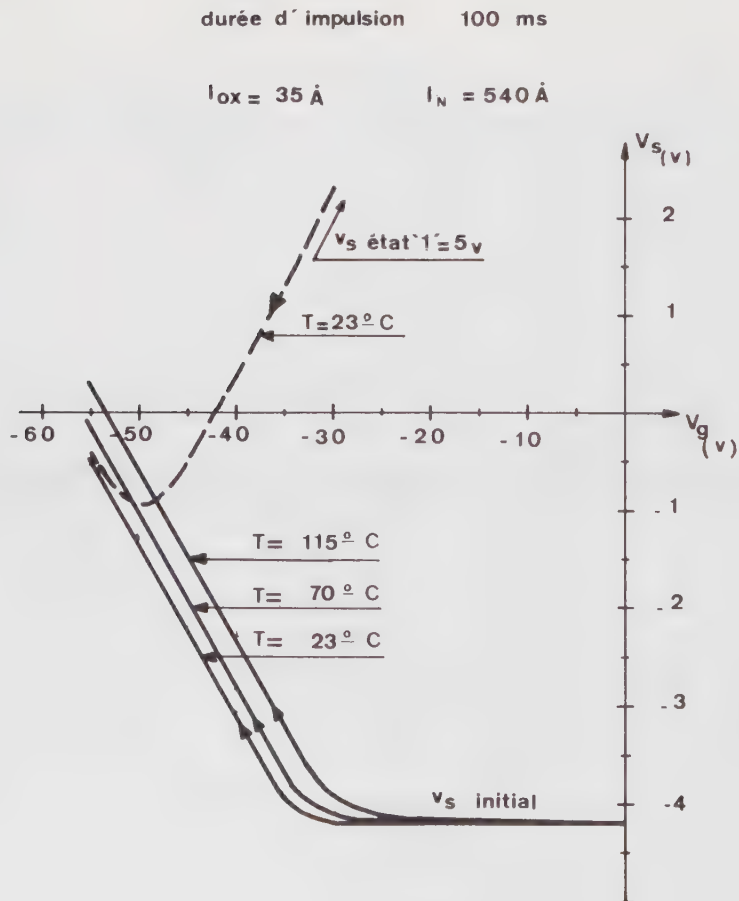


Figure 22

III.4 - RETENTION

Nous avons représenté sur les figures 23 et 24 les caractéristiques de rétention de deux mémoires; ayant respectivement des épaisseurs d'oxyde de 23 Å et 35 Å, pour différentes valeurs de la tension de seuil après commutation, le dispositif étant en court-circuit. L'élément le plus fin présente des pentes de décroissance plus importantes. Ceci peut être interprété par un mécanisme de décharge tunnel à travers la couche d'oxyde.

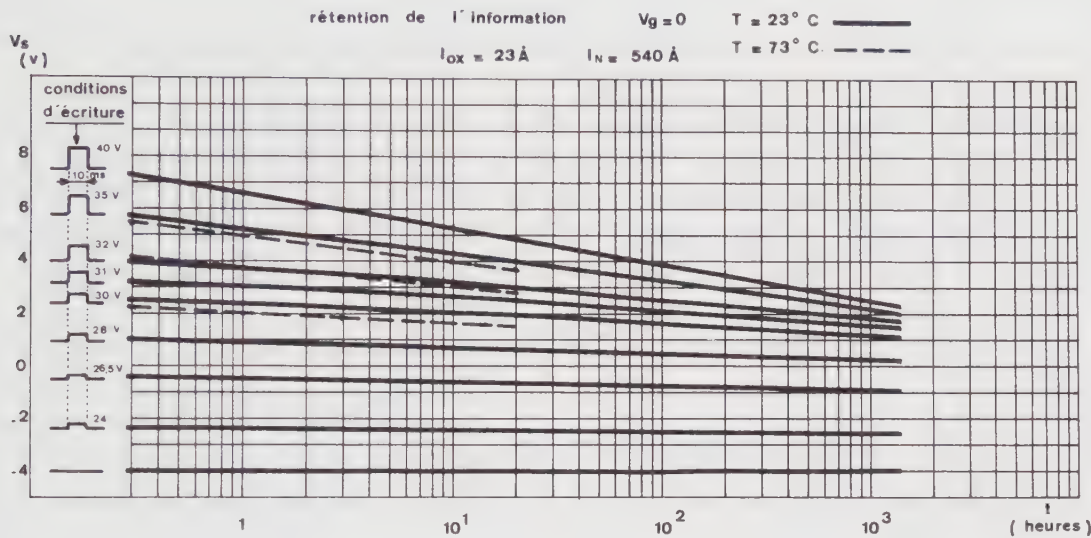


Figure 23

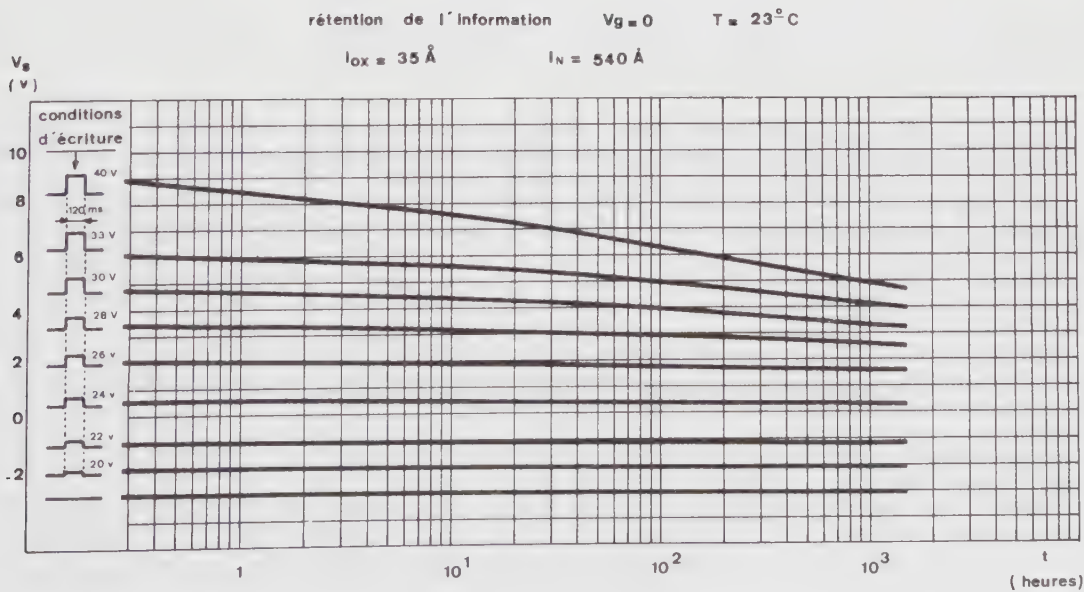


Figure 24

Pour le dispositif le plus fin ($23 \text{ \AA}$), la tension de seuil haute est pratiquement indépendante de l'état initial, pour des tensions de seuil initiales supérieures à + 3 V, après une durée de stockage d'environ 1 an. A la fin de cette période, la tension de seuil haute est d'environ 1 V. Pour une utilisation en mémoire modifiable, pour laquelle on peut admettre des durées d'écriture élevées, l'état bas de la tension de seuil peut être de - 4 V (impulsion 10 ms, - 35 V); celui-ci n'évolue pas dans le temps. Nous pouvons donc obtenir une variation de tension de seuil entre les deux états d'environ 5 V après un an de stockage. Cette différence est facilement détectable. Cependant, pour lire la mémoire, nous appliquerons une tension grille de - 4 V environ. Nous verrons ci-dessous que sous cette tension la perte de l'information est plus importante que sous polarisation nulle. L'écart de tension de seuil entre les deux états de la mémoire dépendra de son taux d'utilisation en lecture.

La mémoire ayant une épaisseur de $35 \text{ \AA}$ présente une meilleure rétention. Pour des impulsions d'écriture de (30 V, 100 ms) les états bas et hauts de la tension de seuil seraient respectivement de 0 et + 3 V au bout d'un an de stockage sous polarisation nulle. Cette différence est facilement détectable. La tension de lecture pour ce dispositif est voisine de 0 volt ; elle ne contribue donc pas à une perte d'information supplémentaire.

Les courbes de la figure 25 résument les caractéristiques de rétention de l'information de l'élément mémoire. Nous trouvons sur la figure 25.a les caractéristiques de perte de l'information de l'état haut en fonction de la polarisation grille pour les deux dispositifs $23 \text{ \AA}$ et $35 \text{ \AA}$. D'une manière générale, le dispositif épais retient mieux l'information. La perte de l'information diminue quand la tension de polarisation augmente. Les courbes de la figure 25.b montrent l'évolution de la rétention, sous polarisation nulle, en fonction du décalage initial de la tension de seuil. Enfin, la figure 25.c montre l'évolution de la rétention pour quelques dispositifs ayant des épaisseurs d'oxyde différentes.

Nous avons vérifié que la perte de l'information était indépendante de la manière de fixer la tension de seuil initiale. Les courbes de rétention sont confondues pour des impulsions d'écriture (+ 32 V, 10 ms) et (+ 42 V, 2 μ s) et d'autres types d'impulsions intermédiaires donnant la même valeur de tension de seuil initiale (+ 5 V).

La rétention de l'information dépend très peu de la température. Nous avons porté sur la figure 23 les courbes de rétention pour une mémoire de $23 \text{ \AA}$ de SiO_2 à 73°C . Les pentes des courbes sont très voisines de celles obtenues à 23°C . Cette caractéristique semble confirmer que c'est un effet tunnel qui provoque la perte de l'information. Des essais de quelques heures à 125°C ont confirmé la faible sensibilité en température.

Dans tous les tests de rétention, les tensions de seuil voisines de la valeur initiale avant toute manipulation n'ont montré aucune évolution décelable dans le temps.

Nous avons représenté sur la figure 26 l'évolution des tensions de seuil hautes et basses pour un élément de $35 \text{ \AA}$ d'épaisseur d'oxyde sous des impulsions répétées (+ 30 V, 100 ms ; - 30 V, 100 ms). Une dégradation importante apparaît à partir d'un nombre de cycles de l'ordre de 10^4 . L'évolution obtenue pour des impulsions de même polarité indique qu'une dérive d'ions, sous les champs intenses

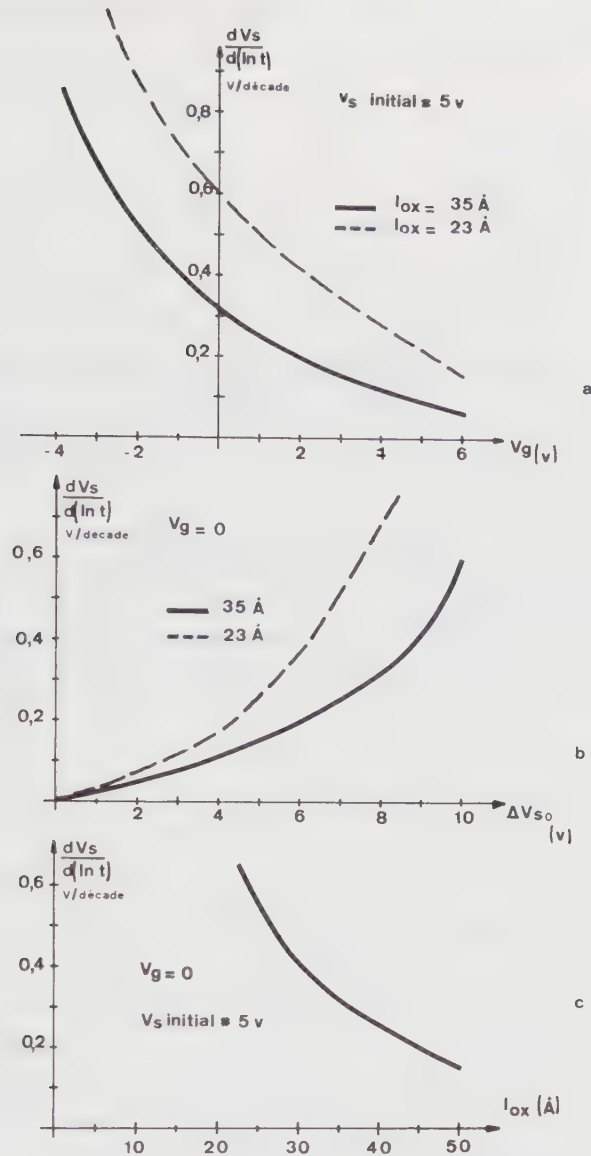


Figure 25

appliqués, ne suffit pas à expliquer le phénomène. Cette dégradation peut correspondre au piégeage de charges positives sur des pièges profonds du nitrure. Un recuit de quelques heures à 300°C, sous azote, redonne à l'élément ses propriétés initiales.

En nous basant sur les résultats obtenus sur les courants inverses de diode nous avons effectué une fois le dispositif terminé, un recuit de 15 heures, sous azote hydrogéné, à 320°C. L'hydrogène à cette température permet la réduction des états de surface du silicium. L'influence de ce recuit est toutefois assez faible sur les dispositifs ayant une couche de nitrure (diminution d'un facteur 3 à 10 des courants inverses de diode). Ce traitement a permis une amélioration de la rétention de 0,1 V par décade de temps sur une mémoire de 23 Å de SiO_2 injectée à une tension de seuil de + 5 V. La variation obtenue est faible mais confirme que

la perte de l'information doit se faire à l'aide d'un processus tunnel par l'intermédiaire des états d'interface du silicium.

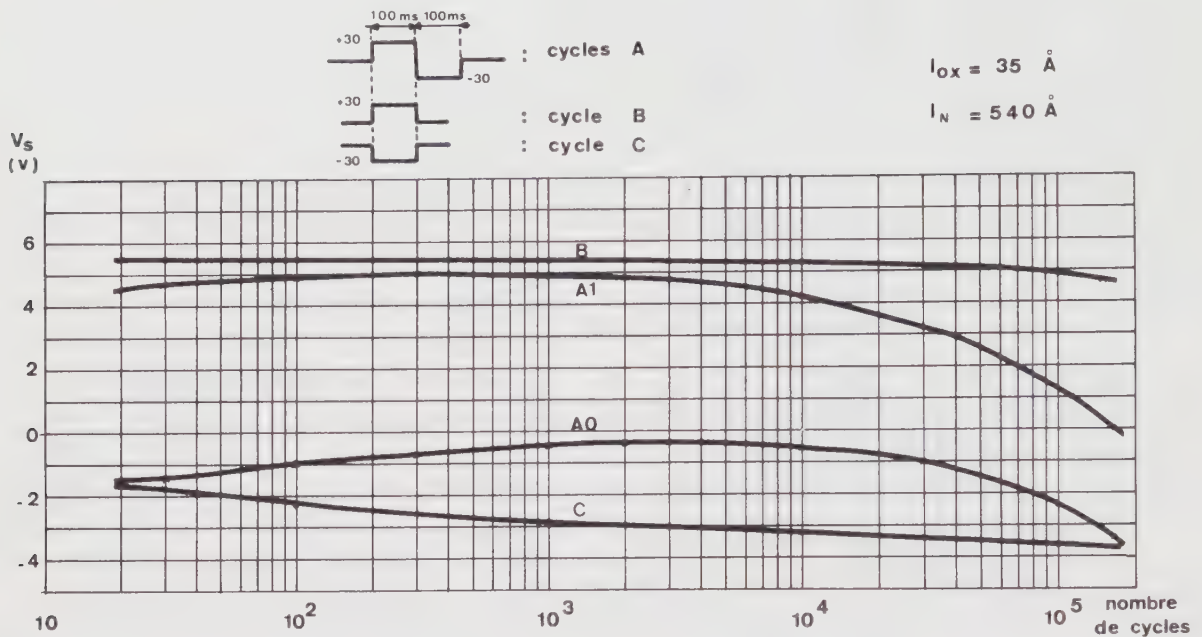


Figure 26

Nous avons écrit des points-mémoire à l'état haut avant de placer les dispositifs dans le four de recuit. Les tensions de seuil hautes ont diminué de 2,5 V pendant le recuit. Ceci montre qu'un phénomène de conduction nouveau est apparu à cette température. Il est probable que le courant du nitrure dans cette gamme de température est du type Poole-Frenkel et contribue alors fortement à la perte de l'information, alors que dans la gamme de 20°C à 120°C , sa conduction est faible et de plus insensible à la température (émission de champ).

III.5 - DISCUSSION - CONCLUSION

Les résultats des mesures peuvent être résumés ainsi :

a - Commutation

- 1 - Les tensions de seuil à V_g fixée varient comme $\ln t$.
- 2 - Les caractéristiques pour $V_g > 0$ dépendent faiblement de l'épaisseur d'oxyde.
 - Les caractéristiques pour $V_g < 0$ dépendent fortement de l'épaisseur d'oxyde.
- 3 - La commutation est plus rapide pour $V_g > 0$ que pour $V_g < 0$.
- 4 - A V_g fixée, il existe une saturation de la tension de seuil dans le temps.
- 5 - A durée fixée, les variations de tension de seuil changent de sens à partir d'une certaine tension grille.

6 - Les caractéristiques dépendent peu de la température.

7 - Les tensions de seuil hautes et basses évoluent en fonction du nombre n de commutations (faiblement pour $n < 10^4$).

b - Rétention

8 - Les tensions de seuil varient comme $(- \ln t)$.

9 - La pente des courbes est d'autant plus élevée que la tension de seuil, à la fin du piègeage, est élevée.

10 - La rétention augmente avec l'épaisseur d'oxyde.

11 - La rétention augmente sous une faible polarisation positive.

12 - La rétention dépend faiblement de la température aux environs de la température ambiante.

Les modèles proposés dans le chapitre II sont insuffisants pour expliquer les caractéristiques 2 et 3 ainsi que les ordres de grandeur des tensions à appliquer à la commutation.

Sur la figure 27.a nous avons schématisé un modèle de conduction dans la structure $M.I_1.I_2.S$. Le transit des porteurs se fait entre les bandes de conduction du silicium et du nitrure pour les tensions de grille positives (ou entre les bandes de valence pour $V_g < 0$). Le calcul est identique à celui de Fowler-Nordheim en considérant ici le profil des barrières définies sur la figure 27.

La probabilité de transition, sous $V_g > 0$, s'écrit pour les électrons au niveau de la bande de conduction (référence 24) :

$$D = \exp (-2J)$$

$$\text{avec} \quad J = \int_0^{x_0} k(x) dx$$

$$\text{et} \quad k(x) = (2m^* \phi(x)/\hbar^2)^{1/2}$$

Selon l'amplitude de la tension appliquée, $\phi(x)$ prend une forme différente :

a) - pour $qV_{ox} < \phi_1 - \phi_2$; $x_0 > l_{ox}$

$$\ln D = -2 \frac{(2m^*)^{1/2}}{\hbar q} \left\{ \frac{2}{3} \frac{1}{E_{ox}} (\phi_1^{3/2} - (\phi_1 - qV_{ox})^{3/2}) + \frac{2}{3} \frac{1}{E_N} (qE_N(x_0 - l_{ox}))^{3/2} \right\}$$

b) - pour $\phi_1 - \phi_2 < qV_{ox} < \phi_1$; $x_0 = l_{ox} = \text{Cte}$

$$\ln D = - \frac{4}{3} \frac{1}{E_{ox}} \frac{(2m^*)^{1/2}}{\hbar q} (\phi_1^{3/2} - (\phi_1 - qV_{ox})^{3/2})$$

c) - pour $\phi_1 < qV_{ox}$; $x_0 = \frac{\phi_1}{qV_{ox}} \cdot l_{ox}$

En reportant la nouvelle probabilité de passage dans l'équation de Fowler-Nordheim, nous obtenons :

$$J_{ox} = C_o E_{ox}^2 D(E_{ox})$$

Afin d'introduire cette équation dans le calcul de commutation des éléments M.I₁.I₂.S., nous confondrons la courbe I_{ox}(V_{ox}), tracée en échelle semi-logarithmique, avec une droite autour d'un point de fonctionnement.

$$\text{Nous écrivons : } J_{ox} = i_o \exp \left(\frac{E_{ox}}{E_1} \right)$$

$$\text{avec } i_o = C_o E_{ox(t=0)}^2 \exp (+ 2 \ln D_{(t=0)})$$

$$E_1 = \frac{E_{ox(t=0)}}{-\ln D_{(t=0)}}$$

Ceci suppose que $\ln D$ varie lentement avec V_{ox} . Nous avons maintenant une formule de courant d'oxyde identique à l'expression du paragraphe II.2.1.1. La variation de tension de seuil de l'élément M.I₁.I₂.S. est donnée par :

$$\Delta V_s = \frac{1}{k_1 C_N} \ln (k_1 \cdot J_{oo} \cdot t + 1)$$

$$\text{avec ici : } k_1 = \frac{1}{E_1(t=0)} \cdot \frac{1}{C_{ox} + C_N} \cdot \frac{1}{I_{ox}}$$

$$J_{oo} = J_{ox(t=0)} = C_o \cdot E_{ox(t=0)}^2 \cdot D$$

Ces formules sont valables pour de faibles variations de tension de seuil autour des conditions initiales. On ne tient pas compte du courant du nitrure dans les formules, il doit être négligeable devant le courant d'oxyde.

Nous prenons dans les applications numériques les constantes de l'oxyde C_o et E_o déterminées au paragraphe III.2.1 :

$$C_o = 5.10^{-8} \text{ AV}^{-2} ; E_o = 2,35.10^{10} \text{ Vm}^{-1} ; m^* = 0,35 m.$$

Nous appliquons ces valeurs au T.M.I₁.I₂.S. 23 Å - 540 Å dont les caractéristiques ont été données figures 17 et 18. Pour $V_g > 0$, si nous utilisons en outre les valeurs $\phi_1 = 3,2 \text{ eV}$ et $\phi_2 = 1 \text{ eV}$ (référence 14), nous obtenons un réseau de caractéristiques décalé dans le temps par rapport aux résultats pratiques (de 1 à 2 décades). En utilisant les valeurs $\phi_1 = 3 \text{ eV}$ et $\phi_2 = 0,8 \text{ eV}$, les courbes théoriques et pratiques sont confondues. Ces valeurs des paramètres peuvent se justifier par :

- La présence d'une charge d'espace qui déforme la barrière. Le SiO₂ utilisé ici est fabriqué à basse température, il subit ensuite le traitement thermique de croissance du nitrure. Nous connaissons mal ses caractéristiques.

- Un abaissement de barrière, dû aux forces images, différent de celui rencontré pour les couches épaisses.

La barrière d'énergie pour les électrons au voisinage de la bande de conduction pourrait avoir la forme atténuée représentée en pointillés sur la figure 27.a.

Ces remarques justifient qualitativement la faible influence de l'épaisseur d'oxyde sur les caractéristiques de commutation pour $V_g > 0$.

Avec les valeurs de E_o , C_o , m^* , ϕ_1 , ϕ_2 données ci-dessus et $\phi_1' = 3,8$ eV, $\phi_2' = 2,2$ eV, $\epsilon_N = 6,5$, $\epsilon_{ox} = 4$, nous obtenons les équations des variations de tension de seuil du tableau de la figure 27.b.

La concordance entre ces formules et les résultats pratiques est bonne pour les deux dispositifs et les deux polarités de tension appliquée. Les graphes des figures 28 et 29 représentent cette comparaison dans le plan (V_s -t).

La saturation dans le temps n'apparaît pas avec les formules théoriques puisque nous avons négligé le courant dans le nitrure. La formule (28), quand t donne l'état d'équilibre :

$$\Delta V_{s_{Maxi}} = \frac{1}{k_1 C_N} \ln \left(\frac{J_{oo}}{J_N} \right)$$

nous avons représenté ces asymptotes pour quelques courbes sur les figures 28 et 29. Les valeurs de J_N sont prises sur la figure 13.

Le modèle proposé ci-dessus permet de donner une explication, pour le moins qualitative, à tous les phénomènes observés.

Des études complémentaires de caractérisation des isolants et des interfaces apporteront de précieux renseignements pour la validation d'un modèle de l'élément mémoire M.I₁.I₂.S. Il sera alors plus aisé d'améliorer les performances obtenues.

Nous pouvons considérer dès maintenant que l'élément que nous venons de caractériser convient à la réalisation de mémoires mortes à contenu modifiable.

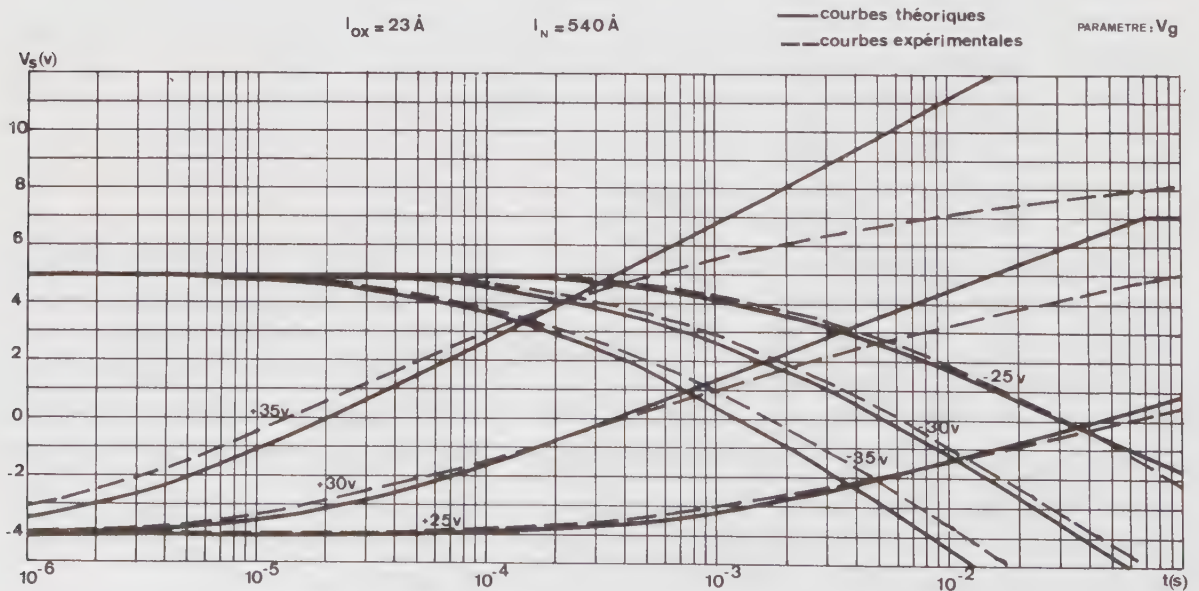


Figure 28

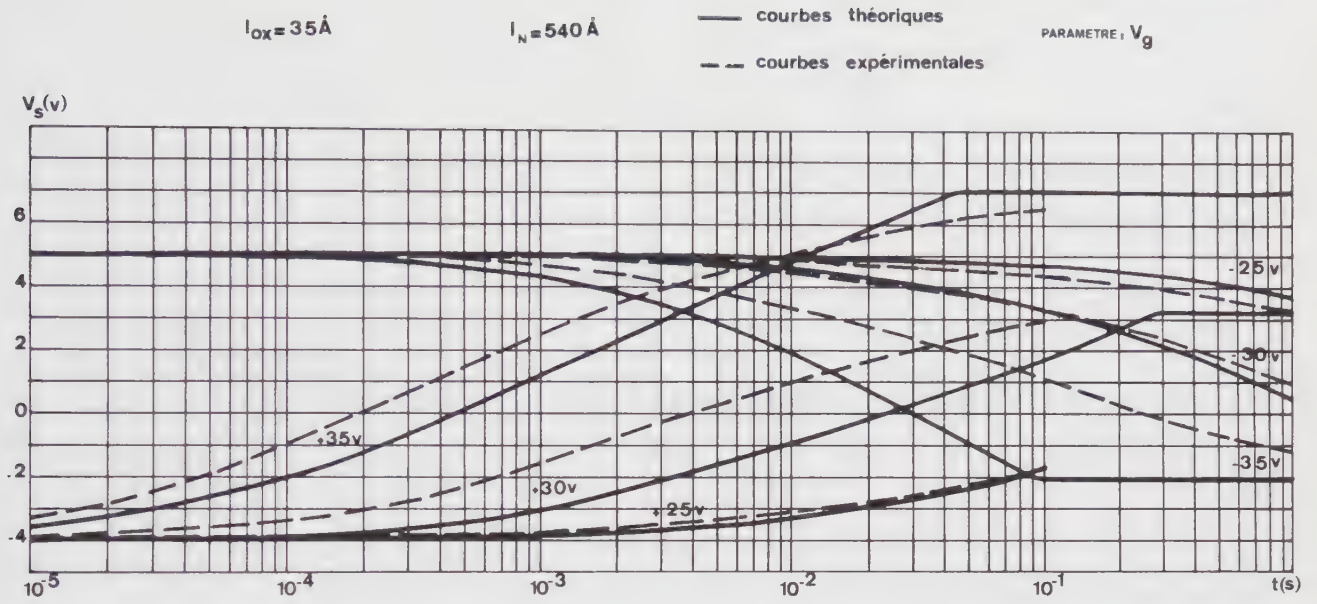


Figure 29

DEUXIEME PARTIE

APPLICATION DES T.M.I₁.I₂.S. AUX MEMOIRES A ACCES ALEATOIRE

Nous avons vu dans la première partie que la structure $M.I_1.I_2.S.$ était propre à enregistrer une information et à la conserver sur une période de temps convenable. Nous avons vu également qu'il est facile de détecter les deux états possibles en réalisant un transistor à effet de champ à grille isolée possédant la structure de deux couches isolantes sous l'électrode de grille.

Nous allons étudier maintenant les différentes manières de réaliser un plan mémoire à partir de cet élément. Nous étudierons toutes les possibilités d'interconnexion des éléments. Pour chaque configuration permettant un fonctionnement satisfaisant, nous examinerons l'organisation des circuits périphériques qui permettent d'appliquer les signaux des différentes séquences écriture et lecture. Comme les résultats expérimentaux l'ont montré, les éléments que nous fabriquons actuellement permettent surtout de réaliser une mémoire morte à contenu modifiable. Nous étudierons néanmoins dans le chapitre II les organisations qui s'appliquent aux mémoires vives.

Nous montrerons enfin les résultats expérimentaux obtenus sur une matrice mémoire utilisée en mémoire morte à contenu modifiable.

Le but de cette étude a été l'analyse du comportement du point mémoire dans une organisation complexe et non la conception d'un produit industrialisable.

Chapitre II

GENERALITES SUR L'UTILISATION DES T.M.I₁.I₂.S. DANS LES MEMOIRES

Nous définirons, dans ce chapitre, les différentes étapes de fonctionnement du Transistor M.I₁.I₂.S. Nous rappellerons ensuite les caractéristiques des différents types de mémoire.

Nous raisonnerons sur une structure réalisée sur substrat N. L'application d'une tension négative sur la grille, d'amplitude supérieure à la tension de seuil, provoque la formation d'une couche d'inversion en surface entre les diffusions de drain et de source.

En accord avec les résultats pratiques de la première partie, nous définissons :

- L'état "1" par l'état qui correspond à une charge négative à l'interface SiO₂-Si₃N₄. Il est obtenu par une tension de grille, positive et d'amplitude élevée.
- L'état "0" par l'état qui correspond à l'absence de ces charges négatives à l'interface. Il est obtenu par une impulsion négative sur la grille.

I.1 - DIFFERENTES ETAPES DE FONCTIONNEMENT DU POINT MEMOIRE

I.1.1 - Ecriture de l'information

Nous avons schématisé sur la figure 30 un T.M.I₁.I₂.S. sous les polarisations correspondant aux différentes étapes de fonctionnement.

1.1.1.1 - Ecriture de l'état "1"

Cette étape consiste à appliquer entre la grille métallique et le substrat de silicium une impulsion positive, d'amplitude et de durée déterminées sur les cycles d'hystérésis. Notons que dans cette étape, sur substrat N, le silicium est en forte accumulation en surface. Il est pratiquement impossible dans ces conditions de contrôler le potentiel de surface du silicium à l'aide des diffusions. La tension aux bornes des deux isolants ne dépend donc que de la différence de potentiel entre grille et substrat. Il y a plusieurs manières d'appliquer l'impulsion d'écriture :

- a) - le substrat est fixé au potentiel de référence et nous appliquons sur la grille l'impulsion d'amplitude V_g^+ par rapport au potentiel du substrat.

b) - la grille est fixée au potentiel de référence et nous appliquons sur le substrat l'impulsion $-V_g^+$ par rapport au potentiel de la grille.

c) - enfin, nous pouvons appliquer à la fois $+k V_g^+$ (avec $0 < k < 1$) sur la grille et $-(1-k) V_g^+$ sur le substrat par rapport à un potentiel de référence. Ce procédé fait penser à une sélection du point mémoire par coïncidence (adressage XY).

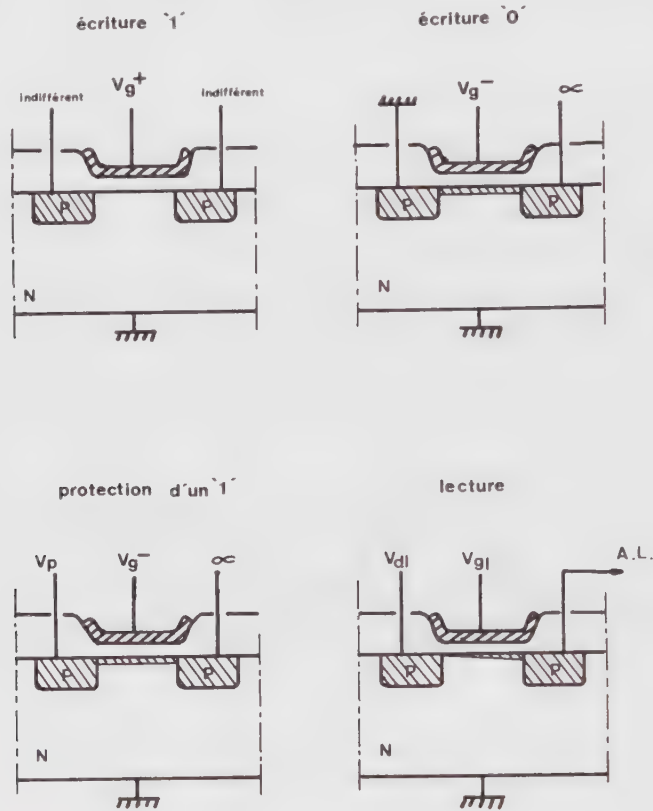


Figure 30

Il n'y a pas de différence de principe entre ces trois techniques puisqu'il suffit d'effectuer une simple translation de tous les potentiels pour se ramener au même cas ; cependant, l'impulsion n'étant pas, selon les cas, appliquée sur la même électrode, l'organisation des circuits périphériques sera différente. Bien que le potentiel des diffusions soit indifférent, il faudra veiller à ce que les jonctions P - N ne soient jamais polarisées en direct.

L'injection de charges dans les pièges peut encore se faire d'une manière tout à fait différente. La mise en avalanche d'une jonction crée des porteurs de haute énergie cinétique (porteurs "chauds") qui sont émis dans toutes les directions [référence 17]. Des électrons peuvent être piégés à l'interface des deux isolants. Des études sur l'étendue du phénomène (référence 18) montrent que les porteurs peuvent être injectés sur une distance de l'ordre du micron de part et d'autre de la jonction. Afin de pouvoir détecter facilement la présence ou l'absence des porteurs, il faudrait donc avoir une distance entre les deux diffusions d'envi-

viron deux microns ; ceci est difficilement réalisable avec une bonne reproductibilité dans les technologies actuelles. Nous n'envisagerons donc pas dans la suite de l'étude la possibilité de réaliser des mémoires avec ce principe d'écriture de l'information.

I.1.1.2. - Ecriture de l'état "0"

Pour dépiéger les charges injectées, nous devons appliquer aux bornes des deux isolants une impulsion (négative sur l'électrode de grille) dont nous pouvons déterminer l'amplitude et la durée sur les cycles d'hystérésis de l'élément, de manière à obtenir la tension de seuil désirée. Dans cette étape, le champ de surface du silicium est tel qu'il y a formation d'une zone d'inversion (sur substrat N). Contrairement aux capacités M.O.S., où seule la génération thermique permet la formation de la couche d'inversion (dans l'obscurité), la structure transistor M.I₁. I₂.S. possède des diffusions qui peuvent alimenter très rapidement un canal. En polarisant une des diffusions, nous pouvons contrôler le potentiel de surface du silicium. Nous voyons ici apparaître la possibilité d'appliquer des différences de potentiel de valeurs différentes aux bornes des couches isolantes de grille des transistors qui sont reliés par la grille et réalisés sur le même substrat. Pour obtenir un potentiel de surface constant sous toute l'étendue de la grille, nous pouvons :

- a) - Porter les deux diffusions au potentiel désiré.
- b) - Porter une des deux diffusions au potentiel désiré et séparer l'autre des circuits extérieurs, de manière à ce qu'elle suive le potentiel de la première grâce au canal d'inversion.

Nous utiliserons cette propriété pour écrire sélectivement différents points mémoires reliés par la grille.

Dans cette phase de l'écriture, si nous ne relions pas les diffusions à un potentiel extérieur (diffusions flottantes) le potentiel de surface de silicium se fixera à l'instant initial comme celui d'une capacité M.O.S. en déplétion profonde. Selon les conditions initiales du potentiel de la diode, suivant les valeurs relatives des capacités de diode, de grille et de déplétion, le potentiel de surface évoluera vers une valeur d'équilibre.

Il n'est pas possible de préciser ce fonctionnement sans connaître les caractéristiques physiques, géométriques de la structure, ainsi que les conditions de fonctionnement. Nous nous assurerons que le potentiel de surface est fixé à l'aide d'une polarisation extérieure de l'une des diodes dans le fonctionnement correspondant à la formation de la couche d'inversion.

Dans ces conditions, nous pouvons effectuer la décharge des pièges de trois façons différentes :

- a) - Le potentiel du substrat est fixé et nous appliquons l'impulsion négative V_g^- sur la grille, une des diffusions au moins étant fixée au potentiel de référence.
- b) - La grille étant fixée à un potentiel de référence, nous appliquons l'impulsion $-V_g^-$ sur le substrat, une des diffusions étant fixée à $-V_g^-$.
- c) - Nous pouvons également appliquer $k V_g^-$ sur la grille et $-(1-k) V_g^-$ sur

le substrat et une des diffusions ($0 < k < 1$).

I.1.2 - Lecture de l'information

Le transistor $M.I_1.I_2.S.$ est alors utilisé comme un T.M.O.S. classique. Selon l'information enregistrée, il possède une des deux caractéristiques $I_{DRAIN}(V_{GRILLE})$ à $V_{DRAIN} = \text{constante}$ (figure 31). Si on polarise la grille par rapport à la source à un niveau compris entre les deux valeurs de tension de seuil V_{S0} et V_{S1} , l'élément présente une conductance nulle ou de valeur finie selon son état. La ligne de sortie de l'information d'une matrice mémoire à T.M. $I_1.I_2.S.$ est obligatoirement une des deux diffusions.

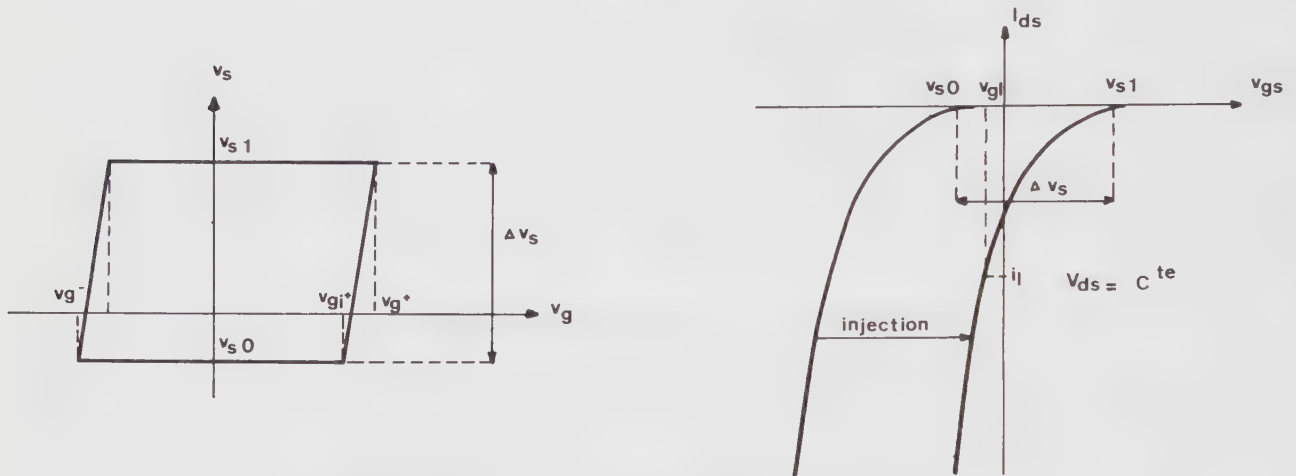


Figure 31

Le courant disponible à l'état 1 peut être détecté par un amplificateur de lecture à entrée sensible au courant (figure 32.a). On peut également utiliser le T.M. $I_1.I_2.S.$ en T.M.O.S. de commande d'un inverseur (figure 32.b) ; la sortie dans ce cas se présente sous la forme d'une tension.

Pour effectuer la lecture nous porterons :

- la grille du transistor $M.I_1.I_2.S.$ à un potentiel V_{g1} ($V_{S0} < V_{g1} < V_{S1}$),
- le drain à un potentiel V_{D1} (directement ou à travers un élément de charge),
- le substrat et la source à un potentiel de référence.

I.2 - GENERALITES SUR LES ORGANISATIONS DE MEMOIRES

Le drain et la source de l'élément sont identiques par construction, aussi pourrions-nous utiliser indifféremment l'un ou l'autre pour réaliser la même fonction.

Alors que dans les circuits à T.M.O.S. il n'est pratiquement jamais intéres-

sant d'avoir accès séparément au substrat, ce dernier peut être considéré dans les transistors $M.I_1.I_2.S.$ comme une électrode de commande dans la phase d'écriture pendant laquelle il n'y a pas de couche d'inversion. Le fait de disposer, dans une mémoire à $T.M.I_1.I_2.S.$ de sorties substrat par ligne ou par colonne, peut permettre des méthodes de sélection supplémentaires. Nous n'envisagerons pas le cas où chaque point mémoire aurait son substrat isolé des autres, car cela reviendrait à augmenter la surface du point mémoire, ainsi que le nombre de sorties ; on n'aboutirait d'ailleurs à aucune organisation mémoire intéressante.

L'obligation, lors de l'écriture, d'appliquer une tension positive entre grille et substrat, interdit la présence d'une diode reliée aux grilles des éléments mémoires et réalisée par diffusion sur le même substrat (type N) que la mémoire.

Cela signifie que si l'on veut réaliser des circuits périphériques intégrés sur le même support, pour commander les grilles des $T.M.I_1.I_2.S.$, on sera obligé de réaliser des zones de silicium isolées entre elles.

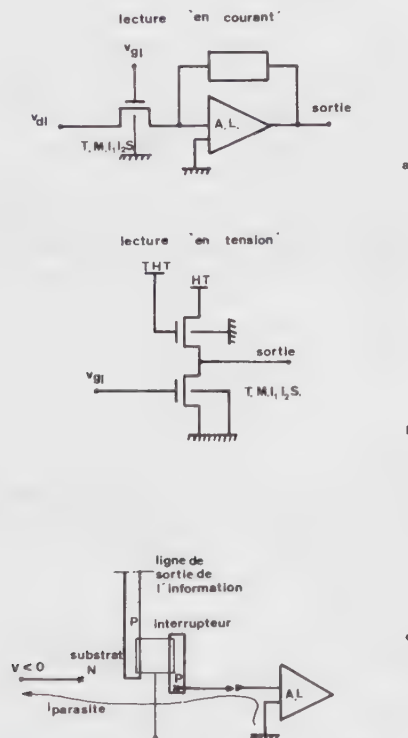


Figure 32

Nous avons vu (paragraphe I.1.1.) que pour le dépiégeage nous devons séparer une des diffusions du circuit extérieur ; cette fonction est facilement réalisable par un transistor M.O.S. utilisé en interrupteur et placé à l'extrémité de la ligne diffusée de sortie. Alors, si nous portons dans un cycle d'écriture le substrat à un potentiel négatif, nous aurons, comme il est indiqué 32.c, quand le circuit extérieur est fixé à un potentiel plus élevé, une diode polarisée en direct. La même restriction s'applique à tout circuit périphérique commandant le plan mémoire avec

avec ce mode d'utilisation.

Ces différentes considérations justifient le fait d'envisager la réalisation de zones de silicium isolées entre elles sur un même substrat. Nous disposons de différentes méthodes pour la réalisation de ces zones isolées :

1 - Isolement par diffusion sur substrat épitaxié N/P (figure 33)

Cette solution ne présente pas de difficultés de réalisation importantes. Elle est largement utilisée pour la fabrication des circuits intégrés à transistors bipolaires. Les jonctions nécessaires pour réaliser l'isolement sont obtenues par diffusion à haute température. Afin de diminuer ce traitement thermique, qui peut provoquer des dislocations en surface, nous avons intérêt à choisir une couche épitaxiée de faible épaisseur ; nous sommes limités dans cette voie par le perçage possible entre les diffusions des T.M.I₁-I₂.S. et le substrat P sous les fortes tensions utilisées en écriture.

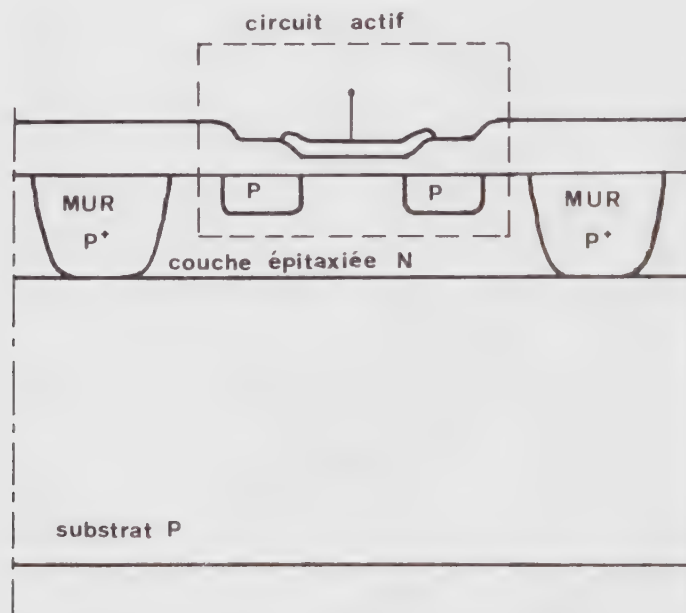
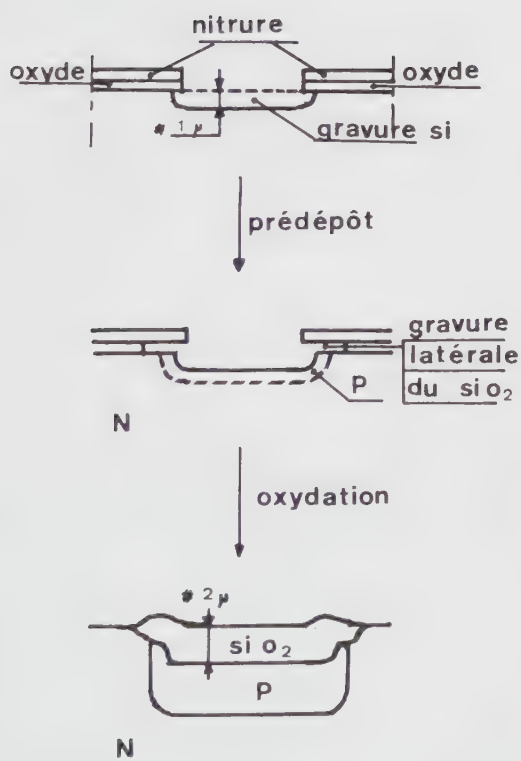
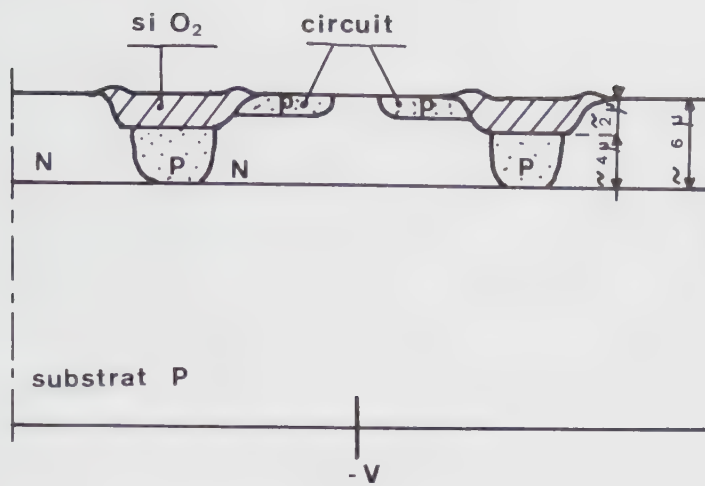


Figure 33

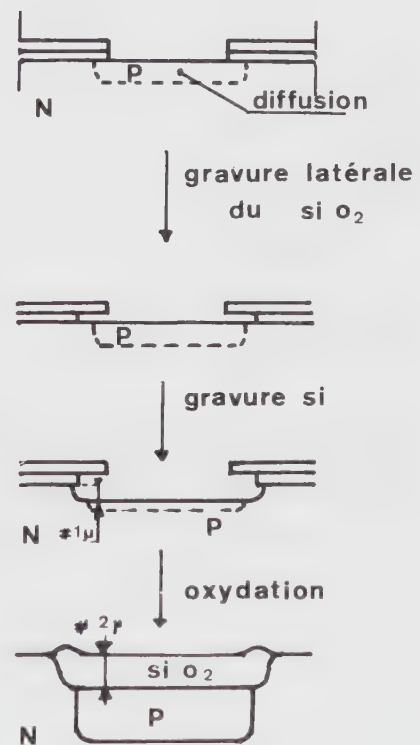
On peut réaliser un isolement convenable avec une couche épitaxiée N, de résistivité de 2 Ωcm , d'épaisseur 6 microns, sur un substrat P peu dopé (20 Ωcm). Les murs sont réalisés par un pré-dépôt de bore de 20 minutes à 1100°C, et une redistribution de 4 heures à 1150°C. Cette méthode présente les inconvénients de diminuer le rendement de fabrication et d'augmenter la surface du point mémoire.

2 - Isolement sur substrat épitaxié avec murs isolants (référence 22)

L'oxydation localisée du silicium (technique planox) permet de réaliser des murs isolants sur une épaisseur maximale de deux microns. Ceci est insuffisant dans notre cas. En combinant l'oxydation localisée avec l'isolement par diffusion, on peut réaliser des zones isolées de profondeur plus importante (de l'ordre de 6 microns). La figure 34 montre la succession des opérations à effectuer. Deux processus qui diffèrent par l'ordre des opérations peuvent être envisagés. De nombreuses diffi-



34b



34c

Figure 34

cultés technologiques rendent cette méthode délicate : il faut maîtriser les gravures de Si_3N_4 et de SiO_2 sous le Si_3N_4 pour conserver l'autopositionnement de la diffusion sous l'oxyde, ainsi que l'élimination de la couche de nitrure débordant sur l'ouverture après la gravure latérale du SiO_2 sous le nitrure. Les contraintes importantes qui existent entre le silicium et la silice pendant les opérations de croissance thermique, peuvent provoquer des dislocations de surface. Enfin, on peut craindre un appauvrissement de la concentration de surface sous l'oxyde des murs, qui risque de permettre la création d'un canal entre les caissons. Parmi les avantages de la méthode, signalons la surface plane, le gain de place, puisqu'on peut annuler la distance entre murs et diffusions de circuit ; on diminue, en outre, les capacités parasites, et les tensions de seuil sur oxyde épais sont plus importantes.

3 - Isolement par extension de zone de charge d'espace (figure 35)

Nous utilisons toujours un substrat épitaxié, mais l'isolement entre caissons est réalisé à partir de diffusions, identiques à celles du circuit actif, polarisées en inverse. L'extension de zone de charge d'espace assure l'isolement. Nous avons ici une méthode d'isolement qui exige un nombre minimal d'opérations technologiques. Son principal inconvénient réside dans la nécessité d'utiliser une source de polarisation supplémentaire.

Nous avons étudié cette méthode (référence 23) et nous avons constaté qu'elle est très difficile à mettre en oeuvre quand on applique des tensions élevées comme dans le cas des T.M.I₁.I₂.S. La figure 35 montre les phénomènes limitatifs :

a - Il faut bloquer le transistor à effet de champ à jonction qui se situe entre deux caissons. La source est constituée par le caisson porté au potentiel le plus négatif ($-V_c$ sur la figure 35.a), son drain par le caisson voisin (à la masse sur la figure 35.a), l'une de ses grilles par le plot d'isolement et la deuxième grille par le substrat.

b - Les diodes d'isolement polarisées sous forte tension inverse ne doivent pas être en avalanche.

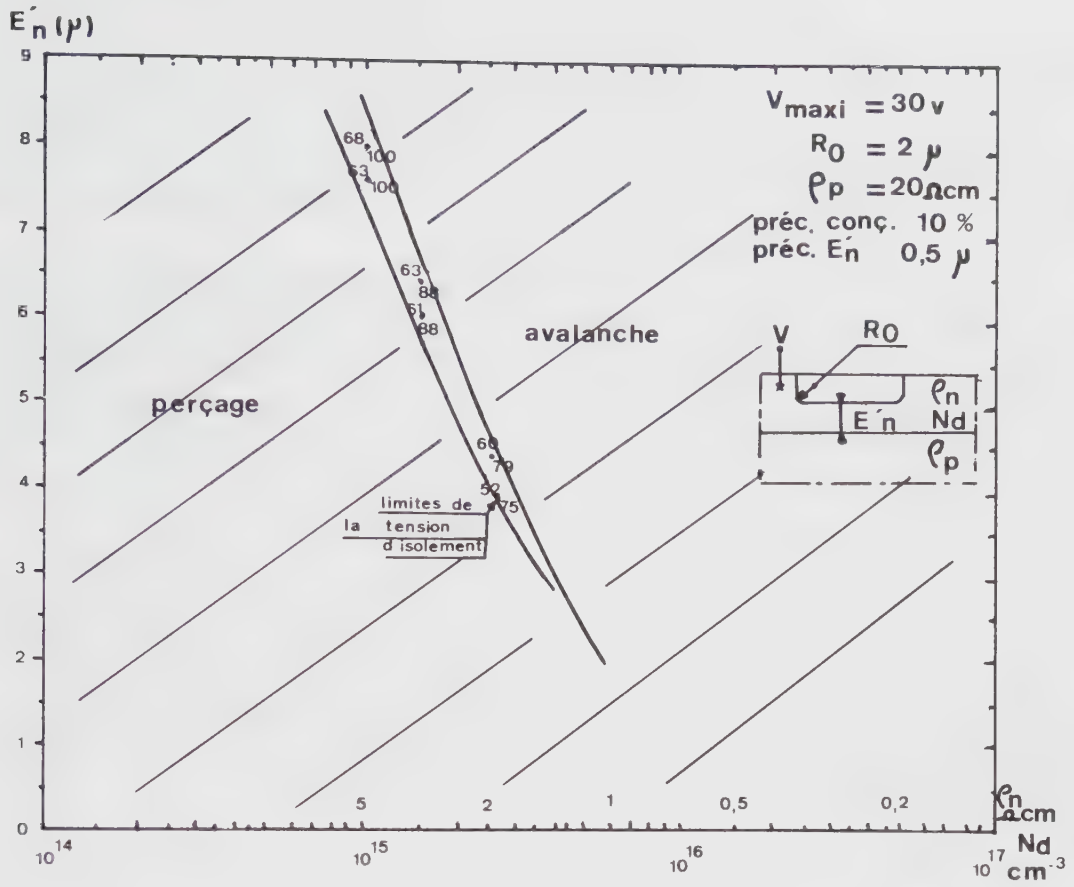
c - Les diodes caisson-substrat ne doivent jamais être passantes ; il faut donc que le substrat soit polarisé à un potentiel inférieur à celui du caisson dans tout mode de fonctionnement. Le substrat étant à ce potentiel, il ne doit pas y avoir de courant de perçage entre celui-ci et un plot de circuit.

Notre étude a révélé que, pour satisfaire ces conditions avec les tensions utilisées dans les cas des transistors M.I₁.I₂.S., il fallait employer des substrats très peu dopés et des couches épitaxiées ayant des caractéristiques très précises. Nous montrons figure 35.b le domaine de fonctionnement possible dans le plan (résistivité de la couche épitaxiée - épaisseur de la couche épitaxiée) dans les conditions indiquées sur la figure.

Cette méthode présente l'avantage de ne comporter aucun traitement thermique supplémentaire qui pourrait dégrader l'état de surface, facteur important pour la réalisation des couches isolantes des T.M.I₁.I₂.S.

4 - Technique silicium sur isolant

Cette technique consiste à déposer une fine couche de silicium sur un support



35 b

35 a

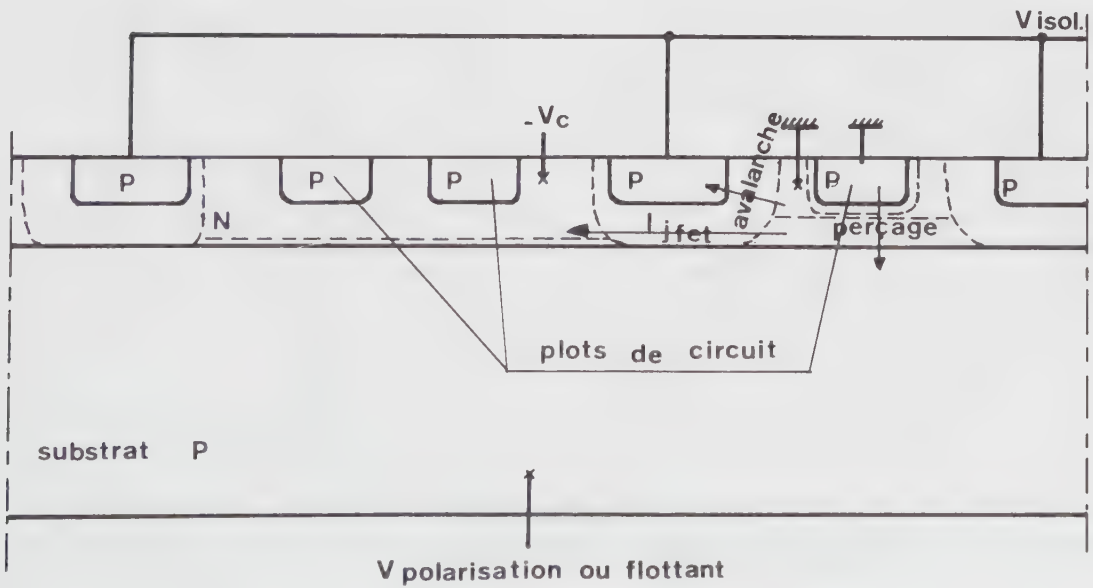


Figure 35

isolant et de la graver pour réaliser des zones isolées. Il est difficile d'obtenir des couches ayant de bonnes caractéristiques électriques. Les études sur ce sujet en sont au stade de laboratoire et il est difficile actuellement d'en appliquer les résultats sur un circuit complexe.

Les avantages de cette technique appliquée aux mémoires à T.M.I₁.I₂.S. sont certains. Elle permet de résoudre tous les problèmes qui résultent de l'utilisation de tensions élevées : perçage entre diffusion, courants parasites des transistors M.O.S. sous oxyde épais. Elle donne en outre des capacités parasites très faibles et permet une densité d'éléments assez élevée.

Dans tous les cas où des zones isolées sont utilisées, la surface moyenne du point mémoire est augmentée. Il faudra donc que ce moyen apporte des possibilités supplémentaires intéressantes ou une simplification des circuits périphériques pour qu'il soit employé.

Nous avons deux possibilités pour organiser le plan mémoire ; organisation par mot et organisation avec pré-décodage XY au niveau du point mémoire.

I.2.1 - Organisation par mot

La mémoire comporte M mots et N bits. Chaque ligne de mot permet de sélectionner un mot de la mémoire. Sur chaque ligne nous trouvons autant de points mémoire qu'il y a de bits dans le mot. Une mémoire organisée en M mots de N bits aura au minimum M lignes de mots et 2 N lignes de bits qui serviront à écrire ou lire les informations des bits du mot sélectionné. Nous montrons la configuration d'un bloc mémoire avec une telle organisation sur la figure 36.

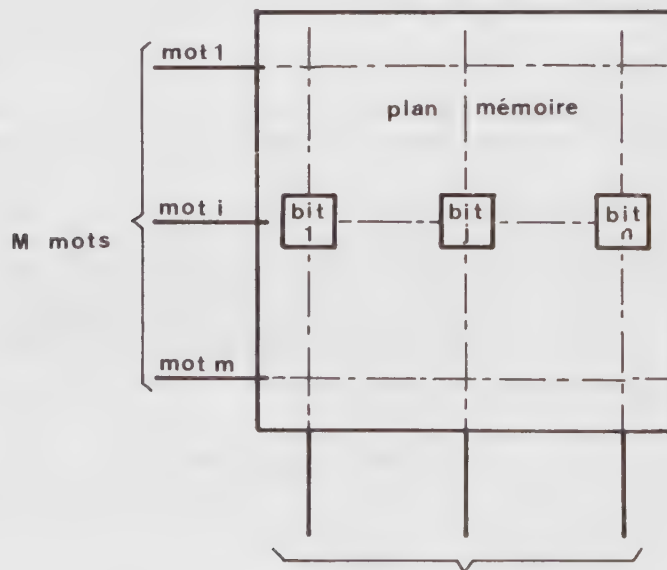


Figure 36 - Mémoire organisée par mot

I.2.2 - Organisation à pré-décodage XY - Système mémoire à trois dimensions

La mémoire est découpée en plans ; chaque plan contient autant de cellules mémoires qu'il y a de mots et le nombre de plans est égal au nombre de bits de

chaque mot (figure 37). Les éléments dans le plan sont rangés comme dans une matrice en lignes et en colonnes. Pour avoir accès à l'un des éléments du plan, on sélectionne une ligne X_i et une colonne Y_j ; le seul élément atteint à la fois par X_i et Y_j est sensibilisé. Chaque plan possède également une ligne de sortie de l'information qui relie une électrode de chaque élément. Une telle organisation mémoire possède un décodage partiel interne, aussi a-t-elle un nombre de sorties plus faible et des circuits périphériques de moindre complexité qu'une mémoire organisée par mot (pour les complexités usuelles $M \gg N$).

I.2.3 - Mémoire vive et mémoire modifiable

Une mémoire vive doit permettre, à tout instant, l'accès à n'importe quel mot, pour un cycle d'écriture comme pour un cycle de lecture. Dans une mémoire morte à contenu modifiable, seule la lecture est une opération normale. L'écriture n'intervient qu'à intervalles très espacés et souvent pour modifier le contenu entier de la mémoire, le fait même de réécrire toute la mémoire pour ne modifier qu'un seul bit n'est pas aberrant. Nous pouvons envisager les possibilités suivantes en mémoire modifiable :

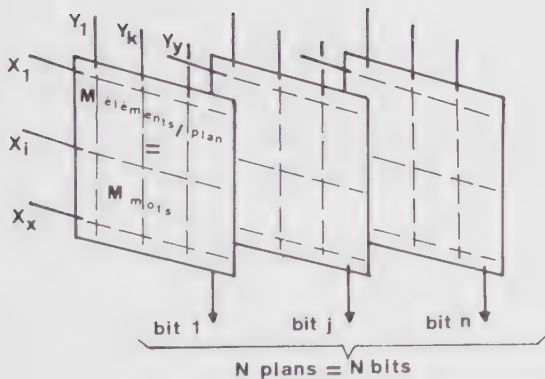


Figure 37

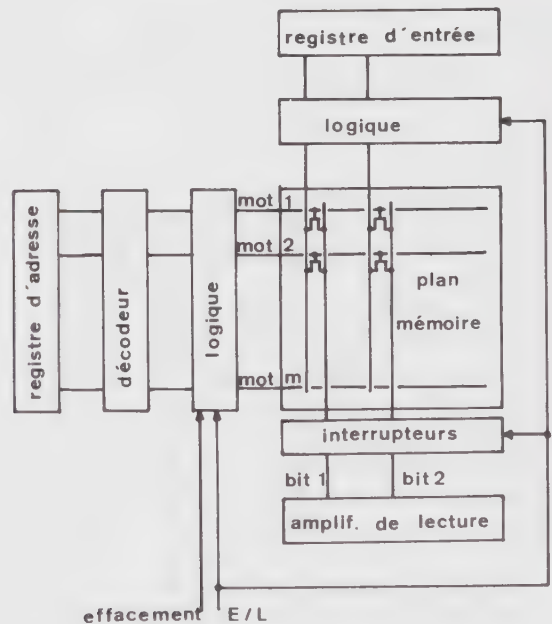


Figure 38

1 - Organisation identique à celle des mémoires vives ; la différence entre les deux types de mémoires peut se situer au niveau des caractéristiques des iso-

lants et des impulsions d'écriture.

2 - La phase d'écriture est modifiée par un effacement général de la mémoire. Les circuits périphériques sont alors simplifiés.

3 - Les circuits d'écriture sont totalement séparés du système dans lequel travaille normalement la mémoire. On peut alors envisager des circuits périphériques de lecture plus rapides avec les mêmes organisations que celles des mémoires mortes traditionnelles.

Nous venons de définir les différentes étapes de fonctionnement du T.M.I₁.I₂. S. et nous avons envisagé les diverses configurations de mémoires ayant un intérêt pratique. L'étude de ces configurations fera l'objet du chapitre II.

Chapitre II

ETUDES DES ORGANISATIONS DE MEMOIRES A T.M.I₁.I₂.S.

Nous allons maintenant étudier toutes les possibilités d'organisation et de fonctionnement d'une mémoire à T.M.I₁.I₂.S. selon que l'on veuille ou non utiliser des caissons isolants, selon que la mémoire est organisée par mots ou en XY et enfin selon que l'on veuille réaliser une mémoire vive ou une mémoire morte à contenu modifiable.

II.1 - MEMOIRES A T.M.I₁.I₂.S. SANS CAISSON D'ISOLEMENT

Le substrat est équipotentiel sur tout le circuit. On ne dispose donc que de trois électrodes pour les liaisons nécessaires à la réalisation d'une mémoire.

II.1.1 - Organisation par mot

Les lignes de sortie de l'information sont constituées par l'une des diffusions ; il ne reste que deux combinaisons possibles :

- la ligne de mot est constituée par les grilles,
- la ligne de mot est constituée par l'autre diffusion.

II.1.1.1 - Mémoire_vive

Parce qu'il est impossible, dans la phase écriture d'un "1" d'isoler les T.M.I₁.I₂.S. reliés par la grille, la ligne de mot est obligatoirement constituée par des grilles et l'écriture comporte deux étapes :

- . effacement (ou RA1) : application de V_g^+ sur la grille
- . écriture sélective : application de V_g^- sur la grille et contrôle de l'information par le potentiel du canal.

Le schéma d'interconnexion du plan mémoire se trouve sur la figure 38. En fixant le potentiel du substrat à la masse, nous pouvons effectuer un cycle complet de la manière suivante :

Ecriture : 1 - effacement : V_g^+ sur le mot sélectionné ; V_{g_0} sur les autres mots ; potentiel des diffusions indifférent.

2 - écriture sélective : V_g^- sur le mot sélectionné ; V_{g_0} sur les autres mots ; bits à faire basculer à l'état "0" ; drain à la masse ; autres bits : drains

à V_p . La deuxième diffusion de chaque bit est isolée de son amplificateur de lecture. La tension V_p est choisie sur le cycle d'hystérésis de l'élément de telle sorte que $|V_g^-| - |V_p|$ soit inférieur à l'amplitude de la tension de seuil de dépiégeage.

Lecture : - V_{g1} sur le mot sélectionné, V_{g0} sur les autres mots, V_{D1} sur tous les drains, lignes de sortie de l'information reliées aux amplificateurs de lecture.

La tension de repos des grilles (V_{g0}) doit être telle qu'en lecture les T.M.I₁.I₂.S. non sélectionnés sont bloqués. Cette tension sera choisie sur les cycles d'hystérésis de l'élément.

Une autre manière d'effectuer l'effacement est possible ; application de $-V_g^+$ sur le substrat, le mot sélectionné étant à V_{g0} et les autres mots à une tension de protection V_{gp} . Il faut dans ce cas veiller à ce que les jonctions ne soient pas polarisées en direct.

II.1.1.2 - Mémoire à contenu modifiable

Nous considérerons le cas où l'écriture commence par un effacement général de la mémoire. Cet effacement peut être obtenu par une impulsion sur le substrat, négative par rapport aux grilles ou, sur les grilles, positive par rapport au substrat.

a - La ligne de mot est constituée par une diffusion : (figure 39)

Ecriture sélective : la ligne de mot sélectionnée est à la masse, les autres mots sont portés à V_p ; les grilles des bits à écriture à "0" sont portées à V_g^- et les autres, à laisser à "1", sont à V_{g0} .

Lecture : V_{D1} sur la ligne de mot sélectionnée ; V_{g1} sur toutes les grilles ; les lignes de sortie de l'information sont reliées aux amplificateurs de lecture.

b - La ligne de mot est constituée par les grilles

Mis à part l'effacement général, les cycles d'écriture et de lecture sont identiques à ceux de la mémoire vive de même organisation.

Le cas a ne présente aucun avantage par rapport au cas b. Il nécessite une prise de contact supplémentaire par élément M.I₁.I₂.S. ; il existe d'autre part des courants entre les lignes des mots protégés et la ligne de mot sélectionné.

Dans le cas où l'écriture des mémoires mortes à contenu modifiable se fait sur un montage séparé du système d'utilisation, il faut enlever du schéma de la figure 38 les blocs "logique" et "registre d'entrée" et les remplacer par une ligne d'alimentation pour obtenir la configuration du système en lecture.

II.1.2 - Organisation à "pré-décodage" XY

Cette configuration est impossible pour les mémoires vives à cause de l'impossibilité d'écrire sélectivement les T.M.I₁.I₂.S. reliés par la grille quand le canal n'est pas formé entre les diffusions.

Pour les mémoires modifiables, l'effacement peut se faire sur toute la mémoire, sans sélection, en portant toutes les grilles à V_g^+ par rapport au substrat ou le substrat à $-V_g^+$, les grilles étant à la masse. La mémoire est alors remise à "1".

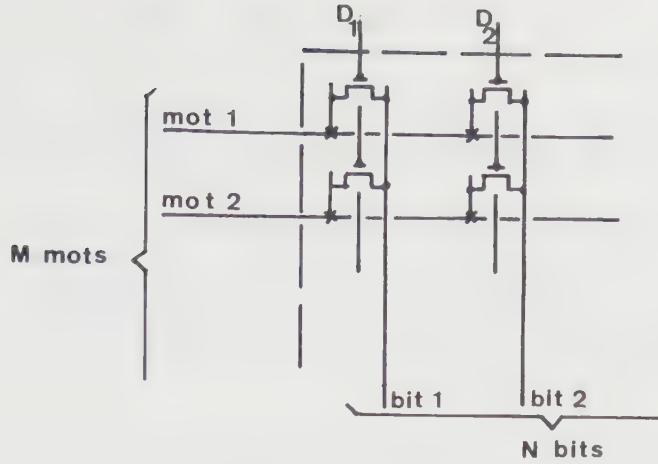


Figure 39

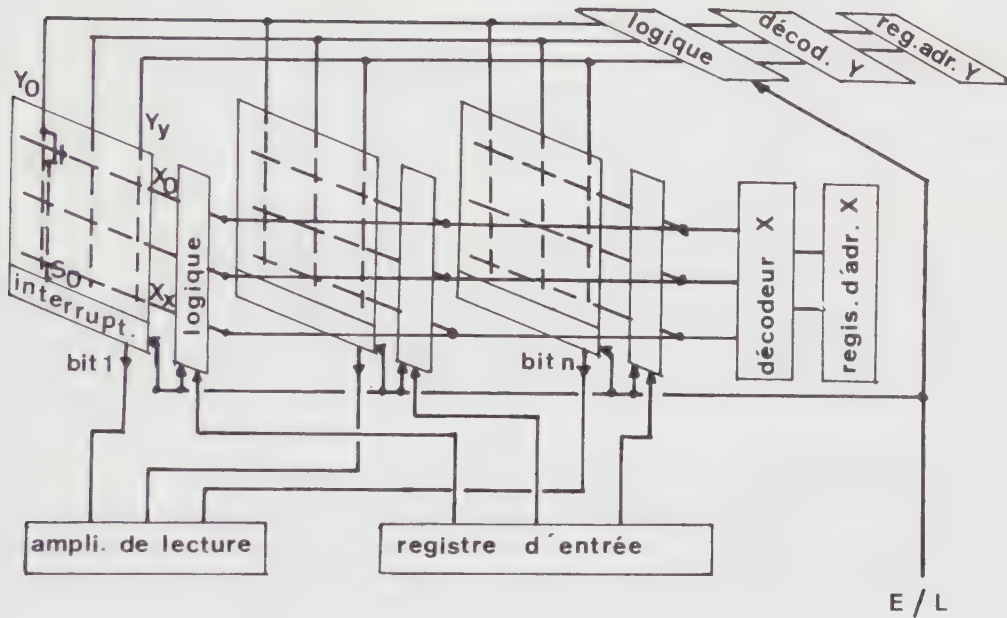


Figure 40

Supposons que l'on veuille écrire sélectivement le mot $X_i Y_j$:

Ecriture sélective

Pour faire basculer l'élément (écriture du "0") on peut :

a - Appliquer V_g^- sur X_i , la ligne Y_j étant à la masse ; il faut alors protéger les autres bits de la ligne X_i en appliquant une tension de protection sur les autres lignes Y . Le substrat est conservé à la masse.

b - Appliquer kV_g^- (avec $0 < k < 1$) sur X_i et $-(1-k)V_g^-$ sur Y_j . Les autres lignes X et Y sont laissées à leur tension de repos, le substrat est porté à $-(1-k)V_g^-$.

Les deux fonctionnements précédents sont identiques, il n'y a qu'un décalage de $|V_g^-|/2$ (pour $k = 1/2$) de toutes les tensions appliquées. En a toutes les ten-

sions sont négatives, en b elles sont des deux polarités et d'amplitude moitié.

Pour rester sur un bit à l'état d'effacement (stocker "1") on peut :

c - Soit bloquer le décodage en X (toutes les grilles du plan sont au potentiel de repos). Il faut alors un décodage X ou un circuit de sortie du décodeur X par plan.

d - Soit bloquer le décodage en Y, c'est-à-dire en a. appliquer la tension de protection sur toutes les lignes Y du plan et en b. laisser toutes les lignes Y à leur potentiel de repos. Il faut donc dans ce cas un décodeur Y ou un circuit de sortie du décodeur Y par plan.

Lecture

Pour lire le mot $X_i Y_j$, on applique V_{g1} sur X_i et V_{D1} sur Y_j . Les lignes de sortie de l'information sont reliées aux amplificateurs de lecture.

La figure 40 représente la configuration du système mémoire avec sélection de l'information par action sur le décodeur X. Il suffit de placer les blocs "logique" sur les lignes Y pour se trouver dans l'autre configuration (cas d.)

Nous aurions également pu envisager la possibilité d'agir à la fois sur les lignes X et Y pour protéger l'état d'effacement. Cette solution ne semble pas présenter d'avantages à ce stade de l'étude.

II.2 - MEMOIRES A T.M.I₁.I₂.S. AVEC CAISONS D'ISOLEMENT

Le point mémoire avec caisson d'isolement possède quatre électrodes. Il s'agit de les relier en lignes et en colonnes de manière à réaliser une matrice. Comme précédemment, les lignes de sortie de l'information sont des barreaux diffusés.

II.2.1 - Organisation par mot

Il n'est pas possible de disposer de lignes séparées pour sélectionner un mot et y inscrire les informations voulues. Selon l'information à écrire, il faudra modifier la tension de la ligne de mot, nous aurons donc une écriture en deux étapes.

II.2.1.1 - Mémoire_vive

Ayant choisi une électrode pour la ligne de mot, nous avons quatre possibilités d'interconnexion des autres électrodes selon qu'elles sont parallèles aux lignes de mot ou aux lignes de sortie de l'information.

a) - La ligne de sélection mot est réalisée par les grilles

a.1 - Drains et substrats sont parallèles aux lignes de sortie de l'information (figure 41.a)

Nous supposons sélectionner le mot M_1 et écrire un "1" sur le premier bit et un "0" sur le second bit. Plusieurs cycles sont possibles pour l'écriture :

• Ecriture avec remise à zéro (RAZ)

effacement : M_1 à V_g^- , autres mots et drains à la masse,

écriture : M_1 à la masse, autres mots à V_{g_p} , substrat 1 à $-V_g^+$; substrat 2 à la masse.

. Écriture avec remise à "1" (RA1)

effacement : M_1 à la masse, autres mots à V_{g_p} , tous les substrats à $-V_g^+$.

écriture : M_1 à V_g^- , autres mots à la masse, drain 1 à V_p , drain 2 à la masse.

On peut encore imaginer un troisième cycle d'écriture avec :

1ère phase : écriture des "1" (identique à l'écriture sélective du cas avec RAZ) ;

2ème phase : écriture des "0" (identique à l'écriture sélective du cas avec RA1).

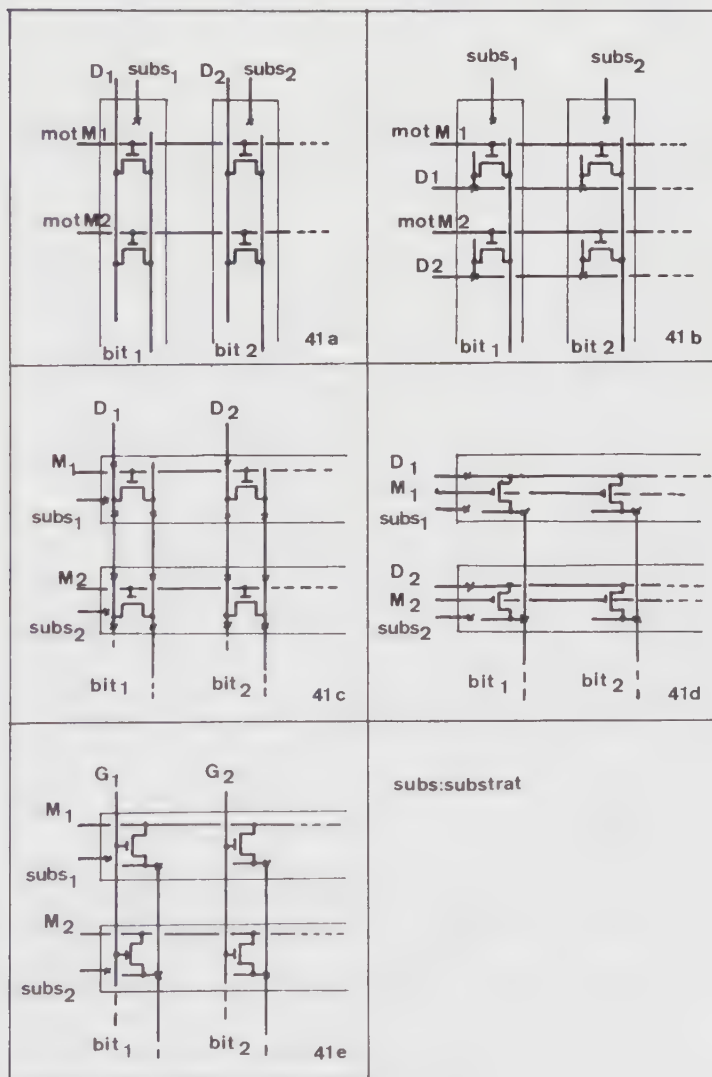


Figure 41

Dans l'écriture avec RA1 tous les substrats peuvent être réunis, ce qui revient à supprimer les caissons. On retrouve alors le même schéma que celui de la mémoire vive organisée par mot sans caisson d'isolement. Nous avons ici la restriction s'appliquant à tout circuit périphérique quand on applique une tension négative sur le substrat. Dans les deux autres modes de fonctionnement, les substrats peuvent être reliés aux sorties d'information par colonne quand la lecture de l'information est faite en courant.

Dans les trois cas, la lecture est faite dans les mêmes conditions : V_{g1} sur M_0 ; V_{D1} sur tous les drains ; les lignes de sortie de l'information sont reliées aux amplificateurs de lecture.

a.2 - La ligne de drain est parallèle à la ligne de mot (figure 41.b)

. Ecriture avec RA2

effacement : M_1 à V_g^- , autres lignes à leur tension de repos.

écriture : M_1 à la masse, autres mots à V_{gp} , drains flottants, lignes de sortie flottantes, substrat 1 à $-V_g^+$ et substrat 2 à la masse.

. Ecriture avec RA1

effacement : M_1 à la masse, autres mots à V_{gp} , tous les substrats à $-V_g^+$, tous les drains à $-V_g^+$ ou flottants, toutes les sorties d'information flottantes ou à $-V_g^+$.

écriture : M_1 à V_g^- , autres mots à la masse, drain 1 flottant, sortie d'information 1 à V_p , sortie 2 à la masse. Tous les transistors du mot M_1 sont passants dans cette phase d'écriture. Il y aura donc un courant débité entre les lignes d'information 1 et 2. Les transistors du mot M_1 n'auront pas leur canal équipotentiel. Nous risquons d'avoir un mauvais dépiégeage et une mauvaise protection.

Dans tous les cas de lecture en courant, nous pouvons relier les substrats et les sorties de l'information par colonne. La lecture se fait en fixant M_1 à V_{g1} , D_1 à V_{D1} et en reliant les sorties aux amplificateurs de lecture.

a.3 - Les caissons sont parallèles à la ligne de mot (figure 41.c)

. Ecriture avec RA1

effacement : lignes de mots à la masse, substrat 1 à $-V_g^+$, autres substrats à la masse.

écriture : M_1 à $-V_g^-$, autres mots à la masse, drain 1 à $-V_p$, drain 2 à la masse, substrats à la masse, sorties d'information flottantes.

lecture : M_1 à V_{g1} , tous les drains à V_{D1} , sorties d'information reliées aux amplificateurs de lecture.

a.4 - Les drains et les caissons sont parallèles aux lignes de mot (figure 41.d)

. Ecriture avec RA1

- effacement : lignes de mot à la masse, substrat 1 à $-V_g^+$, autres substrats à la masse.
- écriture : M_1 à V_g^- , sortie d'information 1 à V_p , autres sorties d'information à la masse, drains flottants. Comme en a.2 avec RA1 nous aurons ici des courants à travers les transistors du mot M_1 .
- lecture de courant : M_1 à V_{g1} , drain 1 à V_{D1} , lignes de sortie d'information reliées aux amplificateurs de lecture.

b) - La ligne de sélection mot est réalisée par les drains

On pourrait ici citer les cas a.2 et a.4 dans lesquels on peut considérer que les drains sont groupés en lignes de mot. Nous avons enfin la configuration de la figure 41.e qui n'a pas été décrite :

. Ecriture avec RA1

- effacement : substrat 1 à $-V_g^+$, autres substrats à la masse, toutes les grilles à la masse, drains et sorties d'information flottantes ou à $-V_g^+$.
- écriture : substrats à la masse, grille 1 à V_g^- , autres grilles à la masse, mot 1 à la masse, autres mots à V_p , sorties flottantes. Là encore, il y aura une circulation de courant pendant l'écriture entre les lignes de mot M_1 et M_2 .

. Ecriture avec RAZ

- effacement : toutes grilles à V_g^- , mot 1 à la masse, autres mots à V_p . Sorties d'information flottantes. Ici aussi, il y a circulation de courant (entre M_1 et M_2 par exemple).
- écriture : substrat 1 à $-V_g^+$, autres substrats à la masse, grille 1 à la masse, autres grilles à V_{g_p} .
- lecture : toutes grilles à V_{g1} , et pour une lecture en courant, mot 0 à V_{D1} et lignes de sortie reliées aux amplificateurs de lecture.

Nous venons d'examiner, dans le cas d'une mémoire vive organisée par mot avec caissons d'isolement, toutes les organisations qui donnent une possibilité de fonctionnement. Certaines sont plus compliquées que d'autres. Nous allons essayer dès maintenant de faire un choix des solutions à retenir.

La solution a.2 exige la génération des mêmes types de séquences que le cas a.1 ; par contre, la surface du point mémoire est plus importante puisqu'elle demande une prise de contact supplémentaire. La solution a.1 avec RAZ permet de connecter directement tous les drains, ce qui diminue le nombre de sorties. La solution a.1 avec RA1 permet de supprimer les colonnes caissons (dans ce cas, une variation de potentiel du substrat entraîne la charge d'une capacité importante). Les solutions a.3 et a.4 demandent un nombre de sorties et une surface de point mémoire plus importants. La solution b avec RA1 présente les mêmes avantages et inconvénients que les solutions a.3 et a.4. La solution b avec RAZ exige le même type de séquences qu'en a.1 mais présente un point mémoire et un nombre de lignes plus importants. D'ailleurs, nous éliminons toutes les solutions qui demandent un débit de courant

continu pendant l'écriture. Ce courant occasionne une puissance dissipée supplémentaire et crée des variations de potentiel, dans les zones d'inversion, qui risquent de compromettre le résultat de l'écriture.

En conclusion, nous retiendrons principalement l'organisation a.1 qui présente une seule ligne par mot et le point mémoire le plus petit.

L'organisation générale du système mémoire reste semblable à celle donnée pour les mémoires vives organisées par mot sans caisson. Les circuits logiques d'attaque de la mémoire seront prévus pour générer les tensions définies dans les cycles décrits ci-dessus.

II.2.1.2 - Mémoire à contenu modifiable

Toutes les organisations envisagées pour les mémoires vives sont possibles ; toutefois, la réalisation des caissons à l'intérieur du plan mémoire ne présente pas d'intérêt dans le cas des mémoires modifiables. On peut effacer tout le contenu de ces mémoires avant de les réécrire et elles sont écrites à intervalles très espacés par un système spécifique à l'écriture. La simplification des circuits d'écriture et la diminution des tensions employées deviennent secondaires.

Afin de pouvoir disposer des circuits périphériques sur le même substrat, nous serons quand même dans l'obligation d'utiliser une méthode d'isolement avec les mémoires mortes à contenu modifiable.

II.2.2 - Organisation à décodage XY

Là encore, l'électrode de lecture commune à tous les éléments d'un plan sera obligatoirement une diffusion.

II.2.2.1 - Mémoire vive

Le décodage à la lecture est réalisé en appliquant une différence de potentiel entre drain et source d'une part, et entre grille et source d'autre part. L'écriture impose l'application d'une tension entre grille et substrat à l'étape où il n'y a pas de canal d'inversion. Les diffusions dans ce cas ne peuvent contrôler l'écriture. Cela signifie que pour avoir un accès XY, il faut disposer les caissons perpendiculairement aux lignes de grille. Nous pourrions disposer les grilles réunies en lignes X et nous aurons deux lignes de commande (drains et substrats) par colonne Y.

Afin d'écrire à volonté un "0" ou un "1" dans chaque bit du mot sélectionné, il faut pouvoir inverser les polarités de la tension appliquée entre les lignes X et Y (substrat). Nous avons la possibilité de réaliser cette fonction de plusieurs manières :

1 - Nous pouvons disposer, sur toutes les lignes de commande de chaque plan mémoire, un circuit commandé par l'information à enregistrer. Ce système multiplie les circuits périphériques mais permet une écriture en une seule étape. L'organisation d'un tel système est donnée figure 42. Supposons que nous voulions sélectionner le mot (Xo, Yo, Bo), nous pouvons décrire les cycles suivants :

- . écriture d'un "0" : Xo porté à $k V_g^-$; drain Yo et substrat Bo à $-(1-k)V_g^-$; sortie So flottante (les lignes drain et source peuvent

être inversées). Les sorties sont coupées des amplificateurs de lecture et les autres lignes sont laissées à leur potentiel de repos.

- . écriture d'un "1" : il suffit de remplacer Vg^- par Vg^+ dans le paragraphe ci-dessus consacré à l'écriture du "0".

Lecture

Pour une lecture en courant les lignes X_0 et Y_0 sont portées respectivement à Vg_1 et V_{D1} et les sorties d'information sont reliées aux amplificateurs de lecture.

Les substrats et les sorties d'information peuvent être reliées par colonne.

2 - Le nombre des périphériques peut être diminué en effectuant une écriture en deux étapes : effacement - écriture sélective. Le mot sélectionné est d'abord remis à zéro (ou à "1"), puis lors de l'écriture sélective les circuits d'attaque X ou Y des plans des bits à laisser à l'état d'effacement sont bloqués ; les autres bits sont normalement basculés dans l'autre état.

Nous avons représenté figure 43 le schéma correspondant à une écriture sélective grâce aux blocs placés sur les lignes de grille. On décrit ci-dessous un cycle en deux étapes : écriture sélective des "0" suivie d'une écriture sélective des "1". On pourrait également avoir des cycles commençant par une RAZ ou une RA1.

- . écriture des "0" : Y_0 sortie et substrat à $-(1-k)Vg^-$, drains flottants : X_0 selon les plans, à kVg^- ("0") ou à sa tension de repos ("1").
- . écriture des "1" : Vg^- est remplacée par Vg^+ dans le paragraphe ci-dessus.
- . lecture : X_0 et Y_0 sont portés respectivement à Vg_1 et V_{D1} ; les sorties d'information sont reliées aux amplificateurs de lecture.

Sur la figure 44, nous avons représenté l'organisation correspondant à une écriture sélective grâce aux blocs placés sur les diffusions. Nous avons la possibilité d'avoir des circuits périphériques assez simples en ne faisant un circuit spécifique à chaque plan que pour les diffusions, les substrats étant reliés directement entre plans, le cycle commence alors par une RA1 :

- effacement : X_0 à kVg^+ ; substrat 0 à $-(1-k)Vg^+$.
- écriture sélective : X_0 à kVg^- ; substrat 0 à $-(1-k)Vg^-$ et selon les plans : diffusion 0 à $-(1-k)Vg^-$ ("0") ou à son potentiel de repos ("1").
- lecture : X_0 et Y_0 sont portés respectivement à Vg_1 et V_{D1} ; les sorties d'information sont reliées aux amplificateurs de lecture.

II.2.2.2 - Mémoire à contenu modifiable

En mémoire morte à contenu modifiable, l'utilisation de cycles d'écriture en deux phases n'est pas un inconvénient. Nous ne retiendrons donc que le processus qui consiste à faire un effacement général, soit avec $-Vg^+$ sur le substrat et toutes les grilles à la masse, soit avec Vg^+ sur les grilles, le substrat étant à la

masse. Plusieurs solutions simples peuvent être utilisées pour l'écriture sélective :

1 - D'une manière analogue aux mémoires organisées par mot, mais en protégeant toutes les lignes Y non sélectionnées par une tension de protection ; il faut un bloc spécifique à chaque plan du côté Y.

2 - En supposant que les diffusions flottantes puissent alimenter la couche d'inversion pour imposer le potentiel du substrat en surface du silicium, on applique :

V_g^- sur X_0 ; lignes Y_0 et sorties d'information flottantes ; autres lignes Y à une tension de protection V_p^- et, selon les plans, substrat à la masse ("0") ou à la tension de protection V_p ("1").

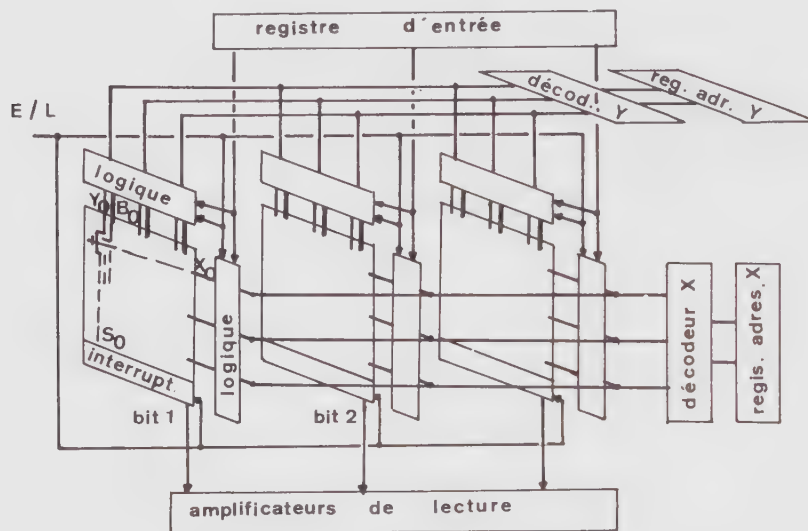


Figure 42

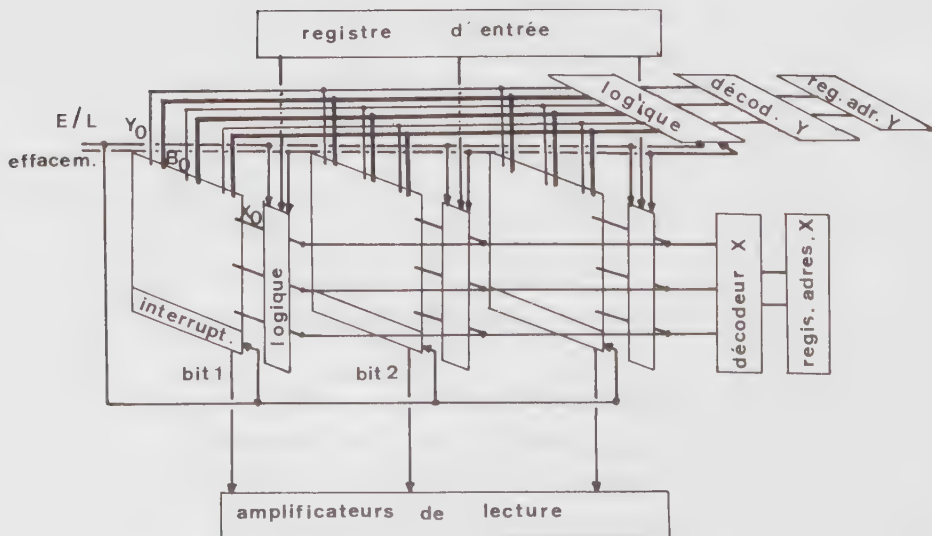


Figure 43

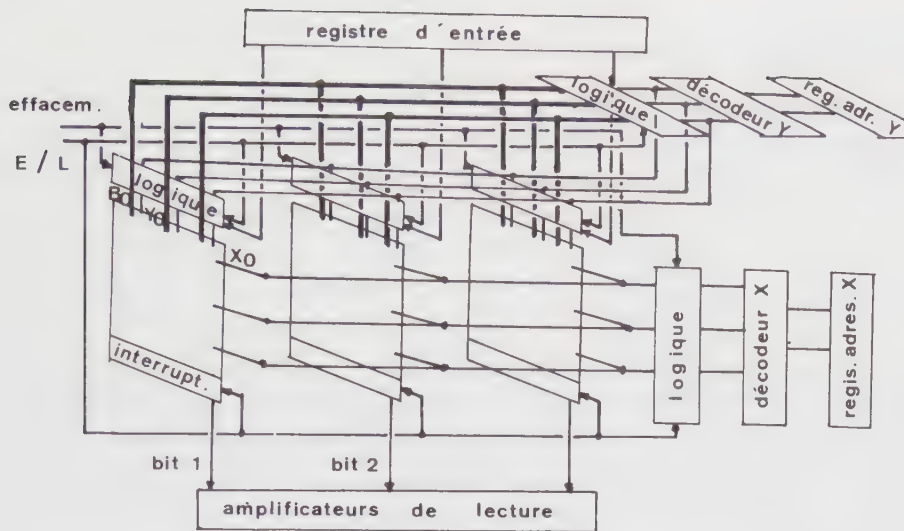


Figure 44

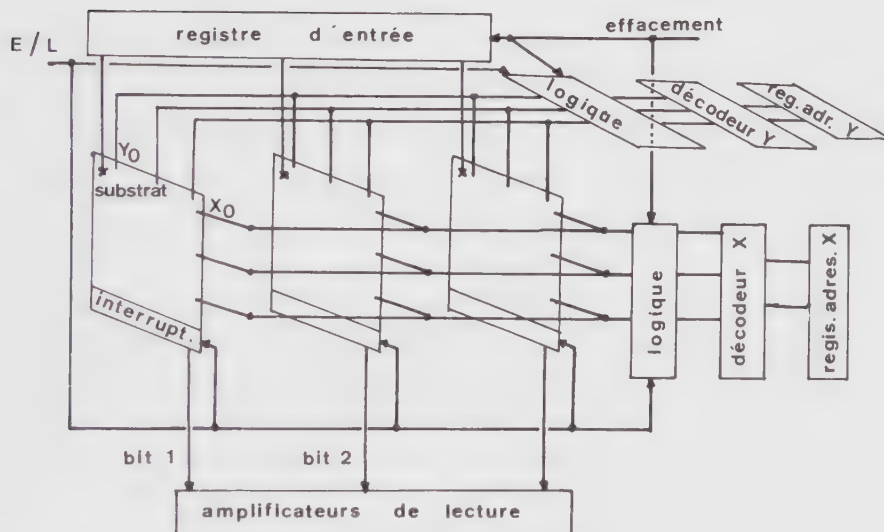


Figure 45

La lecture se fait toujours de la même manière ; V_{g1} sur X_0 ; V_{D1} sur Y_0 ; sorties d'information reliées aux amplificateurs de lecture. Cette dernière configuration est présentée sur la figure 45.

III.3 - CONCLUSIONS SUR LES ORGANISATIONS MEMOIRES

II.3.1 - Mémoires vives

Nous avons rappelé dans le tableau de la figure 46 les principales caracté-

ristiques des divers types de mémoires vives dont les organisations ont été étudiées ci-dessus. Un facteur de choix important est la rapidité que l'on exige du système mémoire.

a - Système mémoire rapide

Nous n'avons pas encore mis en évidence sur l'élément $M.I_1.I_2.S.$ qu'il pouvait commuter pour des durées d'impulsions inférieures à 1 microseconde. Par contre, le temps de lecture n'est limité que par les possibilités des circuits périphériques. Pour avoir à la lecture des temps d'accès inférieurs à 100 nanosecondes, les circuits périphériques doivent être réalisés à l'aide de transistors bipolaires. En raison des valeurs des impulsions d'écriture, une partie au moins des circuits périphériques sera réalisée en éléments discrets. La réalisation complète des circuits périphériques à l'extérieur de la mémoire limite le nombre de points mémoires que l'on peut intégrer sur le même substrat à cause du nombre de sorties.

La réalisation de mémoires comportant un grand nombre de mots de peu de bits (ex. 1024 mots de 1 bit) impose le choix d'une organisation XY. Pour réaliser celle-ci, nous avons vu qu'il était obligatoire d'avoir des caissons d'isolement à l'intérieur du plan mémoire.

La réalisation des caissons sur les mémoires organisées en mot apporte quelques avantages ; tenue en tension des éléments d'attaque des lignes plus faible, possibilité de commande par tension unipolaire. Ces avantages ne semblent pas compenser l'augmentation de surface du point mémoire et l'augmentation de complexité du processus technologique. En résumé, pour les mémoires vives à lecture rapide, deux solutions semblent présenter de sérieux avantages :

- Mémoire de faible complexité : substrat équipotentiel, organisation par mot.
- Mémoire comportant beaucoup de mots de peu de bits (ex. : 1024 mots de 1 bit) : réalisation de caissons, organisation XY.

b - Système mémoire lente

Nous entendons par mémoire lente une mémoire ayant un temps d'accès de l'ordre de la microseconde. Dans ces conditions, il devient possible de réaliser une partie des circuits périphériques sur le même substrat. Une solution intéressante consiste à réaliser une mémoire à accès XY avec des circuits périphériques intégrés à T.MOS. Cette solution qui exige une technologie plus compliquée, présente l'avantage de permettre notamment un nombre d'entrées et de sorties très faible par rapport aux autres solutions.

II.3.2 - Mémoire morte à contenu modifiable

Les options choisies pour les mémoires vives restent possibles pour les mémoires modifiables. Cependant, parce que dans ce type de mémoire, seule la lecture est une opération normale, nous pouvons envisager des solutions plus simples. Que l'on veuille réaliser un système rapide ou lent, organisé en mot ou en XY, il n'est pas nécessaire d'avoir des caissons d'isolement à l'intérieur du plan mémoire quand on accepte un effacement général de la mémoire.

Seule l'intégration de circuits périphériques (notamment ceux commandant les

MEMOIRE VIVE								
	PERIPHERIQUES EXTERIEURS				PERIPHERIQUES INTEGRES			
	SANS CAISSON		AVEC CAISSONS		SANS CAISSON		AVEC CAISSONS	
	MOT	XY	MOT	XY	MOT	XY	MOT	XY
TECHNOLOGIE	± M.N.O.S.T		MNOST · 1 masque mini (diffusion N')	MNOST · 1 masque mini (diffusion N')			MNOST · 1 masque mini (diffusion N') + évent. 1 masque grille p ^r périphériques	MNOST · 1 masque mini (diffusion N')
SURFACE DU POINT MEMOIRE (unité = Sa)	Sa = 1		# 2	# 2			# 2	# 2
ECRITURE EN 1 PHASE	non		non	oui			non	oui
POSSIBILITE DE COM-UNIPOLAIRE	oui mais impos- sible d'avoir les inter- de bit sur la puce		oui	oui			oui	oui
NOMBRE DE SORTIES p ^r UNE PUCE REALISANT UNE MATRICE CARREE DE N LIGNES ET N COLONNES	3N sans tenir compte		3N des polarisations et	$3\sqrt{N} + 1$			$\log_2 N + N$ des commandes spéciales	$2\log_2 N + 1$
CONFIGURATION	N MOTS DE N BITS		N MOTS DE N BITS	N ² MOTS DE 1 bit			N MOTS DE N BITS	N ² MOTS DE 1 bit
REMARQUES								
1- IMPLANTATION d'une puce de M mots de N bits	facile pour M ≠ N (ex: 32 mots 32 bits)		facile pour M ≠ N	facile pour N faible (ex: 1024 mots 1 bit)			facile pour M ≠ N	facile pour N faible
2- PERIPHERIQUES d'une mémoire M mots de N bits	décodage complexe p ^r M important tenue en tension # 2 V _e		décodage complexe p ^r M important, tenue en tension # V _e , C _{cais} importantes	tenue en tension # V _e , C _{cais} importantes			décodage complexe p ^r M important tenue en tension # V _e , C _{cais} importantes	tenue en tension # V _e , C _{cais} importantes

Figure 46

grilles des T.M.I₁.I₂.S.) justifie l'emploi de caissons pour les isoler des points mémoires.

Les solutions suivantes peuvent être envisagées :

a) mémoires rapides : intégration des points mémoires seuls ; périphériques extérieurs, à transistors bipolaires. Pour les mémoires importantes de M mots de N bits avec $M \gg N$: organisation XY.

b) mémoires lentes : intégration des circuits périphériques dans un caisson d'isolement, décodage incorporé. Pour les mémoires importantes (ex. : 1024 mots de 1 bit) : organisation XY.

En ce qui concerne l'opération d'écriture, celle-ci peut se faire sur un montage particulier à cette fonction. Ce montage ne nécessite pas la même optimisation que les circuits correspondants en mémoire vive. Ce montage peut être utilisé pour un nombre important de mémoires à contenu modifiable ; il est donc d'importance secondaire de minimiser son coût.

II.4 - PARTICULARITES DES CIRCUITS PERIPHERIQUES

Les lignes de commande des mémoires T.M.I₁.I₂.S. exigent des niveaux de tension multiples (et de polarités opposées dans certaines organisations). La génération de ces différents signaux, en fonction de l'étape de fonctionnement (RA1, RAZ, écriture, lecture) et de l'autorisation du décodeur, peut être réalisée par un circuit complexe. Ce type de circuit comporte un nombre important d'éléments. Disposer un de ces circuits à l'extrémité de chaque ligne de la mémoire entraîne une grande complexité du système et un coût élevé. Afin de diminuer le nombre de ces circuits, on peut les remplacer par un interrupteur commandé par le décodeur. Tous les interrupteurs ont alors un point commun relié à la sortie d'un générateur de niveaux qui délivre le signal correspondant à l'étape de fonctionnement. L'organisation d'un système qui applique ce principe est schématisé sur la figure 47.

Ce principe est utilisable quels que soient l'organisation (mot ou XY) et le cycle d'écriture choisis. Les interrupteurs doivent posséder des spécifications peu courantes :

- Commandés par le décodeur, ils doivent transmettre aux lignes des tensions de différents niveaux et éventuellement des deux polarités ;

- Bloqués, ils doivent avoir des tensions assez importantes (plusieurs dizaines de volts) ;

- Ils doivent, en outre, ne pas limiter les performances de vitesse de fonctionnement du circuit complet.

Sur un châssis d'écriture de mémoires à contenu modifiable, séparé du système de lecture, on peut utiliser des relais électromécaniques pour réaliser ces interrupteurs. Leur temps de commutation (de l'ordre d'une milliseconde) est négligeable devant celui des T.M.I₁.I₂.S. utilisés (de l'ordre de 100 millisecondes). Ils présentent l'avantage de pouvoir transmettre sans difficulté des tensions positives et négatives.

L'utilisation de transistors M.O.S. est une autre solution pour réaliser

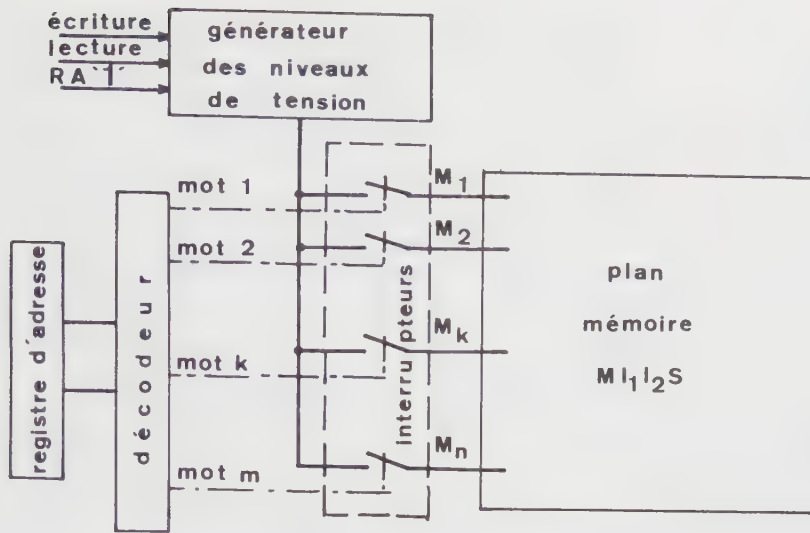


Figure 47

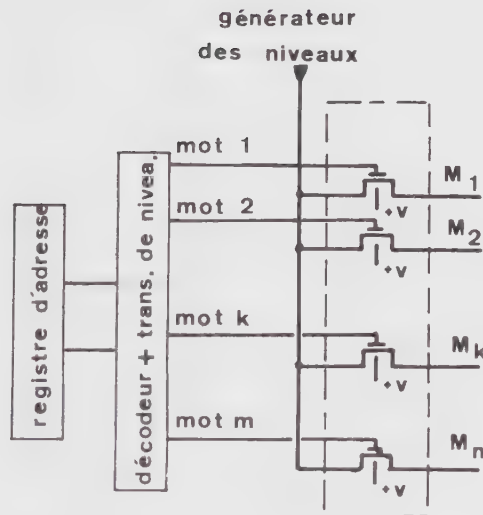


Figure 48

les interrupteurs de ligne (figure 48). Afin de transmettre des impulsions positives, le substrat de ces T.M.O.S. est porté à un potentiel supérieur à la plus haute tension appliquée. Les diodes doivent avoir des tenues en tension inverse (en volume et en surface) supérieures aux tensions appliquées et le T.M.O.S. d'une ligne non décodée ne doit pas être en perçage. Enfin, pour assurer une charge rapide des capacités de ligne, la géométrie des T.M.O.S. doit être importante.

Nous proposons, figure 49, un exemple de circuit complet de mémoire vive à T.M.I₁I₂S. organisée XY avec caissons d'isolement et circuits périphériques à T.M.O.S. Ce schéma n'a rien de définitif et nous pourrions lui apporter de nombreuses modifications :

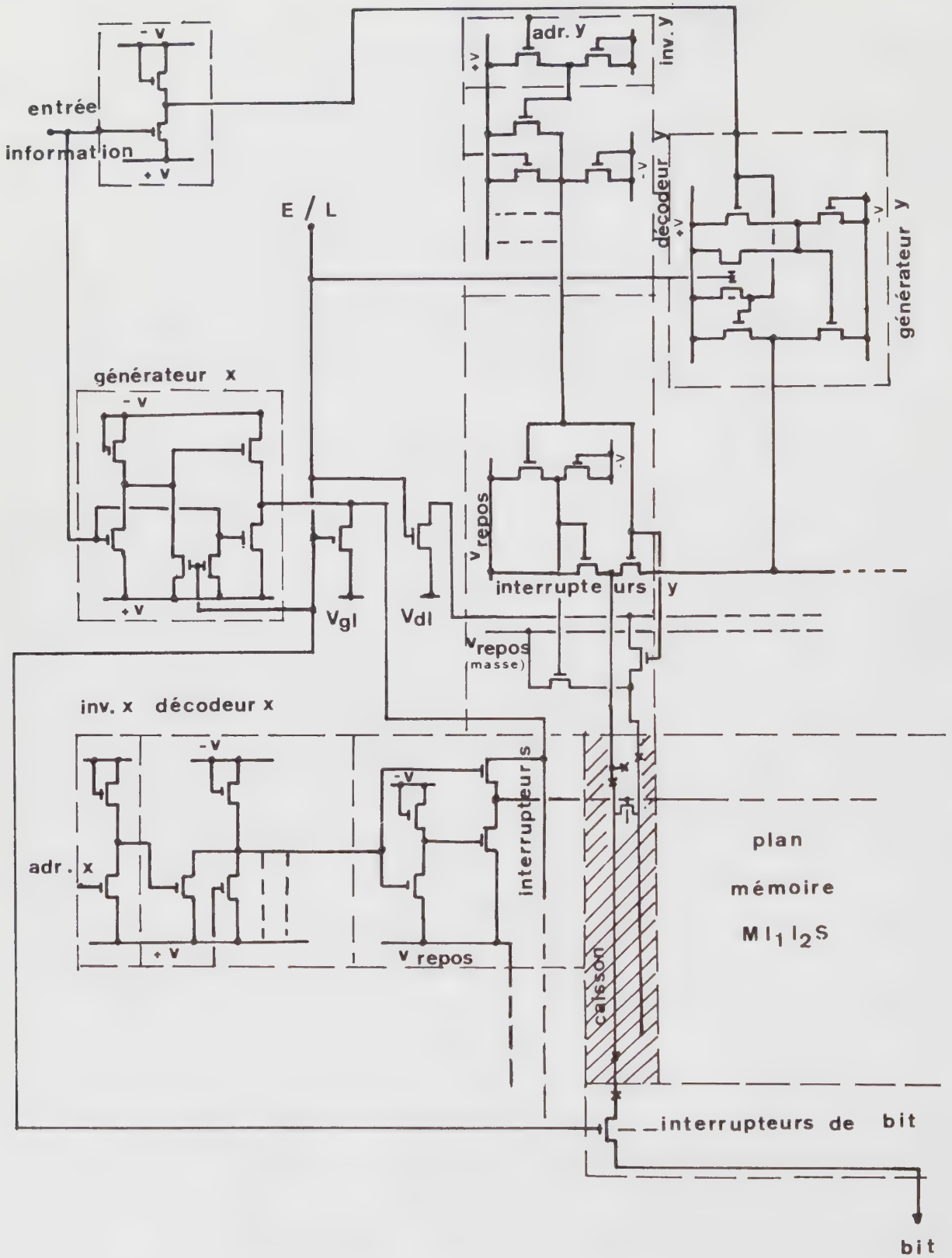


Figure 49

- Nous proposons un signal de sortie en courant. La lecture peut être faite en tension.

- Nous proposons des décodeurs à porte N.O.R., ceux-ci peuvent être remplacés par un décodage en arbre.

- Ce schéma donne une organisation de M mots (= XY) de 1 bit ; d'autres configurations peuvent être réalisées.

- Nous pourrions ajouter une sortie pour la sélection du plan mémoire.

- Les circuits de génération des signaux pourraient être améliorés par des compensations des variations des paramètres technologiques et par une sensibilité plus faible en température.

On notera sur le schéma la présence d'un deuxième T.M.O.S. interrupteur à l'extrémité des lignes, nécessaire pour ramener rapidement ces lignes à un potentiel de repos quand elles ne sont pas décodées.

Il faudrait environ 800 T.M.O.S. périphériques pour une mémoire de 1024 bits (matrice carrée de 32×32 : 1024 mots de 1 bit). L'encombrement du point mémoire avec la réalisation de caissons par colonne serait environ de 3 à $4000 \mu^2$. L'encombrement en circuit périphérique ramené par point mémoire serait légèrement supérieur à ce chiffre.

Nous proposons sur la figure 50 un exemple analogue, correspondant à une mémoire morte à contenu modifiable organisée XY avec circuits périphériques à transistors M.O.S. Dans cette réalisation, seuls les circuits attaquant les lignes de grille sont dans un caisson de manière à permettre l'effacement de la mémoire. La surface du point mémoire est plus faible que celle de la mémoire vive et le nombre d'éléments périphériques est légèrement diminué. Dans une structure identique à celle de la figure 50, l'effacement serait une RA1 en amenant le substrat de la mémoire à $-V_g^+$; pour cette opération, il faut veiller à ce que toutes les grilles soient maintenues à la masse pendant l'effacement et à ce que les diffusions réalisées sur le même substrat que la mémoire ne soient pas passantes.

Les particularités d'utilisation des T.M.I₁.I₂.S. ne semblent pas poser de problèmes insolubles. L'emploi de ces éléments avec une technologie silicium sur isolant, permettra d'obtenir sans opération supplémentaire des circuits périphériques isolés.

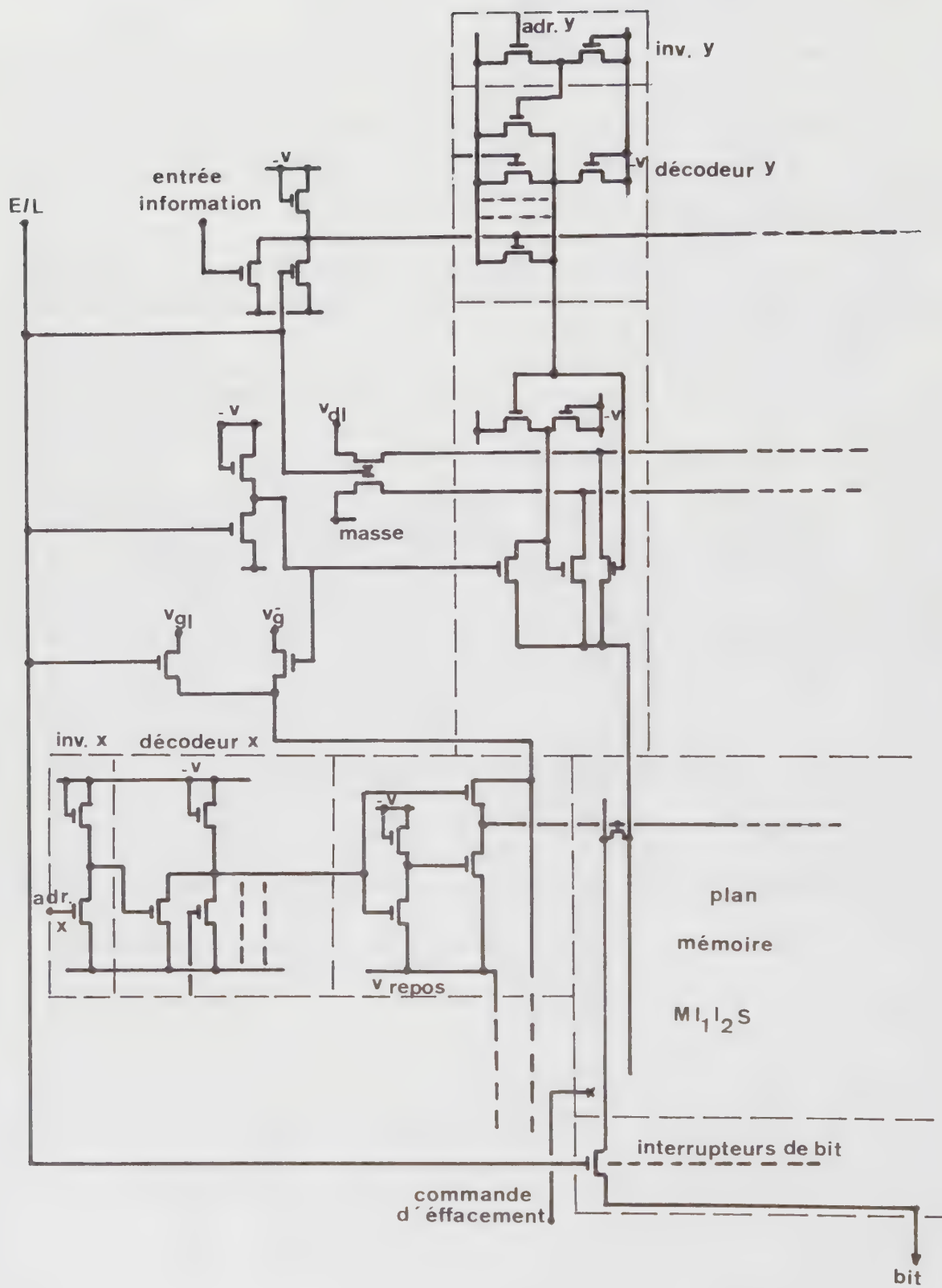


Figure 50

Chapitre III

EXPERIMENTATION

III.1 - CONDITIONS EXPERIMENTALES

Nous avons volontairement utilisé des modules de test d'une complexité assez faible, de manière à pouvoir analyser facilement les éventuels problèmes que pourrait poser l'utilisation des transistors mémoires M.I₁.I₂.S. dans un système. L'ensemble de test comporte une mémoire de 64 bits, un châssis simple permettant l'écriture manuelle des mémoires modifiables et le test des caractéristiques des éléments M.I₁.I₂.S. à l'intérieur de la mémoire, un montage permettant le test en écriture répétitive et un dernier montage permettant le test de la mémoire modifiable en utilisation normale (lecture). Nous avons en outre, utilisé le matériel classique de test des circuits intégrés ainsi qu'un testeur spécifique aux mémoires qui permet l'impression automatique des grandeurs analogiques (tension de seuil, courant de lecture,...).

III.1.1 - Module mémoire 64 bits

Nous avons réalisé un jeu de masques, nommé LEGE, permettant la fabrication des mémoires à T.M.I₁.I₂.S. Les masques sont composés de deux parties distinctes :

- La partie "LE" comporte des éléments de test isolés (transistors, diodes, capacités,...) qui permettent de caractériser la technologie et d'étudier les caractéristiques de base du phénomène mémoire M.I₁.I₂.S.

- La partie "GE" est réservée à une matrice carrée de 8 × 8 points mémoires. Les seuls périphériques associés à la mémoire sont des interrupteurs placés sur les lignes de sortie d'information.

En intégrant les motifs tests et le circuit complexe sur la même plaque de silicium, nous pouvons analyser plus facilement tout phénomène inattendu observé sur la mémoire et inversement nous pouvons étudier l'influence sur le fonctionnement du circuit complexe d'un phénomène observé sur un élément isolé. Sauf indications contraires, nous ne parlerons dans la suite que des résultats obtenus sur la mémoire 8 × 8.

III.1.1.1 - Différents masques

Le jeu de masques comporte onze niveaux permettant de faire des essais dans différentes technologies et, dans le cas de la mémoire, de pouvoir tester un fonctionnement par mot (substrat équipotentiel) et un fonctionnement en mémoire vive en

organisation XY (avec murs d'isolement diffusés sur substrat épitaxié). Le tableau suivant énumère les différents masques et la fonction qu'ils remplissent :

Numéro de niveau	F o n c t i o n	Type de résine à utiliser en fabrication
105 - 1	Ouverture drains et sources	négative
105 - 2	Ouverture grilles	négative
105 - 3	Ouverture contacts	positive
105 - 4 A	Gravure des métallisations (organisation par mot)	positive
105 - 7	Gravure de l'oxyde de passivation	négative
105 - 10	Ouverture drains, sources, grilles	négative
105 - 20	Gravure grilles (technologie silicium polycristallin)	négative
105 - 30	Ouverture des contacts (technologie silicium polycristallin)	positive
105 - 4 B	Gravure des métallisations (organisation XY)	positive
105 - 0 B	Ouverture des murs d'isolement	négative
105 - 1 B	Ouverture des diffusions N ⁺ (contacts sur les caissons).	négative

Les masques sont en chrome et leur polarité a été choisie de manière à utiliser, en fabrication des circuits, la polarité de résine photosensible qui a donné les meilleurs rendements.

Différentes technologies sont utilisables avec ces masques

Les échantillons ont été réalisés sur substrat N, de résistivité 3 à 6 Ωcm et d'orientation $\langle 111 \rangle$. L'élément T.M.I₁.I₂.S. fabriqué convient mal à la réalisation de mémoires vives ; nous ne décrirons donc pas la fabrication des murs d'isolement nécessaires à l'accès XY en mémoire vive. Nous décrivons ci-dessous l'enchaînement des opérations dans les différentes technologies utilisables avec notre jeu de masque. La plupart des détails de chaque opération importante a été donnée dans la première partie.

- Technologie "classique"

- nettoyage de la plaque,
- croissance d'oxyde thermique épais,
- réservation drain et source (masque 105 - 1),
- diffusion des impuretés bore,

- réoxydation,
- réservation grille (masque 105 - 2),
- croissance de SiO_2 fin,
- dépôt de Si_3N_4 ,
- dépôt de SiO_2 (pour la gravure du nitrure),
- gravure des contacts (masque 105 - 3),
- élimination du SiO_2 déposé,
- évaporation de l'aluminium,
- gravure de l'aluminium (masque 104 - 4 A),
- éventuellement, dépôt de SiO_2 de protection et gravure des ouvertures des plots de thermocompression (masque 105 - 7).

- Technologie "silicium polycristallin"

Buts_recherchés

- Formation de la grille avant diffusion,
- Isolants de grille recouverts aussitôt après leur formation (sans opération de couchage de résine et de gravure).

Enchaînement_des_opérations

- nettoyage de la plaque,
- croissance d'oxyde thermique épais,
- réservation drain, source, grille (masque 105 - 10),
- croissance grille SiO_2 fin, Si_3N_4 , silicium polycristallin, SiO_2 déposé,
- définition de la grille (masque 105 - 20),
- élimination du SiO_2 déposé,
- diffusion (ou implantation) d'impuretés de bore,
- dépôt de SiO_2 pour la gravure des contacts,
- gravure des contacts sur drain, source, grille (masque 105 - 30),
- évaporation de l'aluminium,
- gravure de l'aluminium (masque 105 - 4 A),
- éventuellement, dépôt de SiO_2 de protection et gravure (masque 105 - 7).

- Technologie "décapage HCl"

Buts_recherchés

- formation de la grille aussitôt après l'attaque chimique HCl,
- grille recouverte de son électrode aussitôt après sa formation.

Enchaînement_des_opérations

- décapage HCl,
- croissance grille : SiO_2 fin, Si_3N_4 , silicium polycristallin, SiO_2 déposé,
- définition grille (masque 105 - 20),
- élimination du SiO_2 déposé sur grille,
- croissance de SiO_2 (si le SiO_2 fin et le Si_3N_4 ont été enlevés partout) et dépôt de SiO_2 ,
- réservation drain, source, grille (masque 105 - 10),
- diffusion ou implantation d'impuretés de bore (et réoxydation),

- gravure des contacts sur drain, source, grille (masque 105 - 30),
- évaporation de l'aluminium,
- gravure des connexions (masque 105 - 4 A),
- éventuellement, dépôt de SiO_2 et gravure (masque 105 - 7).

Dans les deux dernières technologies, les isolants de grille sont soumis à des traitements à haute température, après leur formation, qui peuvent modifier leurs caractéristiques.

III.1.1.2.- Choix de la géométrie des éléments

Une optimisation des transistors mémoires exigerait une connaissance parfaite des cycles d'hystérésis de la tension de seuil, ainsi que de l'évolution de ces tensions de seuil au cours du temps. Nous avons mené, en parallèle, l'étude de l'élément de base de celle de son utilisation dans une mémoire. Dans ces conditions, nous nous sommes limités à donner au transistor mémoire une géométrie qui permet d'obtenir deux états facilement détectables.

Afin de pouvoir étudier le comportement de la mémoire en lecture rapide, nous avons choisi de lire le courant des transistors $\text{M.I}_1.\text{I}_2.\text{S.}$ passants à l'aide d'un amplificateur à transistors bipolaires. Cet amplificateur que nous décrirons rapidement, change d'état en sortie pour un courant d'entrée d'environ 200 μA .

Les structures de mémoires $\text{M.I}_1.\text{I}_2.\text{S.}$ étudiées ont toutes des épaisseurs d'isolant de grille de l'ordre de :

- pour le SiO_2 30 Å
- pour le Si_3N_4 550 Å

La capacité équivalente de grille est : $C_e = \frac{\epsilon_o \epsilon_{ox}}{l_e}$

avec : $l_e = l_{ox} + l_N \frac{\epsilon_{ox}}{\epsilon_N}$ soit dans notre cas : $l_e \neq 400 \text{ Å}$
et $C_e \neq 9.10^{-4} \text{ pf}/\mu^2$.

Les cycles de commutation des transistors $\text{M.I}_1.\text{I}_2.\text{S.}$ convenables pour une utilisation en mémoire modifiable, nous enseignent que nous pouvons espérer avoir une tension de seuil haute de l'ordre de 3,5 V après une période de rétention d'environ un an. La tension de seuil de l'état bas est voisine de zéro. L'état haut de la mémoire ("1") peut être lu avec une tension nulle entre grille et source. La tension de repos de lecture sur les grilles non sélectionnées peut être fixée à + 5 V ou + 6 V.

La mobilité de surface s'exprime par :

$$\mu = \frac{\mu_o}{1 + \theta(V_{g_s} - V_s)}$$

avec : $\mu_o \neq 300 \text{ cm}^2/\text{V.s}$ pour le substrat 5 Ωcm <111> choisi
 $V_{g_s} =$ tension grille - source $\neq 0$
 $V_s =$ tension de seuil de l'élément
 $\theta \neq 0,2 \text{ V}^{-1}$ pour les épaisseurs d'isolant considérées.

Appliquons la théorie simplifiée du transistor M.O.S. en saturation (référence 2)

$$I_D = \mu C_e \frac{Z}{2L} (V_{g_s} - V_s)^2$$

avec Z : largeur du canal
et L : longueur du canal.

Nous trouvons qu'une géométrie $\frac{Z}{L} = 3$ permet d'obtenir un courant de lecture de l'état "1" d'environ 300 μA , ce qui est suffisant, et un courant de lecture de l'état "0" très inférieur au seuil de l'amplificateur.

La géométrie des interrupteurs des lignes de sortie est choisie pour entraîner une chute faible de la tension entre grille et source. Un rapport $\frac{Z}{L} \neq 15$ pour une tension $V_{g_s} - V_s \neq 5$ V donne à l'interrupteur une résistance d'environ 600 Ω . Pour les courants de lecture normaux, la chute de tension dans l'interrupteur est alors très faible.

Nous donnons dans les tableaux de la figure 51 les principales caractéristiques géométriques et électriques de la mémoire LEGE 8 $\times$ 8.

La figure 52 est une photo du circuit réalisé en technologie "classique".

III.1.2 - Montages d'étude

Un premier montage permet l'étude statique des mémoires montées en boîtier. Il consiste en une série d'interrupteurs placés à l'extrémité de chaque ligne. Nous pouvons ainsi vérifier que le dispositif monté est de bonne qualité, c'est-à-dire :

- qu'il ne présente pas de défauts de court-circuit,
- que les tenues en tension des lignes sont suffisantes,
- qu'il commute normalement,
- que les courants de lecture sont ceux espérés.

Nous pouvons atteindre isolément chaque transistor $M.I_1.I_2.S.$ de façon à en tracer les caractéristiques. Ce montage peut, en outre, être utilisé pour écrire manuellement les mémoires qui seront éprouvées en lecture.

Nous avons également réalisé une maquette permettant une lecture rapide pour tester les mémoires mortes à contenu modifiable en utilisation normale. Le schéma de principe de la maquette est représenté sur la figure 53. Elle se compose essentiellement d'un décodeur "en arbre", à transistors bipolaires, et de huit amplificateurs de lecture, également à transistors bipolaires. Quelques circuits logiques et une horloge permettent d'interroger successivement tous les mots de la mémoire.

Le schéma de l'amplificateur de lecture à seuil en courant est donné sur la figure 54. Son principe est celui d'un amplificateur différentiel avec un circuit de contre-réaction composé de deux diodes. Il permet d'avoir une très faible excursion de tension à l'entrée. Le temps de propagation de l'amplificateur est environ de 15 nanosecondes.

Le circuit de décodage est représenté figure 55. Sa structure permet un décodage très rapide. La vitesse dépend essentiellement de la constante de temps en sortie de l'arbre. La mémoire 8 $\times$ 8 présente de très faibles capacités sur les lignes de mots ($\neq 2,5$ pF), aussi nous n'aurons pas de limitation de vitesse à cause de cette capacité.

Ces circuits, amplificateurs de lecture et décodeur en arbre, sont réalisés au laboratoire sous forme intégrée pour être associés à une mémoire morte à T.M.O.S. (références 20 et 21).

MEMOIRE M112S 8x8

masque LEGE

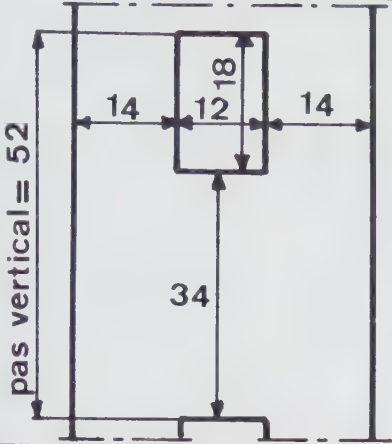
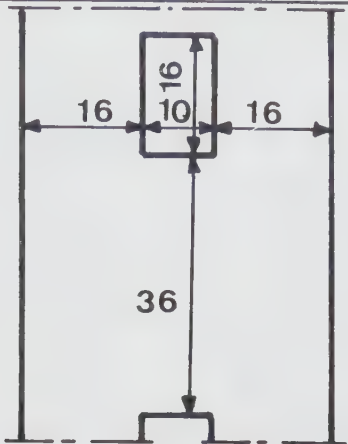
motif mémoire

dimensions de la puce découpée: 1440 x 1440 μ^2

surface en éléments actifs (intérieure aux murs): 660 x 730 μ^2

nature des cotes	cotes sur masque en μ	cotes sur circuit en μ
plots diffusés masque 105.1		
ouverture grille masque 105.2 (transistor mémoire)		
ouverture grille masque 105.2 (transistor interrupteur)		
ouverture contacts masques 105.3 105.30		
metallisations grille memoire masques 105.4A 105.4B		
connections alu. masques 105.4A 105.4B		
plots thermocompres. masques 105.4A 105.4B - - - ouvertures masque 105.7		

Figure 51.a

nature des cotes	cotes sur masque en μ	cotes sur circuit en μ
ouverture D.S.G transistor mémoire masque 105.10		
definition grille masque 105.20		
ouverture contacts sur grille SiPo. masque 105.30		

largeur des ouvertures murs 8 μ mini (masque 105.0B)

distance murs/composants 17 μ mini

distance contacts_ bords de diffusion 2 μ mini

recouvrement metallisation/ contact 6 μ mini

Figure 51.b

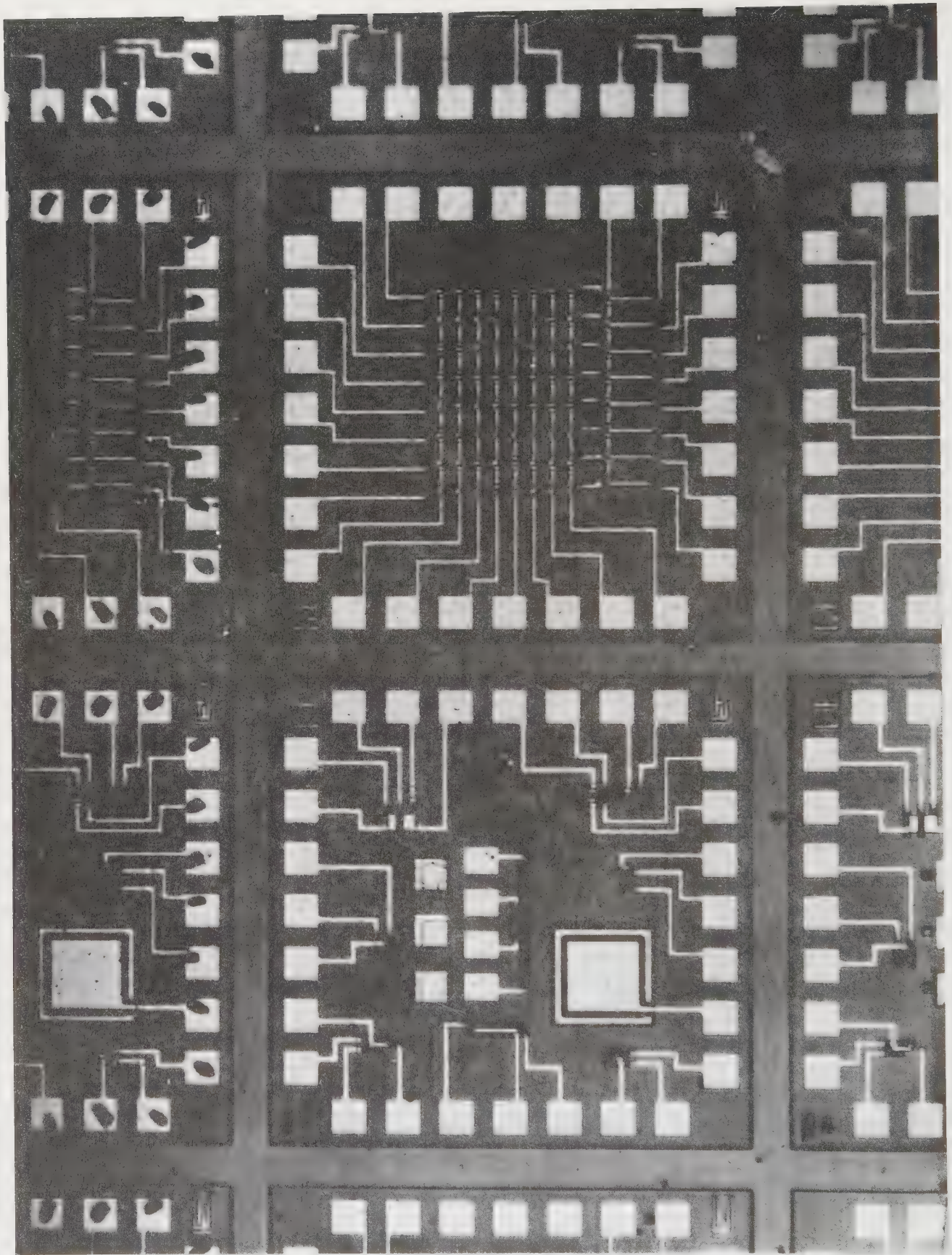


Figure 52

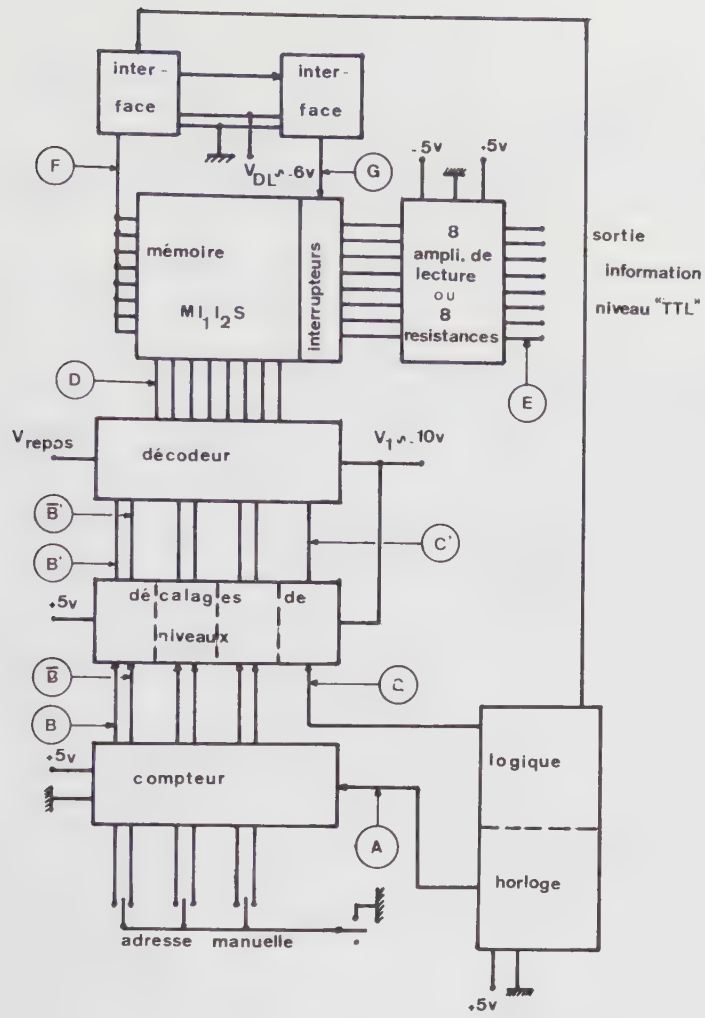


Figure 53

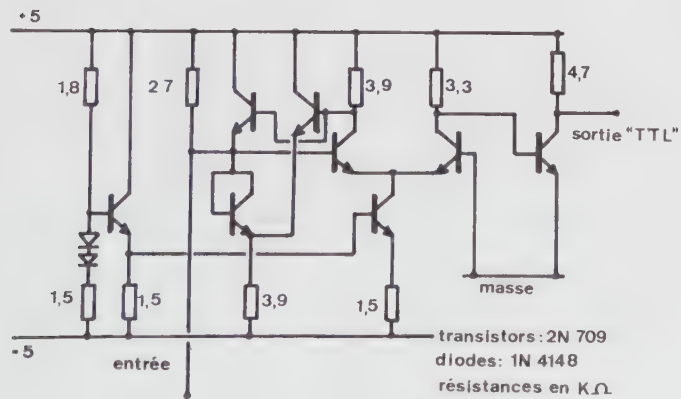


Figure 54

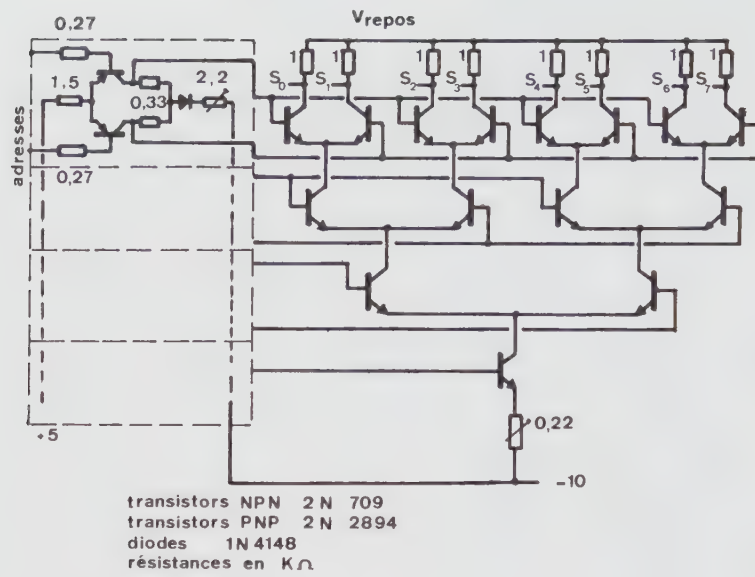


Figure 55

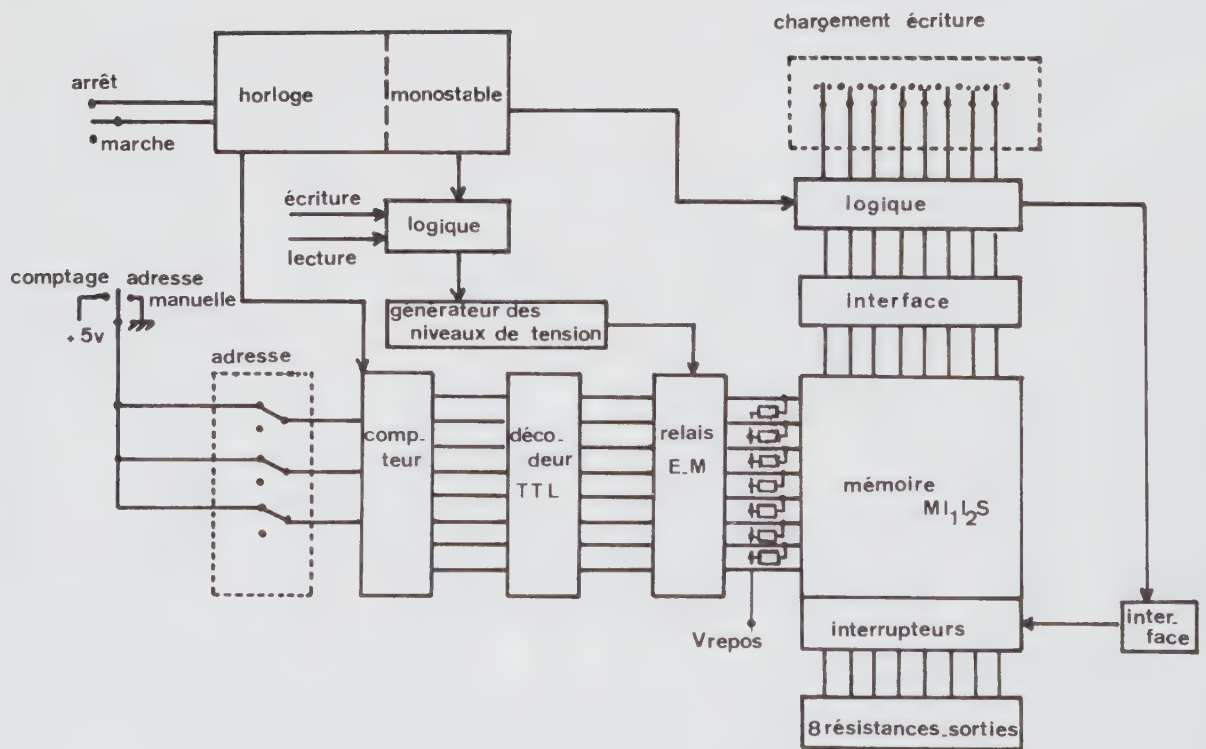


Figure 56

Bien que les mémoires étudiées ne soient pas destinées à une utilisation en mémoire vive, nous avons réalisé une maquette permettant d'effectuer des cycles répétés d'écriture - effacement. Le schéma de la maquette est représenté sur la figure 56.

III.2 - RESULTATS EXPERIMENTAUX

III.2.1 - Ecriture

a) - Caractéristiques de commutation

Les caractéristiques de commutation ont été testées sur la matrice mémoire. Toutes les courbes tracées sur les éléments discrets ont été retrouvées sur la mémoire. La majorité des caractéristiques données à la fin de la première partie ont d'ailleurs été relevées sur la matrice 8×8 .

Les caractéristiques courant drain - tension drain, photographiées sur un traceur de caractéristiques, sont présentées sur les figures 57 et 58. La figure 57 se rapporte à un transistor ayant une épaisseur de SiO_2 de 23 Å et la figure 58 à un transistor ayant une épaisseur de SiO_2 de 35 Å. On notera que les courants statiques mesurés ici sont approximativement ceux qui avaient été prévus lors de la conception du circuit.

Les variations de tension de seuil entre les deux états sont sensiblement identiques pour les deux éléments. Le dispositif épais, cependant, nécessite des impulsions de durée dix fois plus longue que le dispositif fin pour obtenir ce résultat.

b) - Ecriture sélective

Le contrôle de l'information à enregistrer par le potentiel du canal formé lors de l'impulsion V_g^- est efficace. Nous avons représenté sur les figures 59 et 60 les valeurs des courants de lecture de deux mémoires pour différents contenus. Ces mesures ont été relevées sur le "testeur mémoire" qui analyse séquentiellement et imprime toutes les informations. Les deux états "0" et "1" sont ici très facilement détectables ; cependant, l'impression des valeurs des courants a été faite dans les quelques minutes qui suivirent l'écriture. La valeur des courants de "1" s'affaiblira dans le temps.

A cause de la forme des caractéristiques de dépiégeage (passage de l'état "1" à l'état "0"), la tension de protection à appliquer sur les drains pour protéger l'état "1" est assez élevée en valeur absolue (~ -20 V pour les dispositifs étudiés). Une réduction de l'épaisseur de nitrure se traduit par une translation des caractéristiques de commutation. Nous avons là un moyen d'obtenir des tensions d'écriture et de protection plus faibles ; cependant, les paliers stables des cycles sont également diminués. Nous sommes donc limités dans cette voie par l'immunité au bruit et l'obtention d'un dispositif à lecture non destructive. La tension d'avalanche destructive des isolants de grille diminue également avec l'épaisseur des isolants. Rappelons enfin que l'écriture d'une mémoire à contenu modifiable est une opération exceptionnelle. L'utilisation des tensions d'écriture assez importantes ne représente donc pas un inconvénient majeur.

LEGE 7_5

MEMOIRE 8x8

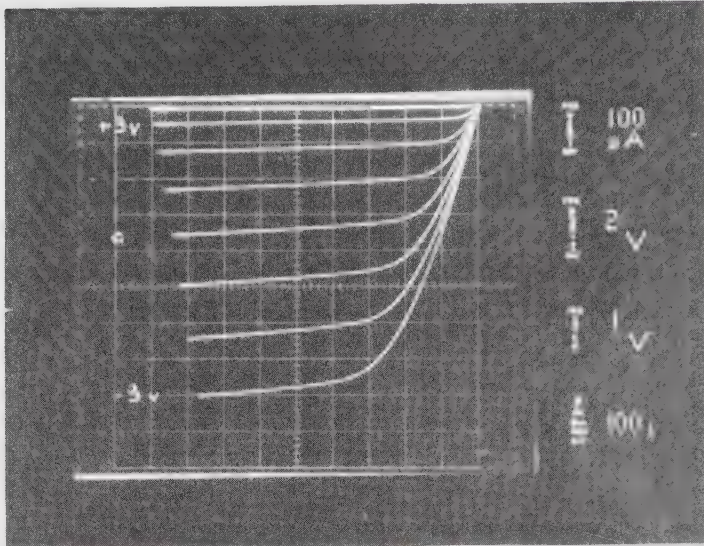
$I_{ox} = 23 \text{ Å}$

en boitier DIL 28 sorties

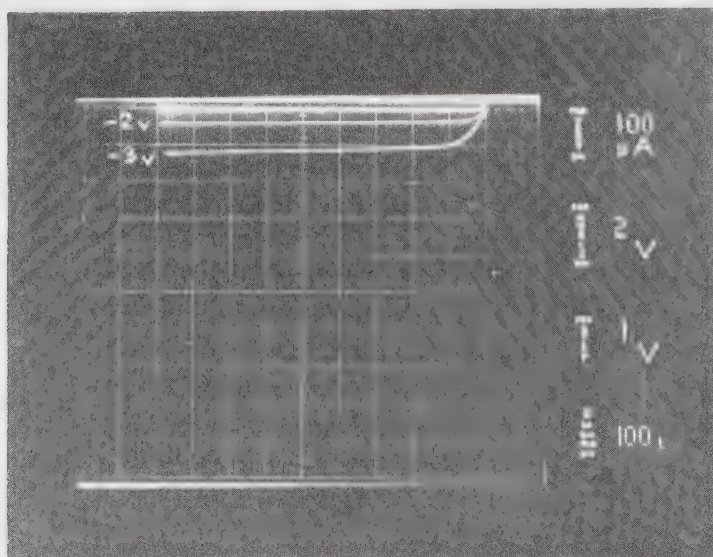
$I_N = 600 \text{ Å}$

caractéristiques $I_d(V_d)$ à $V_g = C^{te}$

$V_{e/I} = -8 \text{ v}$



apres une
impulsion
d'écriture
+32 v 10 ms



apres une
impulsion
d'écriture
- 32 v 10 ms

Figure 57

LEGE 6.3

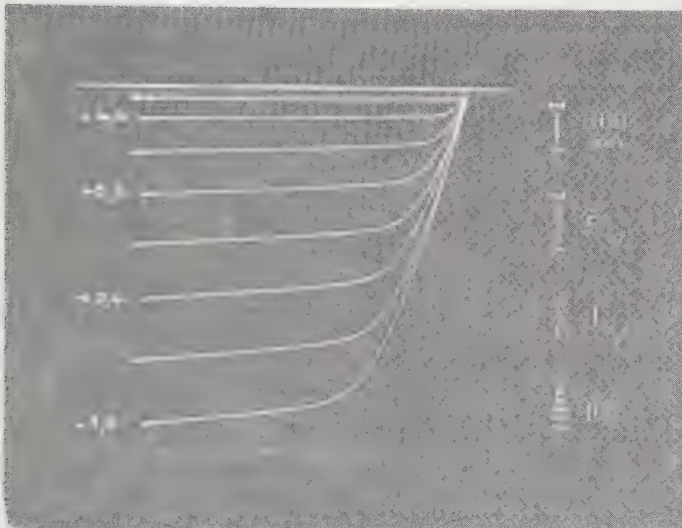
MEMOIRE 8x8

$$I_{ox}=35\text{ }\mu\text{A}$$

$$I_N=600\text{ }\mu\text{A}$$

caractéristiques $I_d(v_d)$ à $v_g = \text{cte}$

$$v_{eH} = -10\text{V}$$



après une
impulsion
d'écriture
32v 100 ms



apres une
impulsion
d'écriture
-32v 100 ms

Figure 58

LEGE 7_1
MEMOIRE 8x8

EV BOITIER DIL 28 SORTIES

T.AMB.

$I_{OX} = 23 \text{ }^{\circ} \text{A}$
 $I_N = 600 \text{ }^{\circ} \text{A}$

CONDITIONS D'ECRITURE : $V_{E/L} = 0$
EFFACEMENT +32V 10ms
ECRITURE -32V 10ms $V. PROT. -20v$
CONDITIONS DE LECTURE : $V_{E/L} = -10V$
 $VG_{REP.} = +5V$
 $VG_{LECT.} = -2V$

VALEURS DES COURANTS DE LECTURE EN MICROAMPERES

EFFACEMENT GENERAL . PIEGEAGE : "1"

775	741	821	781	749	790	731	779
836	801	866	815	803	817	793	843
853	803	872	835	816	820	809	857
893	846	919	889	852	852	854	897
887	845	920	878	838	864	843	914
876	843	924	879	838	852	848	902
892	846	930	881	856	867	849	897
894	840	918	884	848	858	834	890

ECRITURE GENERALE . DEPIEGEAGE : "0"

8	7	9	13	11	15	12	15
12	12	9	4	13	19	13	22
16	5	4	3	9	4	8	11
25	6	6	17	11	3	13	13
15	18	6	14	9	19	13	30
16	13	10	12	9	11	12	10
19	13	8	8	19	9	6	12
20	10	9	12	8	10	6	10

ECRITURE SELECTIVE
1010...
0101...
1010...
.....

757	8	806	12	783	14	763	17
12	831	9	853	14	853	13	884
873	5	921	3	860	3	849	12
25	887	6	937	11	815	12	946
909	18	977	15	787	20	887	34
17	885	12	883	11	817	14	885
918	15	954	9	905	10	898	14
21	888	10	932	10	837	8	944

ECRITURE SELECTIVE COMPLEMENTAIRE DE LA PRECEDENTE

10	765	11	821	11	819	12	820
839	13	896	5	830	19	815	22
15	838	5	879	10	858	9	904
895	6	956	17	878	4	883	14
14	892	7	927	9	913	13	945
881	13	961	12	868	13	818	11
21	845	8	929	20	919	6	947
894	10	879	12	831	9	869	10

Figure 59

LEGE 6.3 $L_{ox} = 35 \text{ \AA}$ $L_N = 600 \text{ \AA}$

CONDITIONS D'ECRITURE : VE/L = 0 EFFACEMENT : +32V 100ms

ECRITURE : -32V 100ms

CONDITIONS DE LECTURE VE/L = -10V VG REP. = + 8V VGL=0V

VALEURS DES COURANTS DE LECTURE EN MICROAMPERES

EFFACEMENT GENERAL '1'

635	641	639	610	581	643	691	666
663	602	716	649	671	703	710	537
656	603	692	700	697	697	623	722
655	640	765	733	729	745	727	753
585	733	811	790	688	667	422	753
627	732	820	754	716	771	665	824
730	747	835	738	756	635	619	812
622	655	827	747	645	737	532	840

ECRITURE GENERALE '0'

15	15	21	21	21	31	38	51
20	10	26	26	28	36	28	34
11	14	29	25	28	31	39	50
17	3	30	25	32	40	48	60
25	28	33	33	28	41	24	58
19	26	32	38	36	43	42	62
21	26	38	37	42	42	39	68
20	25	31	34	35	46	34	75

ECRITURE SELECTIVE 10101010
01010101
10101010
.....

634	13	665	21	577	32	689	57
19	597	26	656	28	625	35	497
677	11	705	31	704	40	668	67
19	648	29	732	35	700	57	668
624	28	846	39	697	42	431	68
19	734	37	770	43	737	48	761
757	24	865	44	786	40	587	81
16	729	34	730	44	729	52	766

ECRITURE SELECTIVE COMPLEMENTAIRE

21	654	30	653	30	683	49	730
667	14	744	32	678	44	701	60
29	681	45	750	51	754	56	735
726	4	791	38	741	52	700	77
36	757	51	828	43	714	43	791
681	24	794	49	761	57	710	76
29	768	52	802	58	784	57	860
688	31	742	49	731	60	662	90

Figure 60

Pour certains dispositifs, nous pouvons être amenés à utiliser des tensions de dépiégeage d'amplitude supérieure à celle de la tension de seuil de l'oxyde épais du circuit. Il existe alors, entre les drains reliés à un potentiel de protection et les drains reliés à la masse, des courants parasites. Avec l'implantation de notre circuit et les tensions d'écriture normales, les courants de fuite sont inférieurs à 1 microampère. La chute de tension entre les deux diffusions des transistors $M.I_1.I_2.S.$ provoquée par ce courant, est tout à fait négligeable ; elle n'a pas d'effet visible sur les états des points mémoires.

La limitation en nombre de commutation constatée sur les éléments discrets a été, bien entendu, retrouvée sur les mémoires.

III.2.2 - Rétention

Des mémoires ont été écrites avec différents contenus et placées dans différentes conditions de stockage.

Les caractéristiques de rétention sont identiques à celles des éléments discrets. Nous n'avons constaté aucune variation ayant pour origine l'écriture sélective. L'évolution du contenu d'un point mémoire est indépendante des informations enregistrées sur les bits voisins. Un niveau "0" entouré de "1" reste constant dans le temps, ce qui signifie que l'écoulement latéral des charges stockées à l'interface des deux isolants est tout à fait négligeable.

Sur la figure 61, nous avons porté les relevés des valeurs des courants de lecture à différentes époques après l'écriture. Cette mémoire a une épaisseur d'oxyde de 23 Å, les courants de lecture de l'état "1" évoluent assez rapidement dans le temps conformément aux caractéristiques de rétention de la tension de seuil. Les courants de lecture obtenus par extrapolation au bout d'une ou plusieurs années devraient cependant encore permettre de sensibiliser l'amplificateur de lecture ayant un seuil de courant fixé à 200 μA .

III.2.3 - Lecture

Nous avons étudié les comportements des mémoires à $T.M.I_1.I_2.S.$ dans le système de lecture rapide décrit sur la figure 53. Les différentes formes d'onde obtenues sur la maquette sont portées sur la figure 62. La période de l'horloge est fixée à 280 ns. Cette valeur n'est pas une limite inférieure, le montage permet d'effectuer un cycle complet en moins de 200 ns. Le temps d'accès, défini entre le début de la validation des adresses et le début de la montée d'un signal "1" en sortie de l'amplificateur, est inférieur à 50 ns. Les temps de montée et de descente des signaux valent de 15 à 20 ns. La consommation du montage par point mémoire est assez importante. Avec les circuits périphériques utilisés, les performances de vitesse seraient conservées pour une mémoire de 8000 bits. La consommation par point mémoire pourrait être ramenée à quelques centaines de microwatts par bit.

Nous avons soumis les mémoires à $T.M.I_1.I_2.S.$ à une lecture répétée. Une première séquence a permis l'interrogation successive des 8 mots de la mémoire. Dans ces conditions, chaque point mémoire a été soumis à 5.10^{10} interrogations. Une deuxième séquence, qui bloque le compteur sur une adresse, a permis d'interroger le même mot 10^{12} fois. Quel que soit le type de mémoire, nous n'avons constaté, pendant les deux tests, aucune modification de l'état des tensions de seuil écrites,

LEGE 7.1 VALEUR DE IL DANS LE TEMPS (EN MICROAMPERES)

SUR MEMOIRE 8x8 $L_{ox} = 23 \text{ \AA}$ $L_N = 600 \text{ \AA}$

ECRITURE '1' + 32V 10 ms
'0' - 32V 10 ms VP = -20V

LECTURE VREPOS=+5V VE/L=-10V VGL= - 2V

11 HEURES APRES ECRITURE

10	540	12	585	12	591	12	584
611	11	635	6	596	16	583	19
14	594	6	619	8	607	7	645
657	8	681	16	637	6	636	13
13	644	6	668	8	663	12	689
642	10	688	10	625	11	635	11
18	636	9	660	15	619	6	678
644	10	685	11	611	9	615	10

24 HEURES APRES ECRITURE

6	511	4	554	5	562	7	553
582	6	602		567	13	537	14
8	566	2	588	4	578	4	616
630	4	649	12	571	4	604	9
9	609	3	634	6	632	10	670
611	7	658	8	593	5	604	5
14	604	5	625	14	580	5	646
616	6	650	10	577	8	586	7

11 JOURS APRES ECRITURE

7	419	7	461	7	453	7	442
479	9	505	2	470	11	443	13
7	463	2	488	5	466	4	489
521	4	542	10	501	1	484	7
8	502	7	531	9	516	12	532
492	12	529	11	475	9	483	8
14	479	4	496	10	464	1	507
479	5	519	6	473	9	470	9

1 MOIS APRES ECRITURE

7	384	8	420	8	422	9	416
442	7	462	5	435	11	421	12
9	426	5	445	7	434	6	461
482	6	497	10	427	6	458	9
9	463	6	484	7	478	8	501
455	9	489	8	441	8	456	7
11	446	6	461	11	454	5	484
450	7	480	8	438	7	438	7

Figure 61

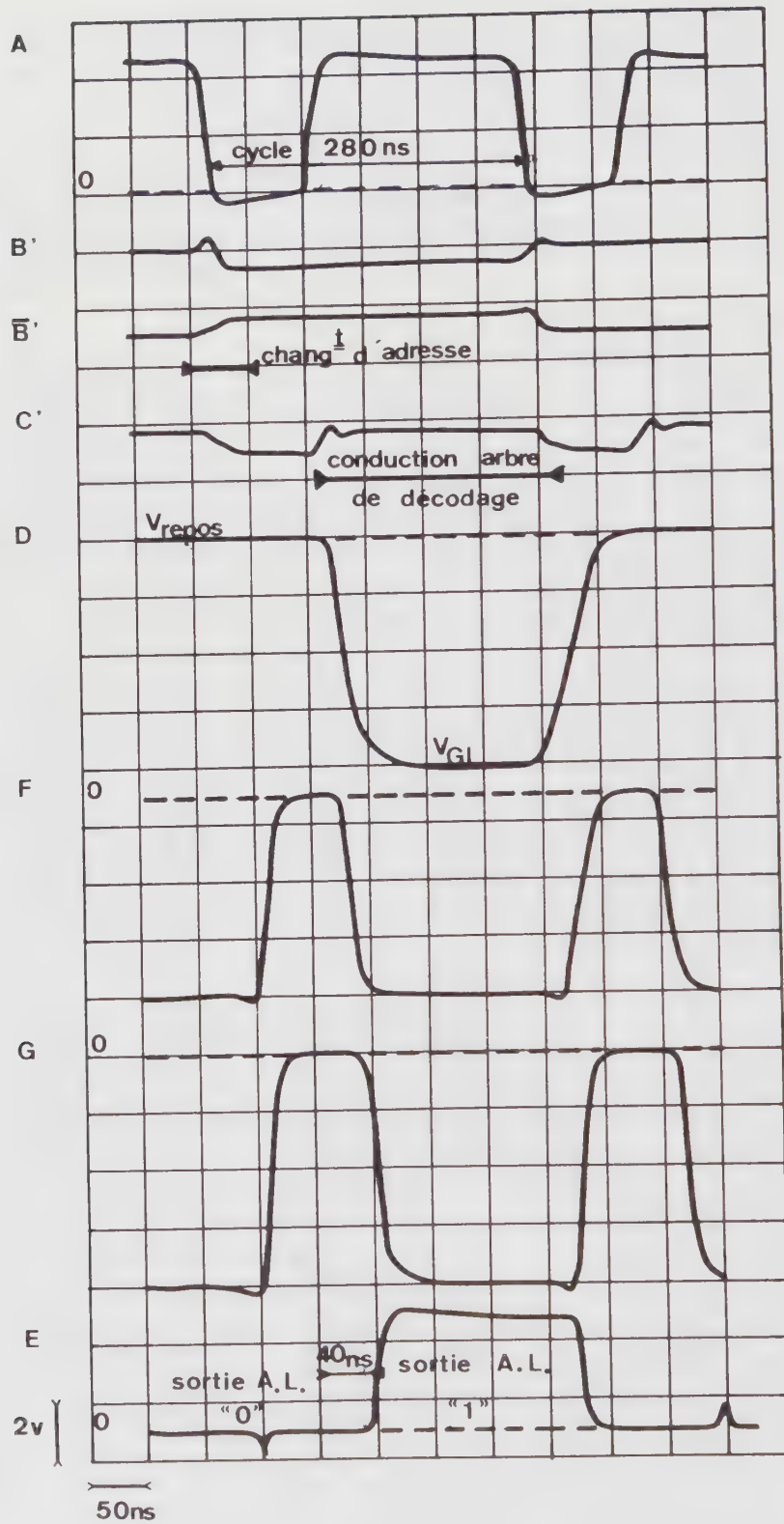


Figure 62

$I_{ox} = 30 \text{ \AA}$
 $I_N = 500 \text{ \AA}$
 écriture '1' + 27 v 100 ms
 '0' - 27 v 100 ms
 $V_{prot.} = - 15 \text{ v}$

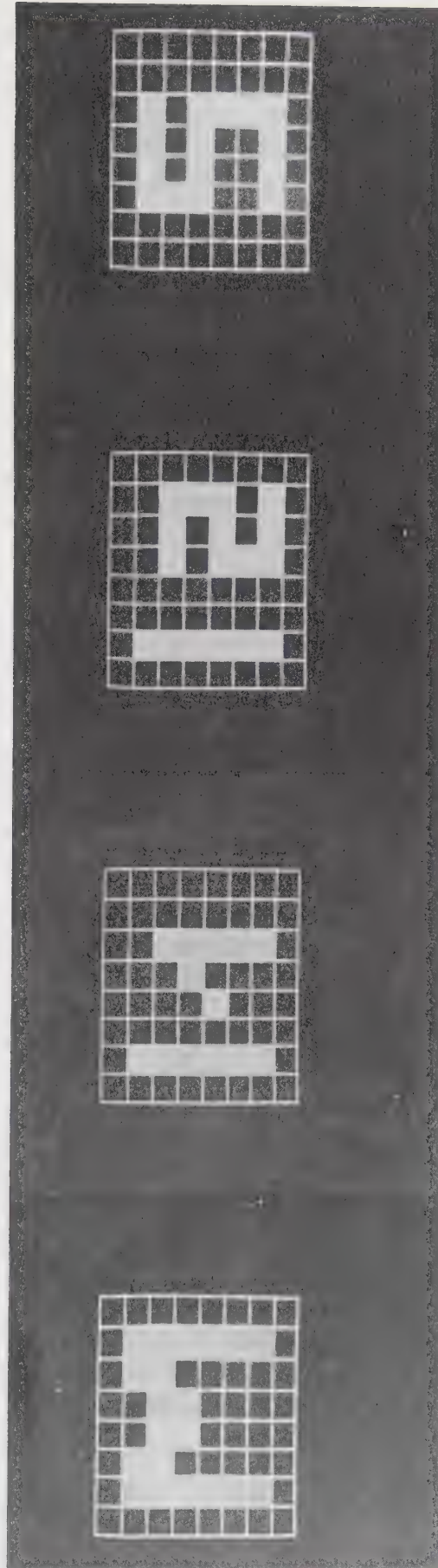


Figure 63

hormis la perte d'information normale dans le temps.

En ce qui concerne les mémoires les plus fines étudiées ici ($l_{ox} \sim 23 \text{ \AA}$), une réserve est à faire pour un type d'utilisation qui demanderait une rétention de l'information de plusieurs années et un rapport entre les temps d'interrogation et d'attente élevé ; ces mémoires polarisées en tension de lecture continue ; ont une faible rétention (sous une polarisation de - 4 V continue, la séparation entre les tensions de seuil hautes et basses est inférieure à 2 V après 2000 heures de stockage).

Sur la figure 63, sont représentés les contenus de quatre mémoires 8×8 à T.M.I₁.I₂.S. affichés sur un tube cathodique de télévision. L'information est affichée sous forme analogique, la sensibilité du système est très grande et nous pouvons distinguer quelques nuances de teinte sur certains bits, indiquant les variations de courant de lecture de la mémoire.

III.2.4 - Dispersion

Les principales causes technologiques qui provoquent les variations de courant de lecture sont :

- les variations de charges initiales dans le dispositif ;
- les variations des épaisseurs des isolants ;
- les variations de concentration des diffusions (variation de R_o) ;
- les variations de géométrie du canal (la principale cause d'erreur est la distance entre source et drain).

Sur les 64 bits d'une mémoire, les variations de tension de seuil mesurées sont de $\pm 0,1 \text{ V}$ sur la valeur haute et de $\pm 0,5 \text{ V}$ sur la valeur basse au premier cycle de commutation. Les valeurs absolues des tensions de seuil évoluent légèrement elles-mêmes en fonction du nombre de commutation, comme il a été indiqué sur la figure 26.

Entre différentes mémoires, provenant d'une même plaque de silicium et écrites avec des impulsions déterminées sur un cycle d'hystérésis tracé pour l'un des points mémoires, les valeurs des tensions de seuil après écriture sont dispersées de $\pm 0,6 \text{ V}$. Cette dispersion n'a pas fait l'objet d'une étude particulière, les valeurs données correspondent à la synthèse des valeurs mesurées au cours des différentes manipulations de caractérisation des dispositifs. Dans la valeur de la dispersion donnée entre différentes mémoires, intervient la précision du réglage de l'impulsion d'écriture ; ce réglage est effectué sur un oscilloscope. La largeur de l'impulsion est déterminée avec précision mais il est difficile d'ajuster sa hauteur, dans nos conditions de manipulation, à mieux de 0,2 à 0,3 V près.

L'épaisseur des isolants est un facteur très important pour la précision de la tension de seuil haute. Sur une même plaque de silicium, l'épaisseur de la couche de nitrure varie, sans prendre de précautions particulières, de $\pm 30 \text{ \AA}$. Ces variations proviennent des gradients de température pendant le dépôt et de la non planéité des plaques. La tension de début de commutation est proportionnelle à l'épaisseur du nitrure, nous aurons donc un terme d'erreur sur la tension de seuil haute proportionnel à l'erreur sur l'épaisseur de nitrure. Ces dispersions d'épaisseur sont localisées sur la périphérie de la plaque ; au centre, la couche est très uniforme.

La reproductibilité des résultats d'un échantillon à l'autre nécessite une

procédure figée et des précautions particulières pour la formation des isolants de grille. La définition dans les moindres détails des opérations de nettoyage des plaques avant oxydation et de croissance des isolants, doit permettre d'obtenir des caractéristiques très reproductibles. Un matériel (fours d'oxydation et de dépôt de nitrure) spécifique à la fabrication des transistors mémoires et soumis à des contrôles réguliers, doit aider à l'obtention de caractéristiques reproductibles.

Les résultats des mesures de courant des mémoires présentées sur les figures 59 et 61 montrent des variations supérieures à celles provoquées par les variations de tension de seuil. Plusieurs facteurs sont à prendre en compte :

- Pour la comparaison entre tableaux :

- . Les valeurs n'ont pas été imprimées à un instant fixé après l'impulsion d'écriture (influence de l'évolution de l'information dans le temps).

- . Les résultats portant sur des épaisseurs identiques de SiO_2 ont été mesurées sur des échantillons provenant de différentes séries de fabrication (influence des diverses dispersions technologiques).

- Sur une même mémoire :

- . Certaines lignes ont été soumises à d'autres tests ; cycles d'hystérésis, tenue en tension... Ces tests sévères peuvent provoquer une légère évolution des caractéristiques.

- . Sur la figure 60, quelques valeurs faibles de courant correspondent à des défauts sur les barreaux diffusés et sur les métallisations de grille (géométrie plus faible de ces transistors).

III.2.5 - Rendement

Les étapes de fabrication des T.M.I₁.I₂.S., mis à part la formation des isolants de grille, sont identiques à celles des circuits à T.M.O.S. Les rendements obtenus avec les installations du laboratoire sont retrouvés sur les T.M.I₁.I₂.S. Nous avons effectué une comptabilisation des défauts sur cinq plaques complètes (250 mémoires 8 × 8 sur une plaque). Le rendement général varie entre 0,83 et 0,90. Le rendement de grille entre 0,93 et 0,97. Ce dernier rendement est égal à celui obtenu sur un circuit de même complexité à T.M.O.S. avec 1000 Å d'oxyde de grille, bien que l'épaisseur physique de la grille des transistors mémoires soit plus faible. La structure plus dense du nitrure peut justifier le bon rendement obtenu.

Au niveau de la couche de SiO_2 , un défaut ne rend pas le point mémoire inutilisable. Les trous dans cette couche n'entraîneront que des variations locales de la tension de seuil et, en conséquence, une certaine dispersion du courant de lecture du point mémoire.

Les mémoires 8 × 8 fabriquées sont fragiles. Elles sont, en effet, réalisées sur un substrat équipotentiel et ne comportent donc aucune diffusion reliée aux grilles. Il était impossible de prévoir un circuit de protection intégré. La destruction de grille pour nos dispositifs est environ de 50 V, les capacités des lignes de grille ont une valeur de 2,5 pF. Avec ces valeurs, la destruction des grilles peut être provoquée par une faible quantité de charges recueillie par contact ou par une montée en tension par influence. De nombreuses précautions doivent être

prises sur les dispositifs actuels afin de les manipuler toujours en court-circuit ou sous faible impédance entre grille et substrat. Le montage des mémoires dans les boîtiers a fait l'objet d'une attention particulière. Pour que la soudure des fils d'or qui relient les grilles aux sorties du boîtier soit possible, toutes les parties de la machine de thermocompression qui sont en contact avec le dispositif, doivent être reliées à un potentiel fixe. Moyennant ces précautions, il est possible de monter ces circuits avec le même rendement technologique que les circuits standards et de les utiliser sans les détruire.

Ces points délicats seront éliminés par la réalisation de circuits périphériques sur les lignes de grilles (réalisation de zones de silicium "isolées" : caissons, silicium sur isolant) qui permettront de fixer l'impédance de ces lignes à une valeur plus faible et de prévoir des circuits de protection. D'autre part, les grilles des T.M.I₁.I₂.S. ne seront plus reliées directement aux plots de sortie, ce qui diminuera beaucoup la fragilité des dispositifs vis-à-vis des opérations de manipulation.

CONCLUSION

Le modèle du fonctionnement de la commutation de la tension de seuil des éléments $M.I_1.I_2.S.$ est imparfait. Des études physiques plus complètes des structures utilisées permettront de préciser le mécanisme de fonctionnement. Les résultats de ces études devraient permettre de cerner les défauts des éléments qui sont actuellement fabriqués et d'y apporter un remède.

De très nombreux essais ont permis d'aboutir à la fabrication de l'élément présenté ici. Nos conditions de fabrication permettent, maintenant, de réaliser d'une manière reproductible, une structure ayant de 25 Å à 35 Å de SiO_2 et environ 550 Å de Si_3N_4 . Des impulsions d'écriture d'une amplitude de 30 V et d'une durée de quelques millisecondes à quelques centaines de millisecondes, selon l'épaisseur d'oxyde, permettent d'obtenir des variations de tension de seuil de 3 à 4 volts après une durée de stockage de plusieurs années. Les éléments ayant les plus fines épaisseurs de SiO_2 peuvent être écrits avec des impulsions de plus faible durée, mais perdent l'information plus rapidement. Le nombre maximal de commutations que l'on peut effectuer sans détérioration des caractéristiques est supérieur à 10^4 .

Les dispositifs présentent des caractéristiques peu sensibles à la température dans la gamme explorée (20°C, 120°C), aussi bien à la commutation qu'en stockage.

La fabrication des transistors $M.I_1.I_2.S.$ est simple. Elle ne nécessite que quatre masques et fait appel aux mêmes opérations que celles de la fabrication des T.M.O.S. Des précautions particulières sont à prendre au stade de la croissance des isolants de grille. La fabrication de ces éléments avec la procédure figée, automatisée; contrôlée d'une installation industrielle doit permettre d'aboutir à une très bonne reproductibilité.

En agissant sur les conditions de formation des isolants de grille (action sur les pièges d'interface $SiO_2 - Si_3N_4$) et en utilisant des épaisseurs d'oxyde encore plus fines, nous devrions obtenir des éléments permettant un dépiégeage plus rapide. Une diminution de la conduction du nitrure devrait éliminer le fonctionnement "anormal" qui existe sur notre dispositif pour les tensions grilles élevées. Si nous pouvons, en outre, augmenter le nombre de commutations possibles à quelques 10^{12} , le transistor $M.I_1.I_2.S.$ pourra être utilisé comme cellule de base d'une mémoire vive. Une action sur les états de l'interface $Si - SiO_2$ doit permettre d'améliorer les caractéristiques de rétention de l'élément.

La possibilité d'écriture électrique de deux états distincts, le faible encombrement de l'élément, la conservation de l'information sans aucune source d'alimentation, font du transistor $M.I_1.I_2.S.$ un élément utilisable dans les mémoires

mortes à contenu modifiable. L'emploi d'impulsions d'écriture d'amplitude et de durée élevées n'est pas un obstacle dans ce type d'utilisation.

La réalisation de mémoires comportant un nombre important de mots de peu de bits en intégration monolithique, demande un accès XY pour réduire le nombre de connexions. Cette organisation peut être utilisée sans complication supplémentaire dans les mémoires mortes à contenu modifiable à T.M.I₁.I₂.S. On peut encore réduire le nombre de sorties en intégrant les décodeurs. Pour cela, il faut isoler les circuits de grille du substrat général afin de permettre l'effacement du contenu de la mémoire. Plusieurs techniques peuvent être employées pour réaliser l'isolement. La technique "silicium sur isolant" offre de nombreux avantages tels qu'une amélioration des tenues en tension et une diminution des capacités parasites. Les technologies qui comportent la réalisation d'isolement sont légèrement plus compliquées, mais n'augmentent que très peu la surface ramenée par point mémoire ; en effet, seule une partie des circuits périphériques est isolée.

Les tests pratiqués sur la mémoire 8 × 8 n'ont pas montré de difficultés particulières :

- L'écriture sélective ne pose pas de problème. Il n'y a pas de "couplage" entre les bits voisins.

- La lecture est non destructive et peut être une opération très rapide. Sa vitesse n'est limitée que par les performances des circuits périphériques (temps d'accès à la lecture 40 ns) dans la configuration réalisée.

- Le rendement de fabrication est égal à ceux des T.M.O.S.

- La dispersion sur les tensions de seuil est acceptable pour une utilisation en "logique".

- Nos dispositifs sont fragiles mais l'intégration de circuits périphériques sur les grilles doit résoudre ce problème.

Les transistors M.I₁.I₂.S. peuvent être employés dans d'autres applications que celles des mémoires à accès aléatoire. L'utilisation des structures de grille M.I₁.I₂.S. dans les registres à décalage à transfert de charge permet de mémoriser et de restituer l'information circulant dans le registre à des instants choisis.

Les transistors M.I₁.I₂.S. permettent également une écriture à accès optique. Nous avons signalé, pour la phase de dépiégeage, que la tension de seuil finale dépendait de la formation de la couche d'inversion en surface. Dans un dispositif où les diffusions ne peuvent alimenter cette couche d'inversion, la présence d'une radiation lumineuse permet, grâce à l'augmentation du taux de génération des porteurs minoritaires, la formation de la couche d'inversion. Deux éléments, l'un exposé à la lumière et l'autre non exposé, prendront dans ces conditions deux états différents. Ce principe peut être appliqué aussi bien aux mémoires à accès aléatoire qu'aux registres à décalage.

La tension de seuil des T.M.I₁.I₂.S. varie linéairement avec l'amplitude des tensions d'écriture au-delà du seuil de commutation. Si la dispersion des caractéristiques est tolérable, l'élément peut être utilisé pour mémoriser des niveaux d'informations analogiques.

Notre étude a montré que l'élément métal-nitride de silicium-oxyde de silicium - semi-conducteur, pouvait être utilisé pour la réalisation de mémoires à accès

aléatoire à contenu modifiable. Elle n'a pas la prétention d'avoir défini complètement cet élément et d'en avoir donné toutes les possibilités. Il reste encore de nombreuses perspectives de recherche sur la structure étudiée et les applications qu'elle offre.

REFERENCES

- [1] SUAT J.P.
Thèse présentée à la Faculté des Sciences de Grenoble Etude et réalisation de structures métal-isolant-semi-conducteurs stables - présentée le 28.1.71.
- [2] MERCKEL G., CUPCEA N.
Note technique LETI/ME, N° 633 (publication CEA-CENG).
- [3] WILLIAMS R.
Physical Review 140 (1965), p. A 569.
- [4] GOODMAN A.M.
Physical Review 164 (1967), p. 1145.
- [5] BE DEAL, EH SNOW, CA MEAD
Journal of Chemical Solids, Vol. 27 (1966), p. 1873.
- [6] GOODMAN A.M., O'NEILL J.J.
Journal of applied Physics 37 (1966), p. 3580.
- [7] LENZLINGER M., SNOW E.H.
Journal of applied Physics 40 (1969), p. 278.
- [8] "Tunneling Phenomena in Solids", Edited by Elias BURSTEIN and STIG LUNDQUIST
Plenum Press New-York, (1969).
- [9] SHEWCHUN J., WAXMAN A., WARFIELD G.
Solid State Electronics - Pergamon Press, Vol. 10 (1967), p. 1165.
- [10] CLARKE R.A., SHEWCHUN J.
Solid State Electronics - Pergamon Press, Vol. 14 (1971), p. 957.
- [11] KINGSTON, SIEGFRIED, NEUSTADER
Journal of applied Physics, Vol. 26, N° 6 (1955), p. 718.
- [12.a] FROHMAN-BENTCHKOWSKY and LENZLINGER M.
Journal of Applied Physics, Vol. 40, N° 8 (1969), p. 3307.

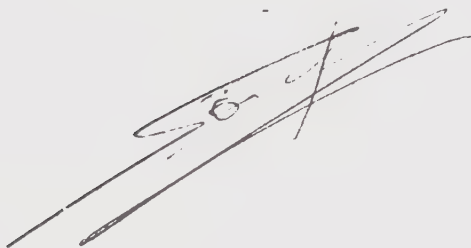
- [12.b] FROHMAN-BENTCHKOWSKY D.
Proceedings of the I.E.E.E., Vol. 58, N° 8 (1970) p. 1207.
- [13.a] PULVER and DORDA
Physica Status Solidi (1970), I. p. 65.
- [13.b] DORDA and PULVER
Physica Status Solidi (1970), I, p. 71.
- [14.a] ROSS E.C., WALLMARK J.T.
R.C.A. Review (1969), p. 366.
- [14.b] WALLMARK J.T., SCOTT J.H.
R.C.A. Review (1969), p. 335.
- [14.c] ROSS E.C., GOODMAN A.M., DUFFY M.T.
R.C.A. Review (1970), p. 467.
- [15] Handbook of Mathematical Fonctions with Formulas, Graphs and Mathematical
Tables ed. MILTON ABRAMOWITZ and IRENE A. STEGUN.
Dover publications, inc., New-York.
- [16] Le GOASCOZ V.
Note technique LETI/ME N° 689 (Publication CEA-CENG).
- [17] TARUI Y., HAYASHI Y., NAGAI K.
I.E.E.E. International Solid-State circuits Conference (1972), p. 52.
- [18] VERWEY J.F.
Philip Research reports 26 (1971), p. 382.
- [19] SENHOUSE L.S., KUSHLER D.L., MURPHY B.T.
I.E.E.E. Transactions on electron Devices, Vol. ED-18, N° 6, June 1971,
p. 355.
- [20] MACKOWIAK E., GENTIL P.
Note d'étude LETI/ME N° 96 (Publication CEA-CENG).
- [21] GENTIL P., MACKOWIAK E.
Note technique LETI/ME N° 767 (Publication CEA-CENG).
- [22] APPELS J.A., PAFFEN M.M.
Philips Research reports 26 (1971),p. 157.

- [23] GENTIL P.
Note technique LETI/ME N° 836 (Publication CEA-CENG).

- [24] Tunneling in Solids - Solide State Physics : advances in research and applications, Vol. 10 - Academic Press - New-York (1969), p. 30.

Manuscrit reçu le 12 octobre 1972

Vu
et Permis d'Imprimer
GRENOBLE, le
Le Président de l'Université
Scientifique et Médicale

A handwritten signature in dark ink, consisting of several fluid, overlapping strokes. The signature is slanted upwards from left to right and appears to be a stylized representation of a name.

